

令和 6 年 6 月 17 日現在

機関番号：50102

研究種目：基盤研究(C) (一般)

研究期間：2021～2023

課題番号：21K05856

研究課題名(和文) SoC FPGAを用いた農業機械事故防止システム構築に関する研究

研究課題名(英文) Research on construction of agricultural machinery accident prevention system using SoC FPGA

研究代表者

稲川 清 (Inagawa, Kiyoshi)

苫小牧工業高等専門学校・創造工学科・教授

研究者番号：80213114

交付決定額(研究期間全体)：(直接経費) 3,100,000円

研究成果の概要(和文)：本研究では「ステレオカメラで農業機械および農作業従事者を撮影し、SoC FPGAを用いて画像処理し、SoC FPGA上のエッジAIで人体検知・危険感知を行うシステム」を想定し、各種の検討を行った。具体的には、(1)ステレオビジョン処理 IPをSoC FPGAに実装するとともに、ステレオビジョンカメラの出力を推論処理側(エッジ側)のFPGAボードに送信するためのインタフェースとして、広く利用されているHDMIの利用を検討した。(2)エッジAI構築のための学習データの収集と学習データの加工に関する基礎検討、および危険判定のPython、C言語、SoC FPGA上のハードウェアによる実装を行った。

研究成果の学術的意義や社会的意義

概要(1)については、方向符号画像、視差画像等のVGA出力を可能とした。また、撮影環境の照度に応じてステレオカメラのゲインを自動で調整する機能等を実装した。概要(2)については、人体検知を行うシステムについて、機械学習からHWの設計まで、人体検知に利用する手の検出処理をFPGA向けに設計した。特に、HW設計に関しては、高速化を施さない場合には畳み込み層の実行性能が悪くなることがわかり、プーリング層は高速化できることがわかった。また、全結合層はHW化が困難となることがわかった。以上より、「SoC FPGA上のエッジAIで人体検知・危険感知を行うシステム」の実現に向けての各種知見を得た。

研究成果の概要(英文)：In this research, various studies were conducted assuming "a system that captures images of agricultural machinery and farm workers using stereo cameras, processes the images using SoC FPGAs, and uses edge AI on SoC FPGAs to detect human bodies and sense danger. Specifically, (1) Stereo vision processing IP was implemented in SoC FPGA, and the use of widely used HDMI was considered as an interface to send the output from the stereo vision camera to the FPGA board on the inference processing side (edge side). (2) Basic studies on collection of training data and processing of training data for building edge AI, and implementation of danger judgment in Python, C language, and hardware on SoC FPGA were conducted.

研究分野：計算機ハードウェア

キーワード：FPGA エッジAI ステレオビジョン処理

様式 C - 19、F - 19 - 1 (共通)

1. 研究開始当初の背景

情報ネットワーク技術と組み込みシステム技術の発展は、すべてのものをインターネットに接続する IoT の普及をもたらし、FPGA、とくに CPU コアを内蔵した SoC FPGA の登場は、柔軟性のあるハードウェアによる処理の高速化と、その IoT への対応を可能にした。FPGA については、2017 年 2 月の電子情報通信学会誌で、その応用による計算処理の高速化技術の特集が組まれる等、注目されている。最近ではエッジ AI の実装手段としても種々検討されている。

また、画像処理の分野では、ステレオカメラとステレオビジョン処理による物体検知技術が確立され、自動車の自動運転技術の発展に寄与しているが、ここでも FPGA は、物体検知処理の高速化において活用されている。

ICT の応用は、当初は工学分野で始められたが、IoT の普及に伴い、様々な分野に拡大している。北海道とも関連の深い農業分野についても、2017 年 9 月の情報処理学会誌で農業 ICT に関する特集が生まれ、その中で、IoT、ビッグデータ、AI の活用が紹介されている。

一方、農業の現場に目を転じると、農業機械作業中の死亡事故が、毎年 200 件以上発生しており（農林水産省生産局調べ）、その主な原因の一つとして、機械への人体巻き込みが挙げられている。研究室に所属していた学生の実家の周囲でも、農業機械作業中の人体巻き込み事故は、年間に少なからず発生しているとのことであった。

農業における ICT の応用は、生産性向上のための事例は多数あるが、危険感知は対象となっていない。また、危険感知への画像処理の応用としては、先に挙げたステレオビジョン処理による自動車運転時の物体検知、建設現場での重機付近の人物検知等があるが、環境条件が複雑かつ厳しい農地での適応検討は、なされていない。

そこで、「ステレオカメラで農業機械および農作業従事者を撮影し、SoC FPGA を用いて、その撮影画像をステレオビジョン処理する。さらに、SoC FPGA 上のエッジ AI で人体検知・危険感知を行う」システムが構築・運用できないか、と考えるに至った。

2. 研究の目的

農業における ICT の応用は、生産性向上のための事例が主であり、農業機械による事故が、毎年一定数発生しているにも関わらず、危険感知には目が向けられていない。

本研究では、「ステレオカメラで農業機械および農作業従事者を撮影し、SoC FPGA を用いて、その撮影画像をステレオビジョン処理する。さらに、SoC FPGA 上のエッジ AI で人体検知・危険感知を行う」システムについて検討する。

構築したシステムをもとに、「ICT が農業における危険感知・防止へ、どの程度貢献できるか」を検討し、農業機械の作業中の事故低減に寄与する知見を得ることを、研究の目的とする。

3. 研究の方法

本研究では、(1)SoC FPGA におけるステレオビジョン処理の検討、(2)SoC FPGA の FPGA Fabric と HPS を連携させたエッジ AI の検討を行う。

(1) SoC FPGA におけるステレオビジョン処理の検討：

人体との距離を計測するステレオビジョン処理には OCM を用いる。OCM を用いたステレオビジョンセンサを SoC FPGA の FPGA Fabric に実装し、危険感知の対象となる人体を含む視差画像を出力できるようにする。また、処理後段のエッジ AI 用 SoC FPGA へのインターフェースについて検討する。OCM は視差画像の出力においてロバスト性が高いとされるが、撮影条件によって正しい視差が得られない部分が生ずるため、実際の運用では、パラメータ調整が必要となる。このため、屋外にある農場を想定し、明度等の天候に関わる条件、撮影対象の色や形状の条件等の視差画像への影響を調べ、SoC FPGA の HPS も併用した対策を検討する。

(2) SoC FPGA の FPGA Fabric と HPS を連携させたエッジ AI の検討：

高精度な人体検出・危険感知を行うために、前項のステレオビジョン処理と連携したエッジ AI を FPGA に実装する必要がある。エッジ AI は、高速性の点ではハードウェアによる実装が望ましいが、機能性、精度、柔軟性の点ではソフトウェアによる実装が望ましい。このため、人体検出・危険感知のためのエッジ AI 構築に関する検討を行うとともに、SoC FPGA 上での、エッジ AI の処理の分散化と、ハードウェア・ソフトウェアの処理の協調に関する検討を行う。

4. 研究成果

(1) SoC FPGA におけるステレオビジョン処理の検討：

北海道立総合研究機構工業試験場で開発したリアルタイムステレオビジョンセンサに搭載されているステレオビジョン処理 IP(以下、IP)を FPGA に実装した。

この IP では、ステレオ画像処理における対応点探索手法として、遮蔽や明度の変動などに対して高いロバスト性を有する方向符号照合法(OCM)を用いている。

FPGA には、IP で使用しているライブラリとの関係から、Intel 社 Cyclone V SoC を用い

た。具体的には、ステレオ画像の入力部を含む、物体検出の元となる視差画像出力システムを構築し、スルー画像(元画像)、方向符号画像、評価値マップ、視差画像の VGA 出力を可能とした。さらに、一定の距離以内に入射した物体の検出に関する検討、照度センサを用い、撮影環境の照度に応じてステレオカメラのゲインを自動で調整する方法も検討した。

本研究では、推論部とステレオビジョンカメラの画像処理部分の 2 段階構成で FPGA を構成することを検討している。これによって、問題の切り分け(ステレオビジョンカメラの処理の状況と AI による処理の状況を分けて取得する)が可能となり、開発成果物を今後も応用していくことが容易になると考えている。この利点を活かすため、ステレオビジョンカメラの出力を推論処理側(エッジ側)の FPGA ボードに送信するためのインターフェースとして、広く利用されている HDMI の利用を検討した。HDMI の入力を受け取り、ハードウェアおよびソフトウェアのいずれからも処理を行うことが可能なハードウェアの設計を行った。

(2)SoC FPGA の FPGA Fabric と HPS を連携させたエッジ AI の検討:

エッジ AI 構築のための学習データの収集と学習データの加工に関する基礎検討を行った。具体的には、雑草地における草刈り機(2種類)と人の手を対象に、学習用の画像データを収集し、それらを用いて、畳み込みニューラルネットワークを構成し、画像の識別精度に関する検討を行った。CNN の構造を図 1 に示す。図 1 の前に、前処理を行っており、画像のリサイズ(トリミング・縮小)のみを行った。処理の実装には Python を用いた。結果として、機械学習による正解率は 68% から 92% の幅があり、80% 程度の正解率のなっており、1) 識別の精度向上には学習用データセットに手の一部と手の全体の両方の画像を使用することが効果的である 2) 使用する農業機械によって 学習用データセットは組み替える必要がある、等の知見が得られた。

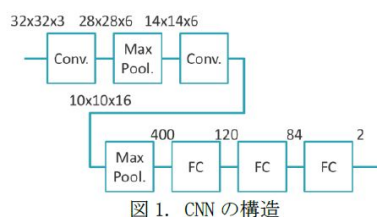


図 1. CNN の構造

次に、画像に関する正解率の向上について取り組んだ。具体的には、機械学習に用いる画像を動画から採取することで画像の学習データを増加させた。また、動画から画像を際することで、正解率の向上に寄与すると予想された、「ブレ」を含む画像の取得も可能となった。

本研究においては、「手が手首まで完全に含まれる(手あり)」、「手が全く映り込んでいない(手なし)」、「手を含むが、一部しか映り込んでいないまたは、手が含まれるが、画像にブレがある(曖昧)」の 3 種類の画像を、各 1200 枚用意し、学習用画像を 1000 枚(内 200 枚が検証用)、テスト用画像を 200 枚用意した。

学習結果について、表 1 の通り正解率で評価した。正解率は、テスト用画像に対する正解の枚数の割合である。なお、「正解」とは、手あり・曖昧の画像を「手あり」と識別するか、手なしの画像を「手なし」と識別することを指す。

表 1. 入力画像種別ごとの草刈り機ごとの正解率

	手あり	曖昧	手なし
刈払機	99.5%	99.5%	91.5%
手押し草刈り機	91.5%	86.5%	98.0%

結果から、危険な状況にある画像(草刈り機と草刈り機に近づいた人の手の画像)に関する正解率は、上記の時の 68%~92% から、86.5%~99.5% に向上した。ただし、分類が「曖昧」の入力画像は、他と比べて正解率がわずかに低い。

次に、Python を用いた機械学習による危険検出のプログラムの、FPGA によるハードウェア化を行った。本研究では、ZYBO Z7-20 をボードとして用いる。このボードの SoC チップには、FPGA と CPU (Arm Cortex-A9) が搭載されている。

まず、機械学習による学習済みパラメータをテキストファイルに変換して、C 言語から読み込みやすいようにした上で、各レイヤの実装を Python から C 言語へ移行した。次に、ソフトウェア(以下、SW と書く)とハードウェア(以下、HW と書く)の協調設計が可能なシステムレベル設計環境である SystemBuilder を用いて、FPGA 上のハードウェアを実現した。SystemBuilder は、C 言語によって HW・SW を設計する。HW は高位合成技術を用いて合成される。SystemBuilder ではプロセスと呼ばれる単位で開発を行うが、HW プロセス同士、SW プロセス同士、また、HW・SW プロセス間の通信をサポートしている。SystemBuilder では、どのレイヤを HW とするかを選択できるが、移行したソースコードをすべて HW に指定したところ、資源不足が生じた。レイヤごとの HW 資源の利用状況を表 2 に示す。表 2 の通り、全結合層の BRAM 使用量が 400% を超えること、すべてのレイヤの資源の和を見ると BRAM 以外の資源も不足する。そこで、特定のプロセスのみ HW 化した場合の実行時間を測定した。測定結果を表 3 に示す。画像 10 枚分の識別処理を行い、その実行時間を 10 で割った数値を実行時間の平均と呼んでいる。その結果、プーリング層のみ高速化できることがわか

表 2 ハードウェア実装した場合の資源利用

層	BRAM_18K	DSP48E	FF	LUT	URAM
(利用可能)	40	40	16000	8000	0
畳み込み層 1	9	5	1442	2158	0
	22%	12%	9%	26%	0%
プーリング層 1	16	0	1042	1959	0
	40%	0%	6%	24%	0%
畳み込み層 2	12	5	1504	2303	0
	30%	12%	9%	28%	0%
プーリング層 2	4	0	976	1841	0
	10%	0%	6%	23%	0%
全結合層	167	5	3465	4557	0
	417%	12%	21%	56%	0%

った。そのため、ブーリング層 1・2 のみハードウェア化した場合についても性能を評価した。また、全結合層はパラメータ数の多さから FPGA の内部メモリへの搭載が難しいことがわかり、HW 化 が困難となることがわかった。

表 3 平均処理時間

ハードウェア化した層	平均処理時間[μ s]
畳み込み層 1	75638
ブーリング層 1	14557
畳み込み層 2	40222
ブーリング層 2	12162
全てソフトウェアの場合	17563

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計4件（うち招待講演 0件 / うち国際学会 0件）

1. 発表者名 山本 椋太 北村 偉 稲川 清 阿部 司
2. 発表標題 草刈り機への人の手巻き込み防止に対する機械学習と その FPGA 向け設計の研究
3. 学会等名 情報処理学会第86回全国大会
4. 発表年 2024年

1. 発表者名 大山 拓海, 山本 椋太, 阿部 司, 稲川 清
2. 発表標題 システムレベル設計による画像処理フィルタの実装パターンの検討
3. 学会等名 第25回 組込みシステム技術に関するサマワークショップ
4. 発表年 2023年

1. 発表者名 大山 拓海, 山本 椋太, 阿部 司, 稲川 清
2. 発表標題 通園バスにおける園児の置き去り防止システムの試作
3. 学会等名 第22回複雑系マイクロシンポジウム
4. 発表年 2023年

1. 発表者名 北村偉, 山本椋太, 稲川清, 三上剛
2. 発表標題 深層学習に基づく草刈り機向けの手の巻き込み検出の試作
3. 学会等名 情報処理学会第85 回全国大会
4. 発表年 2023年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究 分担 者	山本 椋太 (Yamamoto Ryota) (80898940)	苫小牧工業高等専門学校・創造工学科・准教授 (50102)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------