

令和 6 年 6 月 2 日現在

機関番号：14501

研究種目：若手研究

研究期間：2021～2023

課題番号：21K14198

研究課題名（和文）中規模量子コンピュータにおける量子演算精度向上手法の研究

研究課題名（英文）Research on improving quantum operation accuracy in intermediate-scale quantum computers

研究代表者

三木 拓司（Miki, Takuji）

神戸大学・科学技術イノベーション研究科・准教授

研究者番号：60754629

交付決定額（研究期間全体）：（直接経費） 3,100,000円

研究成果の概要（和文）：中規模量子コンピュータにおける量子演算精度の向上を図るため、本研究では、量子ビット近傍ノイズをセンシングし、そのノイズ量を基に演算誤差の補正を行う手法の検討、および、そのシミュレーション環境の構築を行った。量子ビット制御回路から発する熱や電氣的ノイズを取得するノイズセンサーの要素回路を試作し、量子ビットと同じ極低温環境において基本動作を実現することを確認した。また、ノイズが加わった際の量子ビットの動作を再現するモデルシミュレータを開発した。これにより、ノイズセンサーで得られたノイズ情報から量子演算誤差をフィードバックするシミュレーション環境を構築するための基盤技術を構築した。

研究成果の学術的意義や社会的意義

本事業により得られた成果を活用することで、量子誤り訂正を行わない中規模の量子ビット数から構成される量子コンピュータの演算精度向上が期待できる。極低温で動作可能なセンサー要素回路の開発は、量子ビット近傍ノイズを取得できる可能性を示した。また、量子ビットの動作モデルシミュレータは、ノイズセンサーで得られたノイズ情報から量子演算誤差を推定し、フィードバック誤差補正を実現するために不可欠な要素技術である。中規模量子コンピュータの演算精度の改善は、量子化学計算や量子機械学習といった特定の量子アルゴリズムを高い精度で実行することができるため、新材料の探索や創薬といった応用への展開が期待される。

研究成果の概要（英文）：This research developed a method to sense noise near qubits and correct quantum operation errors based on the characteristics of noise, and constructed a simulation environment for this method to improve the accuracy of quantum calculation in intermediate-scale quantum computers. We prototyped the fundamental circuit of a noise sensor that acquires thermal and electrical noise generated from the qubit control circuits, and confirmed that it can achieve basic operation at cryogenic temperature. We also developed a model simulator that reproduces the operation of the qubits in the case with noise. As the results, we have established the fundamental technologies for building a simulation environment that feeds back qubit operation errors from the noise information obtained by the noise sensor.

研究分野：電子回路工学

キーワード：量子コンピュータ NISQ センサー ノイズ

1. 研究開始当初の背景

量子コンピュータは、金融、創薬、暗号、機械学習といった分野において、従来のコンピュータでは解くことが不可能であった問題を解決できる次世代のコンピュータとして注目されている。しかし、これらの応用分野に量子コンピュータを実用的に使用するためには、誤り耐性型汎用量子コンピュータが必要である。誤り耐性型汎用量子コンピュータは、複数の量子ビットを用いて符号化することでエラーを訂正する方式であり、前述の応用分野に適用するためには、100万量子ビット以上が必要であり、その実現は約2050年と言われている。そこで、中規模の量子ビット数から構成され、誤り訂正を行わないNISQ型と呼ばれる中規模量子コンピュータを、量子化学計算等の応用に使用する方法が模索されている。しかし、中規模な量子ビット数とはいえ、現在の小規模量子コンピュータと比較すると、量子ビットの数ははるかに多い。そのため、現在の量子コンピュータのように遠隔からケーブルを介して量子ビットの操作や読出しを行う方法は、信号品質の劣化や配線密度の増大の観点から困難である。従って、中規模以上の量子ビット数を制御するためには、量子ビット近傍に制御回路を配置し、複数の量子ビットを高い精度で操作・読出しを行う必要がある。ここで課題となるのは、量子ビット近傍に配置した制御回路が発する熱や電氣的なノイズである。これらのノイズによって、量子ビットの重ね合わせ状態が失われる(デコヒーレンス)、または、変化する(デフェージング)といった問題が発生する。量子コンピュータでは、計算単位である量子ビットが0と1の重ね合わせ状態をとり、その重ね合わせ度合いを有効利用することで量子演算が加速される。しかし、制御回路が発するノイズにより重ね合わせ状態が変化すると、演算結果に大きな誤差が生じる。そのため、制御回路を出来る限り低消費電力で動作させることで熱ノイズや電氣的ノイズの発生を極力抑える取り組みが行われてきたが、これだけでは将来的な量子ビット数の増加に対して限界が生じる。

2. 研究の目的

演算過程における量子ビットの重ね合わせ状態を推定することで、演算誤差の算出と補正を行う手法の可能性について検討する。しかし、量子力学の法則においては、量子ビットを観測した時点で1か0が確定し、重ね合わせ状態が失われるため、直接量子ビットを検知することはできない。そこで、量子ビットを直接観測するのではなく、制御回路で発生するノイズを検知し、得られたノイズの積算量から現在の量子重ね合わせ状態を推測するアプローチを試みる。演算過程における量子重ね合わせ状態を知ることができれば、演算誤差の補正が可能である。具体的には、制御回路内のノイズ量を正確に取得する高精度ノイズセンサーの開発と、ノイズ量と量子状態の相関を示す量子状態モデルの作成を通じて、演算過程における量子ビットの誤差を推定する。得られた誤差情報を制御回路にフィードバックして補正することで、中規模量子コンピュータの演算精度を向上する。この革新的な量子演算精度向上手法の基盤技術を確立することが本研究の目的である。

3. 研究の方法

本研究の方法として、以下の3つの項目について研究を進めることで、量子ビット周辺のノイズ量を基に演算誤差の補正を行う手法の検討とそのシミュレーション環境の構築に必要な要素基盤技術を検討する。

(1) 高精度センサー回路の開発とチップ実装技術を開発する。量子ビット制御回路内のノイズを正確に取得するノイズセンサーのアーキテクチャ検討し、回路設計、シミュレーションおよびチップ試作を行う。次に、ノイズセンサー回路を搭載した試作チップを極低温で性能評価するための評価環境構築を行う。極低温評価に要する冷凍機装置は研究協力者が保有する装置を利用し、評価に係るケーブルや治具等の環境は本研究費で調達する。極低温環境にて、ノイズセンサー回路の特性を抽出し、その実現可能性を検証する。

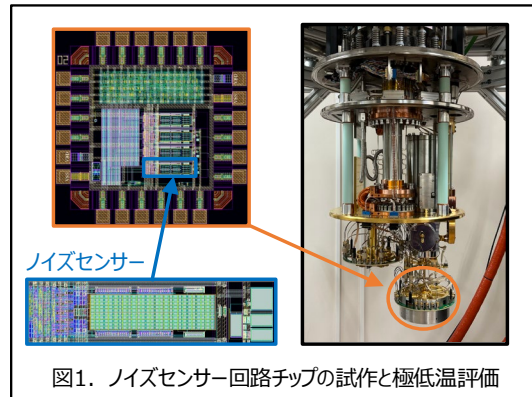
(2) センサーから得られたノイズ情報から量子ビット状態を予測するために、ノイズが量子演算精度にどのように影響を与えるかを実験的に見積もる。ここで使用する環境は、現在公開中のクラウド型量子コンピュータであり、超電導量子ビットやイオントラップ型の量子コンピュータを使用して量子アルゴリズムを実装し、シミュレーションを行う。その際の量子ビットのエラー率と量子演算精度の関係性を実験的に導く。

(3) 量子ビットの物理的振る舞いを模擬した量子ビットモデルシミュレータを開発する。量子ビットデバイスは安定的に取得することができないため、実際に本手法を量子ビットデバイスに適用することは難しい。そこで、ノイズが印加された際の量子ビットの動作を理論的かつ実験的に抽出し、ソフトウェアを用いてモデル化を行う。ノイズセンサーで取得した情報を本シミュレータに入力し、どれだけの誤差が生じるかを求める。最終的に、得られた誤差情報を制御回路にフィードバックして誤差を補正する統合シミュレーション環境を構築する。

4. 研究成果

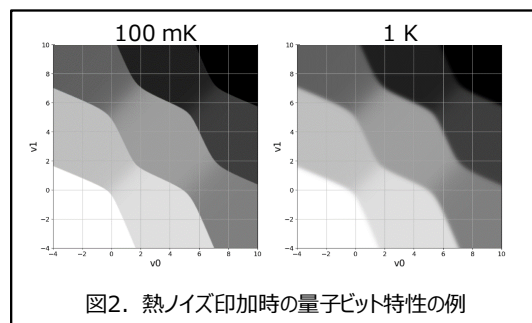
量子誤り訂正を行わないNISQ型の中規模量子コンピュータにおける量子演算精度の向上を図るため、本研究では、量子ビット近傍のノイズを高精度にセンシングし、そのノイズ量を基に演算誤差の補正を行う手法の検討、および、そのシミュレーション環境の構築を行った。

(1) まず、量子ビット近傍の温度や制御回路からの電氣的雑音等、量子ビットに影響を与えるノイズ情報を取得する高精度センサー回路の開発を行った。本センサー回路は量子ビット近傍に配置する必要があるため、冷凍機内の限られた面積・消費電力の範囲内で動作させる必要がある。そのため、センサー回路内のアナログ・デジタル変換器(AD変換器)において、高性能を維持しながら小型・低消費電力化を図るアーキテクチャを考案した。具体的には、極低温環境におけるトランジスタ回路の低ノイズ、低リーク電流特性を有効活用し、容量素子を小型化することで容量の充放電に係る動的電流を削減することや、定常電流を消費しない回路構成とすることで低速動作時における低消費電力化等を図った。一方で、ノイズを正確に取得するために、広帯域性能も同時に達成する必要がある。これについては、入力容量の削減とサンプリングスイッチの低抵抗化により100 MHz以上の帯域を実現した。極低温AD変換器のアーキテクチャを構築した後は、センサー回路をCMOSプロセスにて回路設計し、チップ試作を行った(図1左)。本試作チップは図1右に示すような極低温冷凍機に実装し、100 mKの温度まで冷却して動作確認を実施した。その結果、本ノイズセンサー回路は、任意のアナログ入力信号に応じたデジタル値を出力するというセンサーの基本的な機能を極低温環境にて実現することを確認した。本成果は、国際学会にて口頭発表を行っている(引用文献①)。以上の結果から、本提案フィードバック補正手法に要する極低温ノイズセンサーの実現可能性を示した。



(2) ノイズセンサー回路開発と並行して、本研究の目的である量子演算精度の向上を図るために、どれだけのノイズが量子演算精度に影響を与えるかという検討を実施した。具体的な量子アルゴリズムを実際の量子コンピュータによるクラウドサービスにて実行し、量子ビットのエラー率と演算精度との関係を実験的に導いた。本研究成果は量子ソフトウェア研究会にて口頭発表を行った(引用文献②)。この結果を基に、少数の量子ビットで構成される量子コンピュータで正確に量子演算を実行するために許容されるノイズ量を求めることができる。ここで得られたノイズ量は、実際の量子ビット近傍ノイズから量子演算誤差を見積もる際の参照値として活用することが可能である。

(3) ノイズセンサーで得られた量子演算誤差を補正するシミュレーション環境を構築するために、量子ビットの動作モデルの調査とソフトウェアによる実装を行った。まずは、文献調査と有識者へのヒアリングを実施し、スピン量子ビットのモデル化と各種ノイズによるスピン操作誤差に関する知見を得た。その後、ソフトウェアによる量子ビットモデリングの実装を行い、基本的な量子操作に関するシミュレーションモデルを作成した。加えて、ノイズが印加された際の量子ビットの動作を模擬するモデルシミュレータの開発を行った。量子ビットの操作、とくに、読み出し制御の際に印加される熱ノイズの影響を取り込んだシミュレーションモデルを作成し、実際の量子ビット評価結果と比較することで、モデルの妥当性を評価した。図2は熱ノイズが印加された際に量子ビット特性が変化するシミュレーション結果の一例であり、熱の影響(100 mKから1 K)で量子ビットの読み出し精度が劣化することを示している。本研究成果は、量子ソフトウェア研究会にて口頭発表を行っている(引用文献③)。このように、熱ノイズが加わった際の量子ビットの挙動をシミュレーションすることができるため、ノイズセンサーで取得したノイズから量子ビット演算誤差を推定できる可能性を示唆している。本モデルシミュレータとノイズセンサー技術の開発により、提案するフィードバック誤差補正手法のシミュレーション環境を構築するための基盤技術を構築した。



<引用文献>

- ① Takuji Miki, “Cryogenic CMOS Analog Circuits toward Large-scale Silicon Quantum Computers,” IEEE Asian Solid-State Circuits Conference 2023.
- ② 坪井あさと、永田真、三木拓司、“Shor のアルゴリズム量子回路の簡略化と量子コンピュータにおける実装実験、” 第 5 回量子ソフトウェア研究発表会、2022.
- ③ 樽谷侑弥、三木拓司、他、“熱の影響を取り込んだシリコン二重量子ドットのモデル化とシミュレータの開発、” 第 11 回量子ソフトウェア研究発表会、2024.

5. 主な発表論文等

〔雑誌論文〕 計1件（うち査読付論文 1件 / うち国際共著 0件 / うちオープンアクセス 0件）

1. 著者名 田口 美里、高橋 亮蔵、加藤 薫子、楠野 順弘、三木 拓司、永田 真	4. 巻 J107-C
2. 論文標題 量子コンピュータ向けフリップチップシリコンインターポーザの極低温評価	5. 発行年 2024年
3. 雑誌名 電子情報通信学会論文誌 C	6. 最初と最後の頁 175 ~ 181
掲載論文のDOI（デジタルオブジェクト識別子） 10.14923/transelej.2023JCP5008	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計3件（うち招待講演 1件 / うち国際学会 1件）

1. 発表者名 Takuji Miki
2. 発表標題 Cryogenic CMOS Analog Circuits toward Large-scale Silicon Quantum Computers
3. 学会等名 IEEE Asian Solid-State Circuits Conference 2024（招待講演）（国際学会）
4. 発表年 2023年

1. 発表者名 樽谷侑弥、木澤祐人、宮本篤志、宇津木健、吉村地尋、三木拓司、永田真、水野弘之
2. 発表標題 熱の影響を取り込んだシリコン二重量子ドットのモデル化とシミュレータの開発
3. 学会等名 第11回量子ソフトウェア研究発表会
4. 発表年 2024年

1. 発表者名 坪井あさと、永田真、三木拓司
2. 発表標題 Shorのアルゴリズム量子回路の簡略化と量子コンピュータにおける実装実験
3. 学会等名 第5回量子ソフトウェア研究発表会
4. 発表年 2022年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------