

令和 5 年 6 月 7 日現在

機関番号：12605

研究種目：挑戦的研究（萌芽）

研究期間：2021～2022

課題番号：21K18713

研究課題名（和文）Auナノギャップを用いた人工シナプスによる可塑性表現と物理リザーバーへの応用

研究課題名（英文）Application of Electromigrated Au Nanogaps to Artificial Synaptic Devices and Physical Reservoir Computing

研究代表者

白樫 淳一（Shirakashi, Jun-ichi）

東京農工大学・工学（系）研究科（研究院）・教授

研究者番号：00315657

交付決定額（研究期間全体）：（直接経費） 5,000,000円

研究成果の概要（和文）：本研究では、エレクトロマイグレーション現象を制御しながら金属原子を室温で一つずつ移動させることが可能なナノギャップのトンネル抵抗制御技術（アクティベーション法）を利用して、シンプルな高抵抗型Auナノギャップ系シナプス素子の実現と、Auナノギャップでの短期記憶ダイナミクスを用いたリザーバーコンピューティングへの応用を行った。これらより、Auナノギャップを基礎とした物理リザーバーコンピューティング技術を確立し、脳型コンピューティングの可能性を明らかにした。

研究成果の学術的意義や社会的意義

リザーバーコンピューティングは従来のリカレントニューラルネットワークに比べて学習時での結合重みの更新要素が少ないため、学習コストの低減が特徴となる。よって、Auナノギャップを用いた物理リザーバーコンピューティングは、ハードウェア実装や演算アルゴリズムの観点から高効率な機械学習マシンが実現可能と考えられ、自然の摂理に倣う（習う）ナチュラルコンピューティングを体現している。本研究は、Auナノギャップで発現する量子力学的トンネル効果をダイナミクスとして用いる。集積化が容易なAuナノギャップを用いた物理リザーバーコンピューティングは世界でも例がなく、そのハードウェア実装はユニークで挑戦的な課題と考えられる。

研究成果の概要（英文）：The reservoir computing (RC) scheme, which employs the inherent computational capabilities of dynamical systems, is a key technology to implement artificial intelligence systems physically. Ensuring the nonlinear expansion of input data through the dynamics of physical systems is a necessary aspect of RC. In this study, we developed artificial synapses of Au nanogaps by using the “activation” technique, which allowed the implementation of synaptic functions such as short-term plasticity, long-term plasticity, and spike-timing-dependent plasticity. Furthermore, the memory property of the Au nanogap, using activation for RC, was evaluated via short-term memory (STM) and parity check (PC) tasks. This demonstrates that the dynamic process of the activation technique enables the Au nanogap-based reservoir to process information directly in the temporal domain. The experimental results can facilitate the development of compact devices to realize physical RC.

研究分野：ナノエレクトロニクス

キーワード：Auナノギャップ 人工シナプス シナプス可塑性 物理リザーバー リザーバーコンピューティング

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

1. 研究開始当初の背景

脳は、過去のイベントを記憶し、それらの経験から自発的に学習し情報処理の方法(アルゴリズム)を自動獲得するシステムであり、工学的にはメモリ・ベース・アーキテクチャの非ノイマン型コンピュータである。ニューロンとシナプスの特性を電子回路上に実装・集積化した脳型コンピュータは、従来のプロセッサ・ベース・アーキテクチャのノイマン型コンピュータと同様に計算汎用性を持ちながら、より柔軟な情報処理が可能になると期待されている。脳神経系の機能を実装したハードウェアの実現は、ニューラルネットワークの学習コスト削減に繋がる。しかし、IBM の TrueNorth やマンチェスター大学の SpiNNaker などデジタル回路実装型ニューロチップでも、脳の演算性能を再現できていない。本来、脳の情報処理はアナログであり、脳機能を実装したアナログ素子の研究も行われているが、その構造や作製工程は複雑で、簡便な作製技術の確立が求められている。

2. 研究の目的

脳型チップ実現のために、シンプルな構造で簡便に作製でき、高密度に集積可能なシナプス素子が求められている。特に、時間領域積分を用いたスパイクングニューラルネットワークのハードウェア実装では、長い時定数を確保するために、高抵抗なシナプス素子が必要になる。これまで研究代表者は、ナノギャップ構造におけるエレクトロマイグレーション現象を利用して、高抵抗なナノギャップ電極の狭窄化とトンネル抵抗制御が可能で、アクティベーション法を提案してきた。本研究では、応募者が独自に開発してきたアクティベーション法によるナノギャップのトンネル抵抗制御技術を利用して、シンプルな構造で高抵抗な Au ナノギャップシナプス素子の実現と、Au ナノギャップでの短期記憶ダイナミクスを用いた物理リザバーコンピューティングへの応用を目指す。これらより、Au ナノギャップを基礎とした新しい脳型コンピューティングの可能性を追求する。

3. 研究の方法

アクティベーションを適用した Au ナノギャップのシナプス動作
代表的なシナプス可塑性である Short-Term Plasticity (STP), Long-Term Plasticity (LTP), Spike-Timing-Dependent Plasticity (STDP) を、実際に Au ナノギャップ素子へ実装する。これより、シンプルな Au ナノギャップを用いた STP の実現や、学習により STP から LTP への遷移が可能であるかを検討する。さらに、スパイクタイミングに応じてシナプス変調強度が変化する STDP の学習表現が可能であるかを検討する。

Au ナノギャップシナプス素子による脳型演算

-1 Au ナノギャップアレイを用いた脳型積和演算の検討

Au ナノギャップによるニューラルネットワークのハードウェア実装の検討として、2×2 ナノギャップアレイを作製する。これより、Au ナノギャップアレイを用いたニューラルネットワークの実装・集積化や、リザバーコンピューティングにおける Readout 関数の実装可能性について評価する。

-2 Au ナノギャップを用いた物理リザバーコンピューティングの検討

Au ナノギャップでの STP 特性をシナプス可塑性として表現できれば、物理リザバーコンピューティングを実現することが可能となる。時系列処理タスクを用いて Au ナノギャップが物理リザバーに不可欠なダイナミクスを有するか検討し、画像認識タスクを用いてリザバー動作の認識性能を評価する。

4. 研究成果

初年度(令和3年度)では、アクティベーションを適用した Au ナノギャップのシナプス動作にかかる研究を行った。代表的なシナプス可塑性である STP、LTP、STDP を、実際に Au ナノギャップ素子へ実装することを目指した。初めに、Au ナノギャップに対し、パルス電圧印加によるアクティベーション法を適用し、通電直後での出力電流を通して、シナプス結合の増強や自発的な減衰特性について測定した。これにより、シンプルな Au ナノギャップを用いた STP のシナプス可塑性についてその実現可能を評価した。次に、学習回数の増加が、減衰の時定数と安定状態でのシナプス荷重の増加として発現し、学習により STP から LTP への遷移が可能であることを検討した。さらに、パルス電圧の極性を反転させながら通電を行うことで、Au ナノギャップの減衰特性を利用したシナプスの Depression 効果を検討した。これらの知見を用いて、スパイクタイミングに応じてシナプス変調強度が変化する STDP の学習表現が可能であることを明らかにした。

最終年度（令和4年度）では、アクティベーションを適用した Au ナノギャップシナプス素子による脳型演算にかかる研究を行った。まず、ニューラルネットワークにおいて必要不可欠である積和演算のハードウェアによるアナログ演算を検討した。Au ナノギャップによるニューラルネットワークのハードウェア実装における初期的・基礎的な検討として 2×2 ナノギャップアレイを作製した。4 ノードのシナプスが特定の重みとなるよう学習を行い、Au ナノギャップシナプス素子のハードウェア集積化の指針を得た。学習後のナノギャップアレイに対して同時通電を行い、出力電流によりナノギャップのコンダクタンスを通してアナログ積和演算が実行可能であることを明らかにした。

次に、Au ナノギャップのシナプス可塑性である STP を利用したリザバーコンピューティングの実装を行い、Au ナノギャップのリザバーダイナミクス評価や Au ナノギャップアレイを用いた画像認識タスクを検討した。Au ナノギャップでの STP 特性をシナプス可塑性として表現できれば、このダイナミクスを用いた Au ナノギャップ系物理リザバーを実現することが可能となる。Au ナノギャップのダイナミクスを評価するために、Short-Term Memory タスクと Parity Check タスクを検討した。今回のシステムでは、リザバーからの出力をサンプリングすることで仮想ノードを用意し、Au ナノギャップの電流波形を出力としてリザバーの特徴量を取り出し、Readout 部の線形モデルへと入力した。10×10 ピクセルの数字パターンを分割し、Au ナノギャップへ入力することで、未知のパターンに対する認識動作が可能であることを明らかにした。これらより、Au ナノギャップを基礎とした新しい脳型コンピューティングの可能性を明らかにすることができた。

5. 主な発表論文等

〔雑誌論文〕 計6件（うち査読付論文 5件／うち国際共著 0件／うちオープンアクセス 1件）

1. 著者名 K. Sakai, M. Yagi, M. Ito and J. Shirakashi	4. 巻 40
2. 論文標題 Multiple Connected Artificial Synapses Based on Electromigrated Au Nanogaps	5. 発行年 2022年
3. 雑誌名 J. Vac. Sci. Technol. B	6. 最初と最後の頁 53202
掲載論文のDOI（デジタルオブジェクト識別子） 10.1116/6.0002081	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 A. Yoshida, T. Miki, M. Shimada, Y. Yoneda and J. Shirakashi	4. 巻 15
2. 論文標題 Mimicking of Thermal Spin Dynamics by Controlling Sparsity of Interactions in Ising Spin Computing with Digital Logic Circuits	5. 発行年 2022年
3. 雑誌名 Appl. Phys. Express	6. 最初と最後の頁 67002
掲載論文のDOI（デジタルオブジェクト識別子） 10.35848/1882-0786/ac6b84	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 T. Miki, R. Okita, M. Shimada, D. Tsukayama and J. Shirakashi	4. 巻 12
2. 論文標題 Variational Ansatz Preparation to Avoid CNOT-Gates on Noisy Quantum Devices for Combinatorial Optimizations	5. 発行年 2022年
3. 雑誌名 AIP Advances	6. 最初と最後の頁 35247
掲載論文のDOI（デジタルオブジェクト識別子） 10.1063/5.0077706	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

1. 著者名 K. Sakai, M. Yagi, M. Ito and J. Shirakashi	4. 巻 119
2. 論文標題 Memory Properties of Electromigrated Au Nanogaps to Realize Reservoir Computing	5. 発行年 2021年
3. 雑誌名 Appl. Phys. Lett.	6. 最初と最後の頁 84101
掲載論文のDOI（デジタルオブジェクト識別子） 10.1063/5.0055352	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 T. Miki, R. Okita, M. Shimada and J. Shirakashi	4. 巻 -
2. 論文標題 Combinatorial Optimization with Variational Approaches on Noisy Quantum Devices	5. 発行年 2021年
3. 雑誌名 Conference Proceedings, 2021 IEEE International Conference on Manipulation, Manufacturing and Measurement on the Nanoscale (3M-NANO)	6. 最初と最後の頁 214-217
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/3M-NANO49087.2021.9599740	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 吉田朝輝、三木司、島田萌絵、米田優里、白樫淳一	4. 巻 121
2. 論文標題 論理ゲートイジング計算機における交換相互作用のスパース化によるスピン更新手法	5. 発行年 2021年
3. 雑誌名 電子情報通信学会技術研究報告	6. 最初と最後の頁 27-30
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計6件 (うち招待講演 1件 / うち国際学会 6件)

1. 発表者名 Y. Shimada, M. Shimada, T. Miki and J. Shirakashi
2. 発表標題 Reservoir Computing-Based Real-Time Prediction for Quantized Conductance of Au Atomic Junctions
3. 学会等名 17th IEEE Nanotechnology Materials and Devices Conference (IEEE NMDC 2022), November 18-20, 2022, Nanjing, China. (in Combination with Online Conference) (国際学会)
4. 発表年 2022年

1. 発表者名 A. Yoshida, T. Miki, M. Shimada, Y. Yoneda and J. Shirakashi
2. 発表標題 Experimental Evaluation of Performance Improvement by Sparse Operation in Ising Spin Computing
3. 学会等名 17th IEEE Nanotechnology Materials and Devices Conference (IEEE NMDC 2022), November 18-20, 2022, Nanjing, China. (in Combination with Online Conference) (国際学会)
4. 発表年 2022年

1 . 発表者名 A. Yoshida, T. Miki, M. Shimada, Y. Yoneda and J. Shirakashi
2 . 発表標題 Efficient Ground-State Searches by Scheduling Sparsity of Interactions of Physical Spin Dynamics for Ising Spin Computing
3 . 学会等名 2022 IEEE International Conference on Manipulation, Manufacturing and Measurement on the Nanoscale (IEEE 3M-NANO 2022), August 8-12, 2022, Tianjin, China. (in Combination with Online Conference) (国際学会)
4 . 発表年 2022年

1 . 発表者名 K. Sakai and J. Shirakashi
2 . 発表標題 Application of Electromigrated Au Nanogaps to Artificial Synaptic Devices and Physical Reservoir Computing
3 . 学会等名 2021 Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices (AWAD 2021), August 26-27, 2021, Virtual. (Online Conference) (招待講演) (国際学会)
4 . 発表年 2021年

1 . 発表者名 T. Miki, A. Yoshida, M. Shimada and J. Shirakashi
2 . 発表標題 Hybridization of Spin Decision Logics for Ising Machine with Logic Circuits
3 . 学会等名 21st IEEE International Conference on Nanotechnology (IEEE NANO 2021), July 28-31, 2021, Virtual Format. (Online Conference) (国際学会)
4 . 発表年 2021年

1 . 発表者名 A. Yoshida, T. Miki, M. Shimada, Y. Yoneda and J. Shirakashi
2 . 発表標題 Sparsifying Connected Spins in Majority Voting Method of Ising Spin Computing Based on Logic Gates
3 . 学会等名 2021 International Conference on Nanoscience & Technology (ICN+T 2021), July 12-15, 2021, Virtual Event. (Online Conference) (国際学会)
4 . 発表年 2021年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

白檀研究室HP
<https://web.tuat.ac.jp/~nanotech/index.htm>

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------