

令和 5 年 6 月 13 日現在

機関番号：12612

研究種目：挑戦的研究（萌芽）

研究期間：2021～2022

課題番号：21K18905

研究課題名（和文）半導体素子を用いた再構成可能な超高速全光論理回路技術の研究

研究課題名（英文）Research on reconfigurable ultra-fast all-optical logic circuit technologies using semiconductor devices

研究代表者

松浦 基晴（Matsuura, Motoharu）

電気通信大学・大学院情報理工学研究科・教授

研究者番号：40456281

交付決定額（研究期間全体）：（直接経費） 5,000,000円

研究成果の概要（和文）：次世代の光コンピューティング技術として、処理速度を抜本的に加速化させるフォトニックアクセラレータの取り組みが進んでおり、光領域で光デジタル信号の論理演算を可能とする全光論理回路が重要な役割を果たすことが期待されている。本研究では、同一の回路で構成される全光論理回路において、入力される光信号パワーや光フィルタ特性などのパラメータを低速の電気信号で制御することで、AND、OR、NOTなどの様々な論理演算を選択的に動作可能なリコンフィギャラブル全光論理回路を構築し、その実証実験によって、有効性を明らかにした。

研究成果の学術的意義や社会的意義

電子回路の処理速度や光信号処理技術の限界が見え始めている中で、より省電力で高速な処理が可能なコンピューティング技術の需要は急速に高まっている。このため、電子回路技術と光技術の利点を活かした技術の開拓を進めることは学術的にも意義のあることである。研究代表者が長年取り組んできた光信号処理技術をベースに、近年、急速に発展している光機能素子との組み合わせで、新しい技術の開拓を試みた。

研究成果の概要（英文）：All-optical logic circuits, which enable logic operations on optical digital signals in the optical domain, are expected to play an important role in the next generation of optical computing technology, which will radically accelerate processing speed. In this study, we constructed a reconfigurable all-optical logic circuit that can selectively operate various logic operations such as AND, OR, and NOT by controlling parameters such as input optical signal power and optical filter characteristics with low-speed electrical signals in an all-optical logic circuit consisting of the same circuit, and demonstrated the effectiveness of this circuit. The effectiveness of the circuit was demonstrated through demonstration experiments.

研究分野：光通信システム，光信号処理技術，光エレクトロニクス

キーワード：全光論理回路 フォトニックアクセラレータ 半導体光増幅器 周波数チャープ

## 1. 研究開始当初の背景

半導体素子では、入力する光信号のパワーが変動すると、素子内の電子キャリア密度も変動し、出力される光信号の周波数が瞬間的にシフトする周波数チャープという現象が発生する。この周波数チャープを受けた光信号は、その後の光ファイバ伝送特性にも特異な波形歪の影響を与えるため、周波数チャープに関する研究のほとんどが、その抑制法に関するものであった。一方、研究代表者らは、周波数チャープが、半導体素子自身の応答速度よりも高速に変化する超高速動作が可能なこと、また、光信号の強度情報を周波数情報に変換可能であることに強い興味を抱いた。このため、周波数チャープ測定法の提案や特性評価を行い、それを生かした応用技術に関する研究に取り組んできた。これに対し、研究代表者らは、周波数チャープの特長を活かした全光機能回路の研究を継続的に実施してきて、「周波数チャープは、単独の現象としてではなく、半導体素子の利得競合効果や、それと組み合わせた光フィルタリング効果を用いることで、これまでにない機能を有する新しい全光機能回路が実現出来るのではないか」という着想に至った。

そのような折、長年停滞していた光コンピューティング技術の新しい活路として、フォトニクスアクセラレータが注目されるようになってきた。これまで、全光機能回路の研究に長年取り組んできた研究代表者らとしても、当該分野にブレークスルーをもたらすような挑戦的な研究開発に新たに取り組むたいと考え、本研究を開始した。

## 2. 研究の目的

次世代の光コンピューティング技術として、電子回路技術が持つ大容量の並列処理やメモリを組み合わせ、光が得意とする演算処理に全光回路を活用することで、処理速度を抜本的に加速させるフォトニクスアクセラレータの取り組みが進んでいる。この中で、光領域で光デジタル信号の論理演算を可能とする全光論理回路が重要な役割を果たすことが期待されている。フォトニクスアクセラレータ向けの全光論理回路においては、光電融合技術がベースとなるため、電子回路技術との集積化が可能で、電子回路技術の処理速度を凌駕する超高速動作を実現することが必要となる。さらに、実際の複雑な演算処理にフレキシブルに対応するには、AND, NOR, NOT, OR などの様々な論理演算を同一構成で実現可能な全光論理回路が必要となる。

本研究では、同一の回路で構成される全光論理回路において、入力される光信号パワーや光フィルタ特性などのパラメータを低速の電気信号で制御することで、様々な論理演算を選択的に動作可能なリコンフィギュラブル（再構成可能な）全光論理回路を提案する。これまでに多くの全光論理回路に関する研究が報告されているが、再構成可能な機能を有する報告は世界的にも前例がない。本研究では、応募者らの独自技術に応用されている周波数チャープ現象を深く追求し、解明された特性を応用することで、超高速動作が可能な全光論理回路の実現を目指すものである。

## 3. 研究の方法

提案する再構成可能な全光論理回路を実現する上で必要不可欠となるのが、半導体素子内で発生する周波数チャープ現象である。応募者らは予てより、この現象に注目し、周波数チャープを活用した独自技術を用いた多くの研究報告を行なっている。

本研究では、この周波数チャープ現象を詳細に明らかにするために必要な、新たなチャープ測定法を導入する。さらに、全光論理回路の入出力関数の入力光パワー依存性などを基に、再構成可能な全光論理回路の実現に向けた研究計画を立案している。

### 3-1. 高速信号に対する周波数チャープ特性の解明

これまでに、研究代表者らは、汎用性の高い光フィルタの透過特性を活用し、容易に周波数チャープの時間変化を測定可能な手法を提案している。実際にこの特性評価を活用し、多くの光機能デバイスの研究開発を行ってきたが、40 Gbit/s クラス以上の高速信号で発生するチャープ測定は原理的に不可能であった。これに対し、現在、この手法に新たにプローブ光を導入した、高速周波数チャープ測定法を提案している。まだ未公表ではあるが、その有効性も明らかになっている。

本研究では、この測定法を用いることで、今まで測定が不可能であった高速信号に対する周波数チャープ特性やその入力光パワー依存性などを詳細に解明し、再構成可能な全光論理回路に必要な要件パラメータを明らかにする。

### 3-2. 論理回路における論理演算を想定した入出力特性の評価

図1に提案する全光論理回路の構成を示す。基本構成は、光減衰器、光カプラ、半導体素子、プログラマブル光フィルタのみになっており、将来的には、電子回路技術との集積化も見込める。この際、出力される論理データは、①入力信号の論理データ、②半導体素子内の入力信号間の利得競合、③発生する周波数チャープ量、④周波数チャープで周波数シフトした信号成分を切り出す光フィルタのフィルタ特性で決定される。このうち、②と③について

ては、入力信号光パワーで決定される。これに加えて、④の光フィルタ特性を調整することで、論理回路の入出力特性、すなわち、論理演算を選択することが可能になる。この現象の初動観測は、研究代表者の最近の研究で確認されており、本研究では、さらに光フィルタの詳細な制御性に焦点を当て、より自由度の高い論理演算の制御に必要な入出力特性を明らかにする。

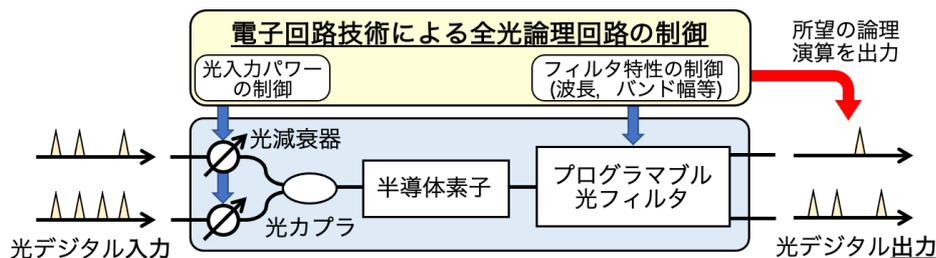


図 1：提案する再構成可能な全光論理回路の構成。

### 3-3. 全光論理回路の構築とその性能評価

図 1 のような全光論理回路を実際に構成する。1. と 2. での特性評価を基に、光減衰器で制御する入力信号光パワーとプログラマブル光フィルタで制御するフィルタ特性によって、所望の論理演算出力に対する制御特性を検証し、その有効性を明らかにする。

以上、これらの研究方法を 1. から 3. まで項目を順序立てて進行していくことで、再構成可能な、超高速全光論理回路の実現を目指す。応募者のこれまでの知見から、2, 3 種類の論理演算の制御は実現可能と見込んでいる。それ以上については 1. と 2. で得られる特性に強く依存するものと考えている。再構成機能のインパクトを広くアピールするため、詳細な特性評価や実験を進めていく上で生じた問題点なども克服することで、より多く論理演算を構成可能な回路の実現を目指す。また、これらの研究過程で、半導体素子の周波数チャープに関する様々な諸現象の観測や新しい見解を見出されることも十分期待でき、新しい応用技術の開拓も見込めるものと考えている。

### 4. 研究成果

高速信号に対する周波数チャープ特性の解明として、新たにプローブ光を利用した周波数チャープ測定法を提案し、この有効性を明らかにした。

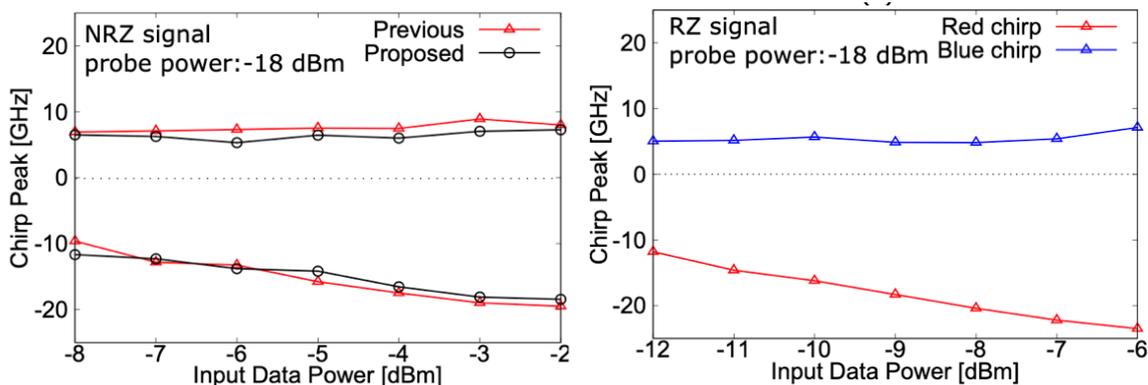


図 2：(左) NRZ 信号の周波数チャープ特性と (右) RZ 信号の周波数チャープ特性。

図 2 (左) に NRZ 信号における従来手法と提案手法の周波数チャープ特性を示す。周波数チャープは高周波数側へのブルーチャープと低周波数側へのレッドチャープに大別されるが、いずれにおいても従来手法と提案手法で特性が一致することが確認された。合わせて、従来手法では測定が困難であった、RZ 信号の周波数チャープ特性を提案手法で実施した結果を図 2 (右) に示す。こちらも半導体素子で発生する周波数チャープの特性をよく示しており、提案手法の有効性を明らかにした。

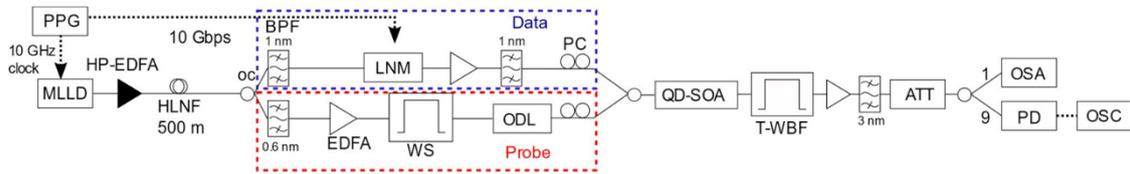


図 3 : 全光論理回路 (AND ゲート) の実験構成.

半導体素子と光フィルタで構成される論理回路を構成し、詳細な入出力特性の評価を実施し、論理動作に必要なパラメータの要件を明確化した. 図 3 に実験構成図を示す. 基本構成は図 1 に即した構成で、半導体素子には量子ドット半導体光増幅器を使用した. これに、10 Gbit/s の光デジタルデータ信号とクロック信号を同時入力し、AND 動作が行えるかの検証を行った.

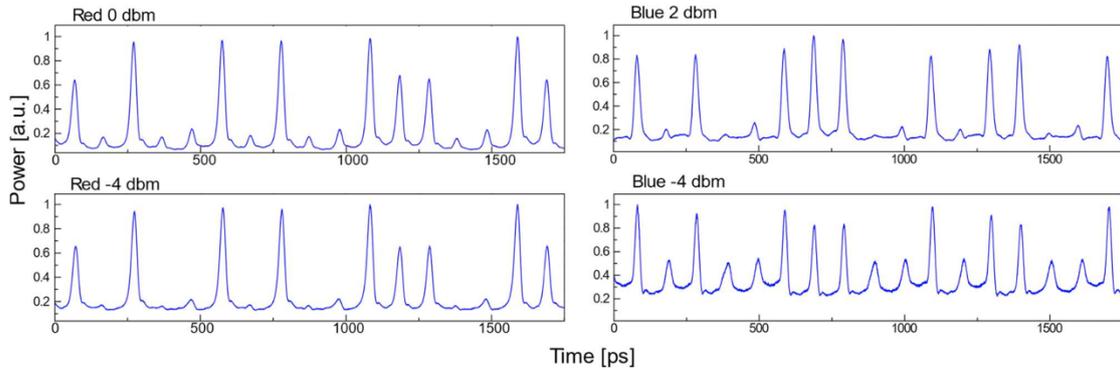


図 4 : 入力信号パワーを変化させて際のレッドチャープおよびブルーチャープを利用して動作させた全光論理回路の出力波形.

図 4 に全光論理回路の出力波形を示す. 右側のレッドチャープを利用した場合には、入力信号パワーを変化させても、マークレベルのピークパワーにばらつきが発生することが確認された. 一方、ブルーチャープを利用した場合は、入力パワーが 2 dBm の際に、マーク、スペースレベルともに、ばらつきの少ない出力波形が得られることが明らかになった. この結果は、本研究で導入した新しい周波数チャープ測定法で得られた、図 2 (右) の特性とも一致しており、その有効性を示すことに成功した.

それ以外の OR, NOT 動作についても、良い特性が得られることを確認しており、近日中に外部発表を行う予定である.

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計7件（うち招待講演 0件 / うち国際学会 3件）

1. 発表者名 M. Sagara, W. Rui, J. Tsuda, and M. Matsuura
2. 発表標題 Frequency comb assisted photonic digital-to-analog conversion based on frequency chirp in a QD-SOA
3. 学会等名 OECC2021 (国際学会)
4. 発表年 2021年

1. 発表者名 相楽昌希, 伊東哲幸, 松浦基晴
2. 発表標題 半導体光増幅器内での周波数チャープを用いた40 Gbps光デジタル・アナログ変換
3. 学会等名 電子情報通信学会フォトニックネットワーク研究会
4. 発表年 2022年

1. 発表者名 津田隼一, 相楽昌希, 竹本大志, 松浦基晴
2. 発表標題 半導体光増幅器の周波数チャープを用いた全光論理ゲート
3. 学会等名 電子情報通信学会フォトニックネットワーク研究会
4. 発表年 2022年

1. 発表者名 香取稜, 松浦基晴
2. 発表標題 半導体光増幅器内で発生する高速周波数チャープの測定
3. 学会等名 電子情報通信学会総合大会
4. 発表年 2022年

1. 発表者名 T. Itoh, M. Sagara, J. Tsuda, and M. Matsuura
2. 発表標題 Photonic digital to analog conversion using supercontinuum multi-channel clocks
3. 学会等名 OECC/PSC 2022 (国際学会)
4. 発表年 2022年

1. 発表者名 T. Takemoto, J. Tsuda, and M. Matsuura
2. 発表標題 All-optical AND logic gate using filter sliced frequency chirp in a QD-SOA
3. 学会等名 OECC/PSC 2022 (国際学会)
4. 発表年 2022年

1. 発表者名 香取稔, 松浦基晴
2. 発表標題 半導体光増幅器内で発生する周波数チャープの測定法の性能評価
3. 学会等名 電子情報通信学会フォトニックネットワーク研究会
4. 発表年 2023年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

電気通信大学 研究者情報総覧  
<http://kjk.office.uec.ac.jp/Profiles/53/0005283/profile.html>  
 電気通信大学 松浦研究室  
<http://www.mm.cei.uec.ac.jp/index.html>

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------