

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成25年 5月15日現在

機関番号：13101

研究種目：基盤研究(C)

研究期間：2010～2012

課題番号：22500013

研究課題名（和文） 3次元フロアプランの符号化と数理

研究課題名（英文） Encoding of Three Dimensional Floorplan and its Theory

研究代表者

高橋 俊彦 (TAKAHASHI TOSHIHIKO)

新潟大学・自然科学系・准教授

研究者番号：30212012

研究成果の概要（和文）：VLSI レイアウト設計への応用を動機として、1990年代半ばから様々なフロアプランの表現法が提案されてきた。本研究では3次元フロアプランの多層モデルおよび3次元モデルの2つに対し、それらの符号化に関する幾つかの結果を与えた：多層モデル(2次元モデル)に対しては、フロアプランの符号化、数え上げ、列挙アルゴリズムなどを与えた。3次元モデルに対しては、符号化手法を与えた。

研究成果の概要（英文）：For VLSI layout design, many floorplan representations have been proposed since the mid-1990s. In the present study, we have achieved results on encoding multi-layer and 3D models of three dimensional floorplan: the former involves encoding, counting, and enumeration of floorplan; the latter involves encoding of floorplan.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2010年度	500,000	150,000	650,000
2011年度	500,000	150,000	650,000
2012年度	500,000	150,000	650,000
年度			
年度			
総計	1,500,000	450,000	1,950,000

研究分野：情報学

科研費の分科・細目：情報学基礎・数理情報学

キーワード：アルゴリズム、フロアプラン、離散構造、符号化

1. 研究開始当初の背景

(1) フロアプラン問題における表現法・符号化法の有効性

VLSI レイアウト設計のフロアプラン問題、すなわち与えられた回路モジュールをチップ上のどこに配置すればよいか、を解くアルゴリズムは1990年代半ばに Murata らの Sequence-Pair の発表により、大きな進展を遂げた。Sequence-Pair は n 個の回路モジュールの平面上への配置を $\{1, 2, \dots, n\}$ の順列対)に対応付ける手法であり、発見的手法に用いることで大規模な回路でも実用的な時

間でフロアプランを求めることが可能となった。

以後、Sequence-Pair に触発されるようにフロアプランに関する研究が進展した。これらの成果において注目すべきことは、より良いフロアプランを与えるとして次々と発表されたアルゴリズムに用いられる発見的手法は既存のもの(焼きなまし法や遺伝的アルゴリズムなど)であったことである。すなわち、アルゴリズムの性能は探索手法ではなく、フロアプランの符号化(計算機内部での表現法)によって大きく左右されることが示され

た。

一般に発見的アルゴリズムは解となるフロアプランの生成と評価を膨大な回数繰り返すことになるため、フロアプランをできるだけ簡単な符号として表現することが望ましい。また、効率的な符号化のためにはフロアプラン自体の性質の研究が不可欠である。

(2) 2次元フロアプラン表現法・符号化法の研究

1990年代は2次元フロアプランに対する表現法・符号化が数多く発表された。Sequence-Pair と同時期に発表された bounded sliceline grid (BSG)を初めとして、Corner Block list (CBL)、Q-sequenceなどが続いた。研究代表者も、順序木を用いた矩形パッキング表現法 O-tree、単一の順列で矩形分割を表現する FT-Squeezeなどを発表した。

(3) 3次元フロアプラン表現法・符号化法の研究

2000年代に入ると、VLSIの高集積化の要求に応えるため、VLSIレイアウト設計の研究は3次元の段階に入った。現在の技術では純粋な3次元チップすなわち3次元のモジュールを3次元空間に配置したものは製造が困難であるが、2次元レイアウトを積み重ねた多層構造のチップ、あるいはチップを重ねた構造などは実用化されている。

3次元設計はまだ始まったばかりの分野であり、レイアウトに対する基礎的な数理を持たない。特に、どの程度の3次元構造まで製造可能であるかも未知の部分が多く、そのモデルですら定番と呼べるものはないのが現状である。

2. 研究の目的

本研究では、3次元フロアプランの符号化およびその数理的基盤を与えることを目的とする。

(1) 3次元フロアプランのモデル化:

フロアプランのモデルとしてどのようなものが適切かは製造技術に依存する。実用的かつ数理的に実りのあるフロアプランのモデルを与える。

(2) 3次元フロアプランの数理:

フロアプランの性質を解明する。

(3) 3次元フロアプランの符号化:

フロアプランを簡明で扱いやすい符号として表現する。

(4) 3次元フロアプランの探索アルゴリズム

適切な符号化に基づいた高性能のフロア

プランアルゴリズムを開発する。

3. 研究の方法

(1) 多層モデルの数理

3次元フロアプランモデルの中でも、現在の製造技術を反映している、多層モデルを対象としてその数理の解明と符号化を試みる。

多層モデルは2次元フロアプランを積み重ねたものであり、これまでのノウハウを生かせる部分が多いモデルである。ただし、その符号化には層間の隣接情報をどの程度反映させるかにより、複数のモデルが存在する。モデル選択の適切さは、実用的か(技術的に製造可能か)、数理的に実りがあるか(簡明な符号化が可能か)などの要因による。

(2) 3次元モデルの数理

3次元フロアプランの中でも、3次元パッキングと直方体分割に関する数理の解明と符号化を試みる。3次元パッキングはモジュールを幅、高さ、奥行きを持つ直方体とし、これらを互いに重なりを持たないように空間内に配置したものである。一方、直方体分割は1つの直方体を座標軸に垂直な平面により幾つかの長方形に細分したものである。

4. 研究成果

(1) 多層モデルの数理

① Slicing floorplanの列挙

Slicing floorplanとは矩形を水平分割または垂直分割で再帰的に分割を繰り返すことで得られるフロアプランであり、矩形分割より狭いフロアプランのクラスであるが、計算機で扱い易いという利点がある。また歴史も古く、広く用いられている。

Slicing floorplanはSlicing Tree (ST)という根付き有向二分木を用いて表現することができ、さらにSTは水平分割を表す+、垂直分割を表す*を用いた式としての表現ができることが知られている。しかし、STはslicing floorplanに対し、表現が一意に定まらない。そのため、Wong and LuiはSTを制限したSkewed Slicing Tree (SST)を考案した。SSTはslicing floorplanとの間に一対一対応を持つことが証明されている。

本研究ではSSTに対応する式表現であるNormalized Polish Expression (NPE)を列挙するアルゴリズムを与えた。アルゴリズムは逆探索法を用いることで、与えられた部屋数の全Slicing floorplanのNPE表現を1つ当たり定数時間で列挙する(重複も漏れもなく数え上げる)ことができる。

② Baxter Numberの簡明な漸化式

矩形分割とは水平および垂直線分による矩形の分割である。 n 個の小矩形への矩形分割の総数を求めることは興味深い数え上げの

問題であるが、近年、矩形分割と Baxter permutation の間に全単射が存在することが示された。すなわち、矩形分割の数え上げは Baxter permutation の数え上げに帰着された。しかしながら、Baxter permutation の総数を与える既知の公式及び漸化式はいずれも複雑なものであった。

本研究では、矩形分割から直接その総数を求める(多変数の)定係数線形漸化式とアルゴリズムを導出した。この結果は Baxter permutation の総数を求めるより簡単な漸化式を与えている。

③矩形分割の $(3n-4)$ -ビット表現

矩形分割が長さ n の順列で表現できることはよく知られているが、この表現をビット列に符号化すると長さが $\Theta(n \log n)$ となる。坂主-梶谷は Q-sequence と呼ばれる表現法を提案した。この手法を用いると自明に $\Theta(n)$ ビットで符号化できる。

本研究では矩形分割を長さ $3n-4$ のビット列で表現する方法を示す。これは矩形分割のビット表現(符号化)手法で、これまでに知られている中で最もコンパクトなものとなっている。

④Baxter permutation の列挙

Baxter permutation は連続関数の合成に関する Baxter の研究に現れた置換のクラスであるが、矩形分割と一対一対応を持つなど、組合せ論的にも興味深い対象である。

本研究では逆探索法を用い、 $\{1, 2, \dots, n\}$ 上の Baxter permutation を 1 つ当たり $O(1)$ のならし時間で出力する列挙アルゴリズムを与えた。

(2) 3次元モデルの数理

①直方体分割の表現法

2000年代に入ると、矩形分割の3次元への拡張である直方体分割の表現法の研究がなされるようになった。Ohtaらは分割面が長方形であるような直方体分割に対する表現法である 0-Sequence を提案した。

本研究では 0-Sequence と同様、分割面が長方形であるような直方体分割の表現法を与えた。 n 部屋からなる直方体分割に対する解空間のサイズは 24^{n-1} であり、これは分割面が長方形である直方体分割の個数に対する上界となっている。

(3) 今後の展望

3次元フロアプラン問題に対し、幾つかの成果を挙げることはできたが、探索アルゴリズムの実装などは道半ばであった。

また、VLSI レイアウト設計の国際学会(The International Symposium on Physical Design)への投稿が不採択となったことは残念

であった。負け惜しみになってしまうかもしれないが、近年の産業界は理論を軽視する傾向にあり、理論はなくとも計算機の結果が良ければ評価されるように感じられた。(もちろん理論研究であっても誰もが認める大きな成果であったならば採択されたはずである、ということ謙虚に受け止めねばならない。)

しかしながら、どのような実践においても理論なしの技術は必ず行き詰まりを見せる。何十億個のゲートを3次元空間に配置する3次元 VLSI においては、なおさら理論なしでは手に追えなくなるであろう。

また、理論研究の利点はその普遍性ゆえに広い応用を持つ。すなわち、フロアプランの応用先も VLSI レイアウト設計にとどまるものではない(例えば、スケジューリングなど)。本研究もその応用を半導体のみに限定してきたが、今後はそれ以外にも研究成果を生かせる分野を広く見出して行きたい。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[学会発表] (計6件)

- ① 清水 創介, 高橋 俊彦, Baxter Permutation の列挙, 電子情報通信学会回路とシステム研究会 (CAS), 2013年1月28-29日, 別府国際コンベンションセンター.
- ② 高橋俊彦, 分割面が長方形である直方体分割の表現法, 電子情報通信学会回路とシステム研究会 (CAS), 2012年9月20-21日, 高知県立大学.
- ③ Toshihiko Takahashi, $(3n-4)$ -bit Representation of Rectangular Partitions, The 27th International Technical Conference on Circuits/Systems, Computers and Communications, July 15-18, 2012, Sapporo Convention Center.
- ④ 高橋俊彦, 矩形分割の $(3n-4)$ -ビット表現, 電子情報通信学会2012年総合大会, 2012年3月20-23日, 岡山大学.
- ⑤ 高橋俊彦, A Recurrence for the Number of Baxter Permutations via Rectangular Partition, 電子情報通信学会回路とシステム研究会 (CAS), 2011年11月17-18日, 山口大学.
- ⑥ 越前俊一, 高橋俊彦, Slicing floorplan の列挙, 電子情報通信学会2011年ソサイエティ大会, 2011年9月13-16日, 北海道大学.

[その他]

ホームページ等

[http://www.magic.ie.niigata-u.ac.jp/~ta
kahasi/jindex.html](http://www.magic.ie.niigata-u.ac.jp/~ta
kahasi/jindex.html)

6. 研究組織

(1) 研究代表者

高橋 俊彦 (TAKAHASHI TOSHIHIKO)

新潟大学・自然科学系・准教授

研究者番号：30212012