

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成 25 年 5 月 7 日現在

機関番号：12701

研究種目：基盤研究（C）

研究期間：2010～2012

課題番号：22560691

研究課題名（和文） 高伝導率と高熱電能の熱電材料を用いた自己冷却デバイスの開発

研究課題名（英文） Development of self-cooling device using high conductivity and high thermopower thermoelectric materials

研究代表者

中津川 博（NAKATSUGAWA HIROSHI）

横浜国立大学・工学研究院・准教授

研究者番号：40303086

研究成果の概要（和文）：金属、金属間化合物、酸化物、半導体などには熱電発電や熱電冷却を実現する材料が存在する。本研究は Si ウェハを用いて、従来から利用されて来た熱伝導に加え、ペルチェ吸熱を利用した新たな冷却手段を提案し、パワーデバイスの発熱を低減化するための自己冷却デバイスを開発することを目的とする。特に、ドレイン電流 40A の時に、MOSFET 上部で約 2℃の自己冷却効果を確認し、自己冷却デバイスの実用化の為に基礎データを蓄積することに成功した。

研究成果の概要（英文）：The self-cooling device has been developed by combining the commercial n-channel power MOSFET and single-crystalline Sb doped n-type and/or B doped p-type silicon wafers in order to improve heat removal or cooling. We find for the first time that the average temperature of the upper side on the power MOSFET with the n-type silicon wafer is cooled down about 2℃, in which the electric current of 40A flows from lower to upper direction of the self-cooling device. This certainly warrants future work on the improvement of the measurement condition.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2010 年度	1,100,000	330,000	1,430,000
2011 年度	600,000	180,000	780,000
2012 年度	600,000	180,000	780,000
年度			
年度			
総計	2,300,000	690,000	2,990,000

研究分野：工学

科研費の分科・細目：材料工学・構造・機能材料

キーワード：熱・エネルギー材料

1. 研究開始当初の背景

(1) Metal-Oxide-Semiconductor Field-Effect Transistor (MOSFET) や Insulated Gate Bipolar Transistor (IGBT) に代表されるパワーデバイスは、近年、スイッチング電源やインバーター電源へ応用されており、ハイブリット車や鉄道車両のモータ制御には必要不可欠なデバイスとなってきた。しかし、電子機器

の小型化に伴い、パワーデバイスの発熱は無視できない問題になってきており、従来のヒートパイプ+放熱フィン+空冷ファンを総動員した冷却方法では限界レベルにまで、パワーデバイスの高性能化が進展してきている。ペルチェモジュールを用いた電子冷却という冷却手段も存在するが、別系統の外部電源を必要とするだけでなく、室温以上に発熱

したパワーデバイスの冷却には膨大な消費電力を必要とするため、コストの面からも冷却方法としては採用されていない。しかし、2007年に連携研究者：山口が提案した自己冷却デバイスは、パワーデバイスの効率的な冷却の可能性を提示している。本研究では、パワーデバイス自身に流れる電流を利用したこの新しいペルチェ冷却手段を用いるパワーデバイスを自己冷却デバイスと定義する。

(2) 図1に自己冷却デバイスの概念図を示す。パワーデバイスとヒートシンクとの間にP型もしくはN型の熱電素子を挟むだけの単純な構造であるが、P型素子の場合には上から下へ、N型素子の場合には下から上へ、パワーデバイス自身に流れる電流を流すことによってペルチェ熱の吸熱と放熱が発生し、結果として、パワーデバイスの冷却に寄与する。また、ペルチェモジュールを用いた電子冷却のように強制的に温度差を維持する必要が無いので、熱伝導による放熱を積極的に活用することも可能であり、室温以上に発熱したパワーデバイスを低コストで効率的に冷却することが可能になる。また、黒い上下の矢印がパワーデバイスで発生するジュール発熱を表し、白い下向きの矢印が熱伝導とペルチェ熱流による吸熱を表しているので、銅板で発生する熱流 Q は吸熱を正として

$$Q = -0.5RI^2 + K(T_H - T_L) + ST_H I$$

と表される。ここで、 R は自己冷却デバイスの全抵抗、 K は熱電素子の熱コンダクタンス、 I は自己冷却デバイスに流れる電流、 S は熱電素子のゼーベック係数、 T_H と T_L は熱電素子の電極上下(吸熱面および放熱面)の温度をそれぞれ表している。

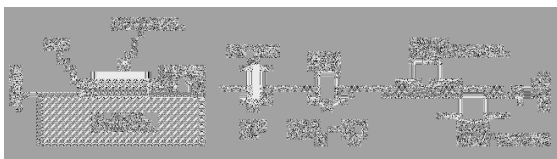


図1. 自己冷却デバイスの概念図

(3) 自己冷却デバイスの基本原理は、デバイスのスイッチング電流で冷却を行うことにある。例えば、MOSFETなどのパワーデバイスのドレイン側にN型熱電素子をオーミック接合すれば、MOSFETとN型熱電素子に流れる電流によるペルチェ熱流によってMOSFET中心部で発熱するジュール熱を外部へ放熱することが可能となる。従来のパワーデバイスの放熱手段は、MOSFETのドレイン電極として銅板を用いることにより、銅の高い熱伝導性を利用したものである。それに対して自己冷却デバイスでは、図1に示した

通り、熱伝導とペルチェ冷却の両者を利用して冷却を行うシステムである。従って、両者の冷却プロセスによる熱流 Q が従来の銅の熱伝導のみによる熱流よりも大きければ、自己冷却デバイスは有効となる。

2. 研究の目的

(1) 1958年のH. J. Goldsmidによる Bi_2Te_3 の発見以来、ゼーベック効果を利用した熱電発電とペルチェ効果を利用した電子冷却の熱電変換技術は実用段階にある。ここで、 Bi_2Te_3 に代表される熱電変換材料は、性能指数 $Z = \sigma S^2/\kappa$ が大きいことが求められる。つまり、電気伝導率 σ が大きく、ゼーベック係数 S が大きく、熱伝導率 κ が小さい材料である条件が必要である。P型とN型のペアで構成される熱電変換モジュール両面の温度差を維持するためには、必然的に κ が小さい材料が必要である。

(2) 一方、自己冷却デバイスでは、図1に示した通り、熱伝導とペルチェ冷却の両者を利用して冷却を行うシステムであるので、ペルチェ効果を利用した電子冷却とは異なり熱伝導とペルチェ熱流の向きが同一になる。高温側は発熱するシリコンパワーデバイス側になる理由は、通常のシリコンパワーデバイスは 150°C 以下での使用条件が課されているからである。従って、低温側はフィンやファンに繋がる環境温度(室温)となる。このため、自己冷却デバイスで使用される熱電素子に求められる条件は、電気伝導率 σ が大きく、ゼーベック係数 S が大きく、熱伝導率 κ も大きい材料であることが求められる。

(3) 一般に、ゼーベック効果を利用した熱電発電とペルチェ効果を利用した電子冷却に適した材料を熱電変換材料と定義されるが、熱伝導率 κ が大きい為に熱電変換材料から除外されてきたゼーベック係数の大きな材料は数多く存在する。その中で、半導体デバイスの主要材料として実用化されているシリコンSiや炭化ケイ素SiCはその代表的な材料の一つである。単結晶Siの熱伝導率は $\kappa = 150\text{W/mK}$ であり、単結晶SiCに至ってはCuの熱伝導率 $\kappa = 397\text{W/mK}$ を上回る $\kappa = 500\text{W/mK}$ になるという報告もある。本研究は、単結晶Siに着目し、その熱電特性を評価して自己冷却デバイスに適用可能な熱電材料を探索する。更に、自己冷却デバイスを実現する為に不可欠なMOSFETなどのパワーデバイスと熱電素子とのオーミック接続を可能にする熱電素子への電極設置をメッキ処理技術によって確立する。最終的に、自己冷却デバイスを試作し通電して、パワーデバイスの発熱問題を解決する冷却性能の可能性を評価することが本研究の目的である。

3. 研究の方法

(1) σ と S の測定は 80K~400K の温度範囲で現有設備(横浜国立大学)である(株)東陽テクニカ製の ResiTest8300 を用いて測定した。 κ の測定については、レーザーフラッシュ法を用いた測定方法(密度×比熱×熱拡散率)で測定した。ここで、比熱と熱拡散率については、外部業者に依頼測定し、レーザーフラッシュ法熱定数測定装置(TC-7000, アルバック理工製)を用いて測定した。

(2) 熱伝導とペルチェ吸熱を冷却に積極的に利用してパワーデバイスを冷却する自己冷却デバイスを作製するには、熱電素子と銅板とのオーミック接続が最も重要である。電流を流さなければペルチェ熱が発生しないが、接触抵抗があるとジュール熱が発生してしまうので、図2に示す通り、鍍金処理を施してオーミック接続する必要がある。そこで、Ti/Au イオンスパッタリングと銅鍍金処理は外部業者に発注し、電極のアニーリング処理は研究分担者：岡本の現有設備(防衛大学校)である真空蒸着装置を用いて、使用する熱電素子材料に応じた鍍金処理技術を確立した。設置した電極の同定は、共同利用装置(横浜国立大学)である走査型電子顕微鏡(SEM)と電子プローブ X 線微小部分分析装置(EPMA)を用いて実施した。

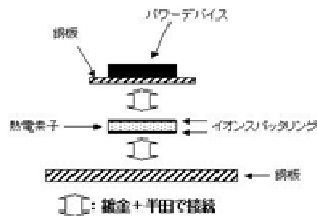


図2. 鍍金処理技術による電極設置

(3) 自己冷却デバイスの冷却効果は、市販のパワーデバイス(MOSFET : IRF1324PbF, On 抵抗: 1.5m Ω)に現有設備(横浜国立大学)である直流電源(EX-1500L2, 高砂製作所製)を用いて、直流電流を流した時に発生するジュール発熱が単結晶ウェハを挟むことにより変化する温度変化を現有設備(横浜国立大学)である赤外線サーモグラフィ(TVS-200EX, NEC Avio 製)を用いて測定し比較することにより評価した。図3に示す通り、自己冷却デバイスは水冷ヒートシンクとフィンとの間に固定して MOSFET 上下からの熱流が外部に放熱するよう設置した。直流電流はドレインからソースの方向にゲート電圧 10V 一定の条件下で通電した。

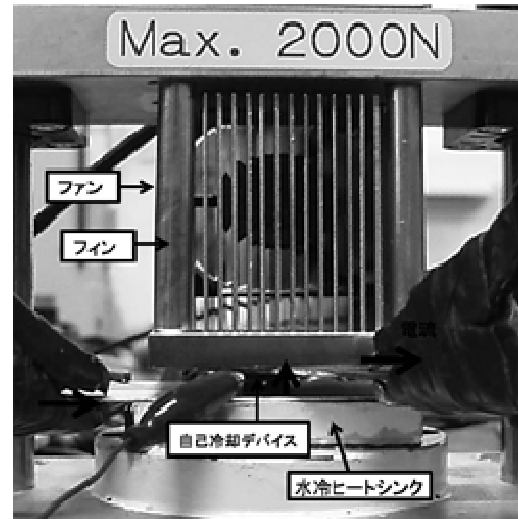


図3. 自己冷却デバイスの性能評価装置

4. 研究成果

(1) 図4に自己冷却デバイスの熱電素子として採用した N 型および P 型単結晶 Si ウェハの電気抵抗率の温度依存性を示す。室温での電気抵抗率の値は十分低い値を示しており、N 型単結晶 Si ウェハでは $\rho = 10.3m\Omega\text{cm}$ 、P 型単結晶 Si ウェハでは $\rho = 3.00m\Omega\text{cm}$ である。N 型および P 型単結晶 Si ウェハは 30mm 角の正方形に切り出し、厚さが 520 μm であるので、N 型と P 型素子の抵抗値はそれぞれ 0.060m Ω と 0.017m Ω であり、MOSFET の On 抵抗: 1.5m Ω と比較しても無視できる程度の大きさであることが理解できる。40A の直流電流を通電した時に発生するジュール熱は、MOSFET では 2400mW であるが、N 型と P 型素子ではそれぞれ 95mW と 28mW である。ジュール発熱の大きさで比較しても同様に理解できる。

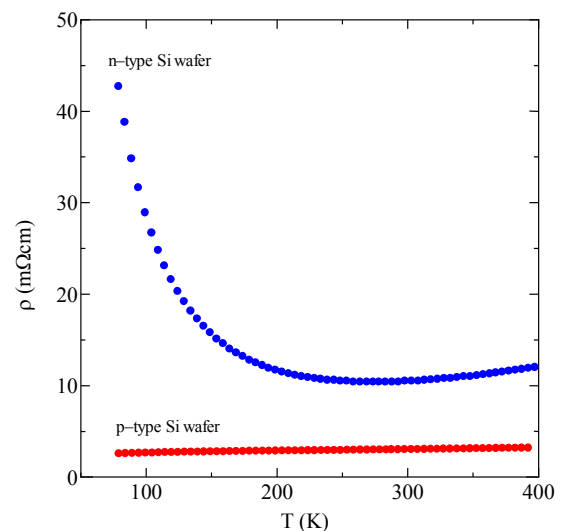


図4. 電気抵抗率の温度依存性

一方、N型およびP型単結晶 Si ウェハのゼーベック係数の温度依存性は図 5 に示す。室温でのゼーベック係数の絶対値は十分大きな値を示しており、N 型単結晶 Si ウェハでは $|S|=200 \mu\text{V/K}$ であり、P 型単結晶 Si ウェハでは $|S|=193 \mu\text{V/K}$ である。これは室温 300K での 40A の直流電流を通電した時のペルチェ吸熱を見積もると 2400mW であり、MOSFET でのジュール発熱とほぼ匹敵する熱量であることが理解できる。つまり、MOSFET 内部で発生するジュール発熱を効果的に外部へ放熱する能力を十分に備えた熱電材料であることを示唆している。

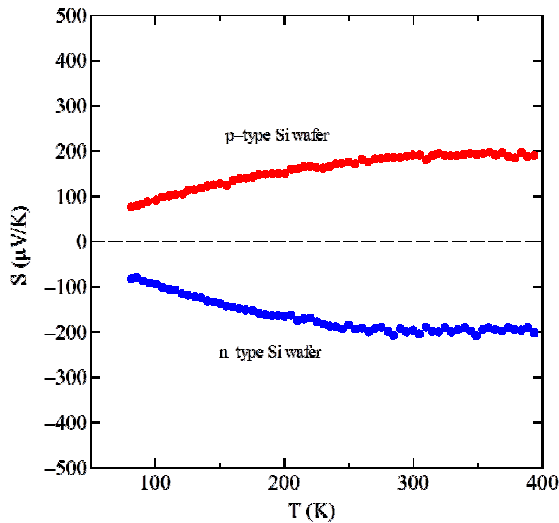


図 5. ゼーベック係数の温度依存性

(2) 図 6 に N 型熱電素子の形状と銅鍍金処理による電極設置の詳細を示す。厚さ $520 \mu\text{m}$ の N 型単結晶 Si ウェハは 30mm 角の正方形に切り出し、Si ウェハ表面と電極との密着性を確保するために Ti $0.1 \mu\text{m}$ をイオンスパッタリングでコーティングし、その上に Au $0.4 \mu\text{m}$ をイオンスパッタリングでコーティングして約 $2 \mu\text{m}$ の厚さの銅鍍金処理を施した。

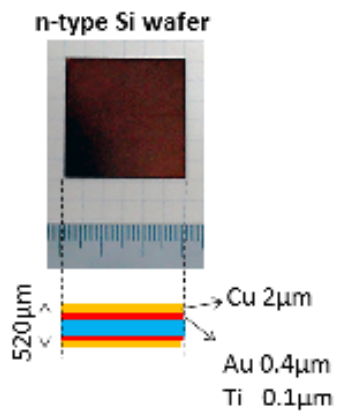


図 6. 熱電素子と銅鍍金処理による電極設置

図 7 に走査型電子顕微鏡(SEM)と電子プローブ X 線微小部分分析装置(EPMA)を用いて同定した設置電極の化学分析結果を示す。確かに、所定の厚さの電極が Si ウェハ表面上の形成されている事が確認される。

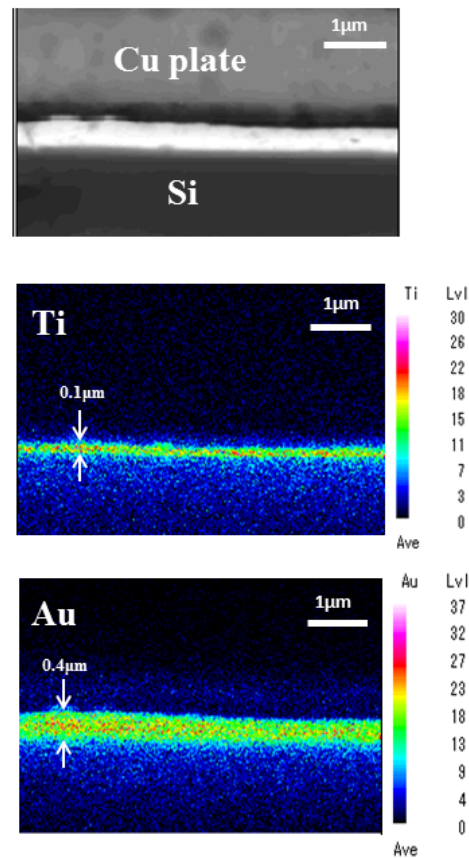


図 7. 設置電極の SEM および EPMA 分析

(3) 図 8 に示す通り、MOSFET を上部および下部銅片の間に設置してゲート電圧 10V を掛けながら下部から上部、即ち、ドレイン側からソース側に直流電流 40A を通電した。

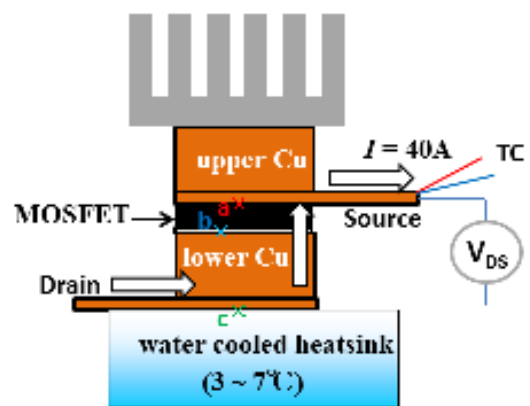


図 8. MOSFET のみでの性能評価

ここで、図 8 中の a, b, c はそれぞれ赤外線サーモグラフィーを用いて温度測定する際の測定箇所を示している。また、MOSFET の On 抵抗値 $1.5m\Omega$ より、MOSFET 内部で発生するジュール発熱は $2400mW$ であることが見積られるが、図 9 に示したドレイン-ソース間の電圧の測定値 $63.0mV$ から理解できる。即ち、直流電流 $40A$ の通電によってドレイン-ソース間に発生するジュール熱は $2520mW$ となり On 抵抗値から見積られる発熱量とほぼ一致している。図 9 は横軸に測定時間、縦軸にドレイン-ソース間の電圧と各測定箇所での温度の時間依存性およびその平均温度を示している。MOSFET 上部の 120 分間の測定時間で平均した温度は $16.2^{\circ}C$ であり、MOSFET 下部の平均温度は $10.0^{\circ}C$ 、ヒートシンク付近での平均温度は $8.8^{\circ}C$ である。

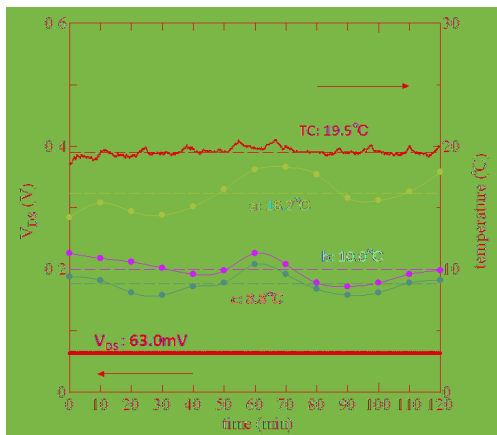


図 9. MOSFET のみでの各測定箇所の温度の時間依存性とドレイン-ソース間の電圧値

MOSFET 上部(a)、下部(b)、およびヒートシンク付近(c)で測定した温度は赤外線サーモグラフィー(TVS-200EX, NEC Avio 製)を用いて撮影し、nfReC Analyzer (NS9500, NEC Avio 製)を用いて画像解析した。測定開始から 120 分後に撮影した画像の解析結果を図 10 に示す。この瞬間の各測定箇所の温度はそれぞれ、(a) $17.9^{\circ}C$ 、(b) $9.9^{\circ}C$ 、(c) $9.1^{\circ}C$ であった。

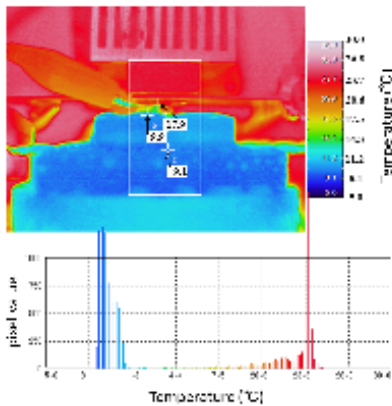


図 10. MOSFET のみでの温度分布(120 分後)

(4) 図 11 に示す通り、N 型熱電素子をドレイン側にオーミック接続した MOSFET を上部および下部銅片の間に設置してゲート電圧 $10V$ を掛けながら下部から上部、即ち、ドレイン側からソース側に直流電流 $40A$ を通電した。その結果、ペルチェ熱流は MOSFET 下部から吸熱し下部銅片を経て水冷ヒートシンクへ排熱される。N 型熱電素子と MOSFET から構成される自己冷却デバイスで発生するジュール熱は $95mW+2520mW$ であるが、図 12 に示したドレイン-ソース間の電圧の測定値 $118.0mV$ から見積られる熱量は $4720mW$ である。故に、N 型熱電素子から生じるペルチェ吸熱は、

$$4720mW - (95mW + 2520mW) = 2110mW$$

と見積られる。ここで、ペルチェ吸熱は $|S|TI$ より、 $T=284K$ 、 $I=40A$ であるので、 $|S|=186\mu V/K$ に相当するが、ゼーベック係数の室温での絶対値 $200\mu V/K$ と比較しても矛盾しない。

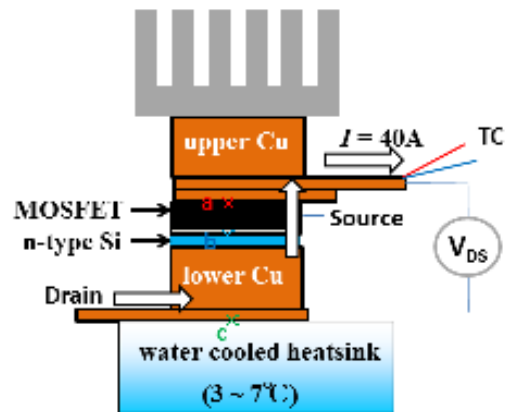


図 11. N 型熱電素子 + MOSFET での性能評価

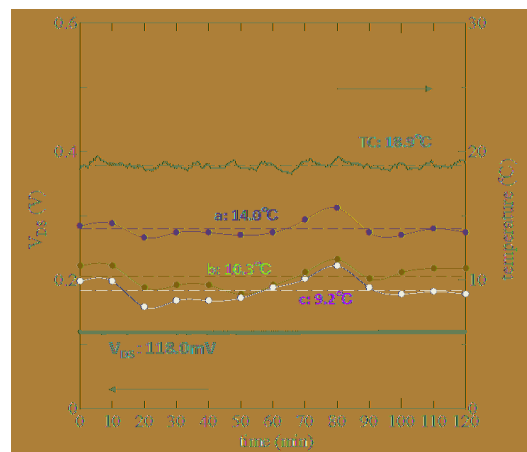


図 12. N 型熱電素子 + MOSFET での各測定箇所の温度の時間依存性とドレイン-ソース間の電圧値

図 12 は横軸に測定時間、縦軸にドレインソース間の電圧と MOSFET 上部(a)、下部(b)、およびヒートシンク付近(c)で測定した温度の時間依存性およびその平均温度を示している。MOSFET 上部の 120 分間の測定時間で平均した温度は 14.0°C であり、MOSFET 下部の平均温度は 10.3°C、ヒートシンク付近での平均温度は 9.2°C である。特に、MOSFET 上部の平均温度が MOSFET のみの場合と比較して 2.2°C 減少している。これは明らかに N 型熱電素子を付加したことによる現象でありデバイスに通電される直流電流 40A によって誘起された自己冷却効果であると思われる。また、測定開始から 120 分後に撮影した画像の解析結果を図 13 に示す。この瞬間の各測定箇所での温度はそれぞれ、(a) 13.7°C、(b) 10.9°C、(c) 8.9°C であった。MOSFET のみの場合と比較しても MOSFET 上部(a)の温度が明らかに減少している。

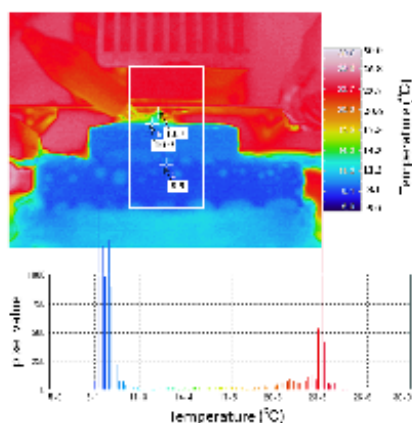


図 13. N 型熱電素子 + MOSFET での温度分布 (120 分経過後)

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 2 件)

- ① H. Nakatsugawa, T. Sato, Y. Okamoto, T. Kawahara, and S. Yamaguchi, “Self-cooling on power MOSFET using n-type Si wafer”, 9th European Conference on Thermoelectrics AIP Conference Proceedings, Vol.1449 (2012) 548-551. (査読有)
- ② S. Fukuda, T. Kato, Y. Okamoto, H. Nakatsugawa, H. Kitagawa, and S. Yamaguchi, “Thermoelectric Properties of Single-Crystalline SiC and Dense Sintered SiC for Self-Cooling Devices”, Jpn. J. Appl. Phys., Vol.50, No.3 (2011) 031301-1 – 031301-5. (査読有)

[学会発表] (計 5 件)

- ① H. Nakatsugawa, Y. Okamoto, S. Yamaguchi, T. Kawahara, “Self-cooling on power MOSFET using copper plating single-crystalline silicon wafers”, International Union of Materials Research Societies – International Conference on Electronic Materials 2012 (Invited), 2012.9.23-28, Yokohama Japan.
- ② H. Nakatsugawa, Y. Okamoto, S. Yamaguchi, T. Kawahara, “Observation of self-cooling on power MOSFET with silicon wafers using infrared thermography”, The 31st International and 10th European Conference on Thermoelectrics, 2012.7.9-12, Aalborg Denmark.
- ③ H. Nakatsugawa, T. Sato, Y. Okamoto, T. Kawahara, S. Yamaguchi, “Self-cooling on power MOSFET using n-type Si wafer”, 9th European Conference on Thermoelectrics, 2011.9.28-30, Thessaloniki Greece.
- ④ H. Nakatsugawa, Y. Okamoto, S. Yamaguchi, T. Kawahara, “Application of High-Thermoelectric-Power Materials to Self-Cooling Device”, The 3rd International Congress on Ceramics, 2010.11.16-18, Osaka Japan.

[その他]

ホームページ等

<http://nakatsugawa-lab.jp/>

http://er-web.jmk.ynu.ac.jp/html/NAKATSUGAWA_Hiroshi/ja.html?k=%E4%B8%AD%E6%B4%A5%E5%B7%9D

6. 研究組織

(1) 研究代表者

中津川 博 (NAKATSUGAWA HIROSHI)
 横浜国立大学・工学研究院・准教授
 研究者番号：40303086

(2) 研究分担者

岡本 庸一 (OKAMOTO YOICHI)
 防衛大学校・電気情報学群・准教授
 研究者番号：10546063

(3) 連携研究者

山口 作太郎 (YAMAGUCHI SATAROU)
 中部大学・超電導・持続可能エネルギー
 研究センター・教授

研究者番号：10249964

河原 敏男 (KAWAHARA TOSHIO)

中部大学・超電導・持続可能エネルギー
 研究センター・教授

研究者番号：80437350