科学研究費助成事業 研究成果報告書



平成 26 年 6月10日現在

機関番号: 1 4 4 0 1 研究種目: 基盤研究(C) 研究期間: 2010~2013

課題番号: 22560722

研究課題名(和文)はんだ接合部におけるエレクトロマイグレーション現象の解明とその対策

研究課題名(英文) Investugation of Electro-migration Behavior in Solder Joints

研究代表者

上西 啓介(Uenishi, Keisuke)

大阪大学・工学(系)研究科(研究院)・教授

研究者番号:80223478

交付決定額(研究期間全体):(直接経費) 3,000,000円、(間接経費) 900,000円

研究成果の概要(和文):Sn-Ag系およびSn-Bi共晶系はんだを用いたはんだ接合部におけるエレクトロマイグレーション挙動を調査した。配線材用など均一材料の場合とは異なり、複数の材料から構成されるはんだ接合部においては、材料構成と電流印加条件によって現象が異なることを確認した。

この現象の違いは、それぞれの元素の、EMを発生するための電流密度の閾値と、EM速度の違いによって説明できることを明らかにした。この知見をもとに、EMを抑制する方法として、金属間化合物層の形成や、Agなどのバリア層の導入が有効であることを実証した。

研究成果の概要(英文): Electro-migration behavior was investigate for Sn-Ag based and Sn-Bi solder joints . Unlike in homogenious materials such as wiring materials, EM behavior was confirmed to change by the mat erials composition and current charging conditions. Such differences was clarified to be due to changes in critical current and velocity of EM in each element.

Based on above obtained knowleges, exsistence of intermetallic compound or Ag barrier layer was investigat ed to be effective in order to surpress the EM in solder joints.

研究分野: 工学

科研費の分科・細目: 材料工学 材料加工・処理

キーワード: エレクトロマイグレーション 鉛フリーはんだ エレクトロニクス実装 界面反応 信頼性評価

1.研究開始当初の背景

エレクトロニクス製品は、LSI や基板などの 様々な部品を、はんだなどの接合材料を用い て接合(実装)することにより製造されてい る。2006年7月から施行された RoHS 指令 により、有毒な鉛を含む従来の Sn-Pb はんだ は使用できなくなり、Sn-Ag-Cu あるいは Sn-Zn-Bi などの代替鉛フリーはんだ材が開 発された。この材料を用いた製品が以前同様 輸出されている事実を見ると、すでにこの分 野の研究はすでに終結に向かっているかの ように見えるかもしれない。しかし新たな問 題が注目されつつある。それがはんだ接合部 におけるエレクトロマイグレーション(EM) 現象である。EM 現象とは電子流によって金 属原子が運動量を受け取り、電子流方向に拡 散していく現象である。1960 年代初頭にこ の現象が発見されて以来、学術的には拡散現 象の一つとして研究が進められてきた。また 工業的には、LSI の高性能化・微小化にとも ない、Al などその内部配線でのマイグレーシ ョンにともなう欠陥・導通不良が頻発し、配 線材料としてAl-Cu合金を採用するなどその 対策が練られてきた。このように部品レベル ではEM現象は製品の信頼性を確認するチェ ック項目として認識され、対策もされてきた が、それらを組み立て、接合する実装プロセ スでも近い将来EM現象が生じることが危惧 され始めている。携帯電話などの基板には隙 間なく各部品が搭載されているように、接合 部も着実に微細化が進み、またその傾向は今 後も続くと予測されている。それにともない、 接合部を流れる電流の電流密度も図2に示 すように上昇を続け、ハイエンドワークステ ーションやノート PC の実装部においては、 はんだ材料の EM が生じる臨界電流密度 10kA/cm2 に達するのは間近であると予想さ れている。配線材料で確立された知見は接合 部においても適用可能である。しかし、配線 材料の場合は配線材料のモノリシックな EM を考慮すれば良いのに対して、接合部ではは んだだけでなく、電極や電極に施された各種 めっき材料など、多くの元素について EM 現 象を把握する必要があり、またある材料が他 の材料中を拡散する場合も多い。例えが正確 でないのかもしれないが、配線の EM は自己 拡散であるのに対し、接合部のそれは相互拡 散も考慮しなければならない。

2.研究の目的

はんだ接合部でのEM現象の調査の第一ステップとして、鉛フリーはんだとして最も広く使われている、Sn-3wt%Ag-0.5wt%Cu および Sn-3.5wt%Ag はんだを用いて Cu 電極を接合した試料について、通電にともなう接合部組織の変化を観察する。

通電に伴う接合部の抵抗値変化と組織変化の関係は実験条件(温度、電流密度、材料の組み合わせ)によって多種多様であり、それぞれの因子がEM現象に及ぼす影響につい

ては明らかではない。そこで本研究では、以下の3点について研究を発展させる。

温度、電流密度、および材料の組み合わせ(はんだ材料、電極、めっき材)それぞれの因子を変化させた場合の現象の変化を詳細に調査する。

拡散理論や熱力学の観点から、EM の発生条件(臨界電流密度の温度依存性)や拡散速度などの現象のメカニズムを解明する。

EM 発生メカニズムから、それを制御・抑制するためのはんだ材料およびバリアめっき材料のあり方について提案し、その有効性を実証する。

3.研究の方法

本研究では、はんだ接合部におけるエレクトロマイグレーション(EM)挙動の調査とそのメカニズムの考察を行い、その結果からまでいた。その結果からを制御・抑制できる接合部構造を提案することを目的とする。これまで研究を行れてといてを受ける。これまで研究を行れては、前人だや電極など材料の異なるケースにも利用・展開することにより、より多くの材料や使用環境が接合部でのEM現から、材料や使用環境が接合部でのEM現から、材料や使用環境が接合部でのEM現から、材料や進行速度に及ぼす影響に対現の発生条件と進行速度に及ぼす影響に対現を変を行う。更には、考察結果からEM現からである。を抑制・制御することが可能な、はんだ材料や拡散保護(バリア金属)層の開発を行う。

4. 研究成果

(1)Sn-Ag 系はんだ接合部における EM 現象

Sn-Ag 系はんだを用いたはんだ接合部においては、電流密度により EM 挙動が変化し、低電流密度域においては Sn が電子流方向に移動するのに対し、高電流密度域においては電極の Cu がはんだ内を通って電子流方向に移動することが確認された。

(2)Sn-Bi 共晶はんだ接合部における EM 現象 Sn-Bi 共晶はんだを用いた接合部では、低電流密度域においては Bi が電子流方向に移動し、逆に Sn は電子流と逆方向に移動した。また高電流密度域においては Sn-Ag 系と同様に Cu が電子流方向に移動し、はんだを構成する元素は移動しなかった。

(3)EM 現象変化の考察

(1)、(2)で得られた結果から、配線材用など均一材料の EM の場合とは異なり、複数の材料から構成されるはんだ接合部においては、材料構成と電流印加条件によって現象が異なることが見い出された。またこの現象の違いは、それぞれの元素の、EM を発生するための電流密度の閾値と、EM 速度の違いによって説明できることを明らかにした。

すなわち、低電流密度域においては、EMの

発生する閾値を超えた元素のみが電子流方向に移動するのに対し、電流密度が上昇し、複数の元素が移動可能になった条件下においては、EMの速度(ドリフト速度)が早い元素の方が EM を発生しやすくなることが明らかとなった。

(4)EM 抑制手法の考察

以上の知見から EM を抑制する対策としては、EM 現象の違いに対応した対策をとるべきであることがわかる。

すなわち、低電流密度域ではんだ材料を構成する元素が EM する場合には、はんだ材料そのものの EM 耐性を抑制すべきで、具体的には配線材料の EM 抑制方法として知られている、元素添加による材料の硬化やアンダーフィルの導入が有効であると考えられる。

一方、高電流密度域で Cu がはんだ内を EM する場合には、この Cu のドリフト速度を低減する必要があり、具体的には、はんだ中に Cu が拡散しにくい組織を形成することが有効であると考えられた。

(5)バリア層が Cu の EM 抑制に及ぼす効果

Cu 電極とはんだ層の間に、Ni, Ag などの バリア層を導入することにより、高電流密度 域における Cu の EM 抑制を試みた。

その結果、自身が EM しにくい Ni バリア層、および Sn 中に比べて Ag 中の Cu の拡散係数がきわめて小さ Ag バリア層を導入した実装部においては、Cu の EM 抑制に効果的であることを実証した。特に Ag バリア層を導入した実装部では、Cu の EM は生じず導電不良に至るまでの寿命は飛躍的に延長した。

(6)化合物層が Cu の EM 抑制に及ぼす効果

拡散係数の小さい金属間化合物の存在は、Cu の EM 抑制に効果があることを明らかにした。ただし、Cu6Sn5 相と Cu3Sn 相など化合物相の種類によってもその効果は異なり、更に化合物相が存在しても、はんだ層と共存する領域においては、寿命を延長することは可能でも、EM そのものを抑制することはできないため、製品設計を行う場合には注意が必要であることを示した。

5 . 主な発表論文等 (研究代表者、研究分担者及び連携研究

(研究代表者、研究分担者及び連携研究者に は下線)

[雑誌論文](計10件)

安藤宏樹、<u>上西啓介</u>、宮崎雄介、作山誠樹、 赤松俊也

Sn-Ag はんだ・銅微細接合部のエレクトロマイグレーション現象に及ぼすはんだの化合物化の影響

Mate2014 「エレクトロニクスにおけるマイクロ接合・実装技術」シンポジウム論文集,査読有, Vol.20, 2014, pp287-290

酒井徹、八坂健一、赤松俊也、今泉延弘、岡本圭史郎、作山誠樹、<u>上西啓介</u> Sn-Bi 共晶はんだを用いた微細はんだ接合部のエレクトロマイグレーション挙動に及ぼすバリア層の影響 第22回マイクロエレクトロニクスシンポジウム(MES2012)論文集,査読無,Vo.22,2012,pp.171-174.

第三元素添加 Sn-Bi 共晶はんだの信頼性,作山誠樹、赤松俊也、岡本圭史郎、上西啓介,Mate2012「エレクトロニクスにおけるマイクロ接合・実装技術」シンポジウム論文集,Vol.18, pp.89-94,2012年01月,解説・総説

酒井 徹、八坂健一、上西啓介、赤松俊也、今泉延弘、作山誠樹 微細はんだ接合部のエレクトロマイグレーション挙動に及ぼすバリア層の影響 Mate2012 「エレクトロニクスにおけるマイクロ接合・実装技術」シンポジウム論文集,査読有, Vol.18, 2012, pp.205-210

折井靖光、乃万裕一、小原さゆり、岡本圭司、鳥山和重、豊嶋大介、<u>上西啓介</u> エレクトロマイグレーションテストにおけるCu Pillar バンプの金属間化合物の成長過程

Mate2012 「エレクトロニクスにおけるマイクロ接合・実装技術」シンポジウム論文集,査読有, Vol.18, 2012, pp.43-48

Yasumitsu Orii, Kazushige Toriyama, Sayuri Kohara, Hirokazu Noma, Keishi Okamoto, Daisuke Toyoshima and <u>Keisuke</u> <u>Uensihi</u>

Micro Structure Observation and Reliability Behavior of Peripheral Flip Chip Interconnections with Solder-Capped Cu Pillar Bumps Transactions of The Japan Institute of Electronics Packaging, 查読有, Vol.4, No.1, 2011, pp.73-86.

Y.Orii, K.Toriyama, S.Kohara, H.Noma, K.Okamoto, D.Toyoshima and <u>K.Uenishi</u>
Effect of preformed IMC Layer on Electromigration of Peripheral Ultra Fine Pitch C2 Flip Chip Interconnection with Solder Capped Cu Pillar Bump Proc. of International Micorsystems, Packaging, Assembly and Circuit Technology Conference 2011 (IMPACT2011), 查読無, 2011, pp.219-222,

Y.Orii, K.Toriyama, S.Kohara, H.Noma, K.Okamoto, D.Toyoshima and <u>K.Uenishi</u> Electromigration Analysis of Peripheral Ultra Fine Pitch C2 Flip Chip Interconnection with Solder Capped Cu Pillar Bump with Solder Capped Cu Pillar Bump

Proc. of 44th International Symposium on Micorelectronics (IMAPS2011), 査読無, 2011, pp.828-836

Y.Orii, K.Toriyama, S.Kohara, H.Noma, K.Okamoto and K.Uenishi

Electromigration Analysis of Peripheral Ultra Fine Pitch C2 Flip Chip Interconnection with Solder Capped Cu Pillar Bump,

Proc. of the 61st Electronic Components and Technology Conference 2011 (ECTC2011), 查読有, 2011, pp.340-345,

D.Toyoshima, K.Yasaka, T.Sakai, T.Akamatsu, N.Imaizumi, S.Sakuyama and

K.Uenishi
Influence of UBM Layers on
Electro-migration Behavior of
Micro-joints using Sn-Ag Solders ,
Poceedings of International Conference
on Electronics Packaging 2011

(ICEP2011), 査読無, 2011,p.548-552

八坂健一,大竹康久、酒井徹、上西啓介、 赤松俊也、今泉延弘、作山誠樹 はんだ接合部でのエレクトロマイグレーション挙動に及ぼすUBM層の影響 Mate2011「エレクトロニクスにおけるマイクロ接合・実装技術」シンポジウム論文集,査読有,Vol.17,2011,p.63-66

[学会発表](計 2件)

安藤宏樹、酒井徹、田中章吾、岡本圭史郎、 赤松俊也、作山誠樹、上西啓介 Sn-Bi はんだ接合部におけるエレクトロマ イグレーション現象に及ぼす UBM 層の影響, Mate2013 「エレクトロニクスにおけるマ イクロ接合・実装技術」シンポジウム論文 集,査読無,2013,pp.469-470

豊嶋大介、上西啓介、折井靖光 微細はんだ接合部における金属間化合物 層の成長がエレクトロマイグレーション 耐性に及ぼす影響 Mate2012 「エレクトロニクスにおけるマ イクロ接合・実装技術」シンポジウム論文 集,査読無,2012, Vol.18, pp.427-428

[図書](計 2 件)

井上雅博他,導電・絶縁材料の電気および 熱伝導特性制御,S&T 出版, 2013 年 02 月 藤本公三、上西啓介、荘司郁夫、西川宏、 福本信次,マイクロ接合・実装技術,産業 技術サービスセンター,2012年07月

〔産業財産権〕

出願状況(計 1 件)

名称:電子部品及び電子機器

発明者:作山誠樹、赤松俊也、今泉延弘、上

西啓介、八坂健一、酒井徹 権利者:富士通研究所

種類:特許公開

番号:2013-135014(公開) 出願年月日:2011年12月

国内外の別: 国内

取得状況(計 0 件)

名称: 発明者: 権利者: 種類: 番号: 取得年月日: 国内外の別:

[その他]

6.研究組織

(1)研究代表者

上西 啓介(UENISHI, Keisuke) 大阪大学大学院工学研究科・教授 研究者番号:80223478

(2)連携研究者

森 裕章 (MORI, Hiroaki) 大阪大学大学院工学研究科・准教授 研究者番号:10294026

(3)連携研究者

倉敷 哲生 (KURASHIKI, Tetsusei) 大阪大学大学院工学研究科・准教授 研究者番号:30294028