

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成25年 6月10日現在

機関番号：32682

研究種目：若手研究(B)

研究期間：2010～2011

課題番号：22760275

研究課題名（和文） 環境発電で動作する電力・センサ網用信号処理集積回路

研究課題名（英文） Integrated Circuit Design Techniques of Energy Harvesting Powered Analog Signal Processing in Sensor and Power Network

研究代表者

和田 和千 (WADA KAZUYUKI)

明治大学・理工学部・准教授

研究者番号：00302943

研究成果の概要（和文）：

センサネットワークなどの計測用センサから受け取った信号を処理する集積回路の温度特性を検討し、改善手法を提案した。まず、MOSFETを低電圧動作させるときの温度の影響を表すモデルを提案した。次に、既提案の0.6V・広ダイナミックレンジのフィルタについて、温度変動による誤差を打ち消すように、負の温度係数をもつ直流電圧源を用いる回路を構成をした。さらに、カレントミラーにおけるMOSFETの拡散領域-基板間のpn接合電流を利用して温度特性を改善する設計を提案し、400Kにおける入出力電流間の誤差を1%未満に抑えることを可能にした。

研究成果の概要（英文）：

Effect of temperature variation on integrated circuits for analog signal processing in sensor network was considered and schemes for maintaining circuit performance were proposed. First, MOSFET model is improved for the weak inversion region to express dependency on substrate potential and temperature. Second, a 0.6-V wide-dynamic range filter, which had been designed and implemented by a group of this researcher, was analyzed based on the model described above and its sensitivity with respect to temperature was suppressed by use of a bias voltage source with a negative temperature coefficient. Last, current mirrors are investigated and less than 1-% error between input and output currents at 400 K was achieved through analysis based on the model and formulation for the optimum design.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2010年度	1,400,000	420,000	1,820,000
2011年度	1,100,000	330,000	1,430,000
年度			
年度			
年度			
総計	2,500,000	750,000	3,250,000

研究分野： アナログ集積回路設計

科研費の分科・細目： 電気電子工学 ・ 通信・ネットワーク工学

キーワード： センサ網信号処理, 環境発電, 低電力, 低電圧, MOSFET, 弱反転領域

1. 研究開始当初の背景

近年の生活環境への意識や地球環境問題、健康志向の高まりとともに、様々な物理信号

の計測を通して人や建物・交通手段等の状態や生活環境を継続的に知り、安全・安心を脅かす様々な問題の検出や予測をしようとする

センサネットワークが広く認知されるようになってきた。常に変化している自然界の物理信号を常時計測・処理して有線または無線で送信し続ける装置を複数用意する。それらの信号を1箇所に集約または互いにやり取りしながら、情報処理技術で問題の有無を監視し、管理や制御を行なうネットワークである。さらに、エネルギー問題や地球温暖化を背景に、社会の各所における省エネルギーや効率改善が求められている。社会全体でのエネルギー消費削減には、情報通信網や電力網を構成する各機器・装置の改善が必要となっており、グリーン情報通信(ICT)やスマートグリッドが注目されている。これらの実現では消費電力量の削減だけでなく、そこに新たに必要となる電子機器の省電力化やエネルギー源の小型化も重要である。自然界や生活の中で半永久的に発生するエネルギーを回収することが望まれ、それらから供給される微小電力で動作する小型の計測・処理・伝送装置の開発が必要である。

2. 研究の目的

具体的な個々の応用ネットワークに特化しない集積回路設計の基礎技術の提案を行う。回路の動作に使用できる電力が小さく、電圧も低いことに対応する必要がある。また、電圧信号を小さくせざるを得なくなることから、回路素子の発生する雑音や特性変動による誤差に埋もれてしまわないようにしなければならない。

3. 研究の方法

先行研究により、本研究代表者らが行ってきた MOSFET の弱反転領域を利用した回路設計技術をより現実的なものへと深化させる。電源電圧が 0.6V でありながら、しきい電圧 0.5V の MOSFET を用いて、基底帯域信号の処理でき、89dB のダイナミックレンジを有する 5 次のフィルタが動作することを既に実証していたが、量産化に向けた素子値のバラツキや、回路の使用環境(特に温度)の変化、外部からの擾乱による信号劣化については未検討であった。それら誤差要因の中でも、素子バラツキは製造技術での改善の可能性があり、またコストに影響するものの誤動作は出荷時に検査できるので、インフラとしては比較的問題にならない。また、外乱の中で最も近場の要因であるデジタル回路からの雑音は、僅かではあるが研究成果を得ている。そこで本研究では、弱反転領域 MOSFET の温度特性の検討と、それを用いた回路の特性改善を行う。

(1) 弱反転領域の MOSFET のモデルは 1, 2 の代表的なものが知られているが、これらは基板端子の電位への依存性を表していない。弱反転を利用した回路では、信号対雑音比を

確保するために、必要に応じて基板端子電位を適切にバイアスしたり制御することがあり、上述の既設計フィルタでも必要である。それにも関わらず、従来よく用いられてきたモデルではその影響を定式化できていないため、定性的な理解での応用に限定され、基板電位に信号を与えてより高い回路性能を引き出せる可能性を奪ってきた。一方で、基板端子電位を特性式に明示的に使用しているがあまり認知されていないモデルが存在することが分かったので、まずその可能性を検討する。温度の影響を表し得るか、測定結果の回帰分析などを通して検証し、不十分な場合はモデルの修正を行う。

(2) 弱反転 MOSFET のモデルが整ったら、既設計フィルタの温度特性を調べるとともに、バイアスが変化しやすい素子の特性変動を軽減する回路設計を行う。さらに、今後、様々な低電圧回路設計が行われるときの基板技術となり得る基本回路の温度特性についても、理論と数値解析を通じた検討をする。

4. 研究成果

(1) MOSFET のモデルの改善

弱反転領域の MOSFET の、基板端子電位と温度への依存性を表すモデルを確立した。チャネル電流が基板電位で変化することを示した特性式において、従来は定数とされていたパラメータが定数と考えられてきたパラメータが温度の関数であることを物性の知識から初めて示すとともに、実測によって検証を行って確認した。

また、基板電位を調整してバイアス電流を増やす回路構造にすると、基板端子へ流れ込む電流が無視できないことがあるという問題を指摘した。これまでは小さいと無視されてきたこの基板端子電流は、弱反転動作時には信号の誤差を生じさせ得るもので、常温でバラツキのないときは問題にならない回路であっても、温度の増加とともに特性劣化を引き起こす。そこで、基板端子と拡散領域(特にドレイン端子)の間の pn 接合を考慮することにした。従来のダイオードの解析モデルに基づき、温度による効果も示し、予測通りの特性を測定でも確認した。

(2) 広ダイナミックレンジ(DR)フィルタの使用温度範囲の拡大

既提案・既設計のフィルタの温度特性を、理論解析ならびに数値解析により調べ、バイアスが温度によって変化しやすい素子を同定し、その変化を軽減するように新たなバイアス回路ブロックの使用を提案した。理論解析では、(1)で提案のモデルが、小信号解析を応用するだけで温度解析に適用でき、有効であることを示すことができた。そして、温度係数もおおよそ見積もること

ができるようになり、フィルタなどの設計で温度特性を考慮した理論設計が可能になった。

広DRフィルタでは、温度変化による変動が大きな節点電位を見つけ出し、その変動を抑えるように、関連するバイアス直流電圧源に負の温度特性を持たせることを提案した。そして、具体的に負の温度係数を有する電圧源を設計し、その採用により、フィルタの使用可能な温度範囲を2倍に拡大した。

(3) 温度変化に対して低感度のカレントミラーの設計

弱反転MOSFETの基板ードレイン間電流は、規模の大小にかかわらず、誤差を各所で生じさせることを予見させる。そこで、どんな回路でも使用されないことはない基本的な要素回路で、温度変化による特性劣化も少ないと思われるカレントミラーを詳細に検討した。やや複雑ではあるが、丁寧にモデル式から計算すると、強反転時でも使われるもっとも簡単な回路構造では、入出力電流比が温度の上昇とともに急激に増大することが示され、数値解析結果とも符合した。

次に、低電圧時には基板端子をゲート端子と同様にチャンネル電流の制御に使うことがあるので、その回路構造における温度特性も解析した。その結果、温度の増加とともに、出力電流が減ることがあり得ることがわかり、さらに、温度特性をほぼ0にし得る条件を定式化できた。この結果により、チャンネル長や拡散領域の面積を適切に選べば、誤差と考えてきた電流を積極的に活かして、温度変化への耐性の高い回路を設計できるようになった。

(4) 低電力アナログ・デジタル変換回路

まず、並列RCフィルタを用いたアプローチを検討して、帯域制限フィルタが不要になるという利点が明らかになりながらも、素子値に対する感度が高く利用できないとの結論を得た。

次に、ADCの低電力動作が期待されている逐次比較方式の構成において、精度の改善を行った。生体信号など低周波信号の処理にはMOS電界効果トランジスタ(MOSFET)を弱反転領域で使用するのが低電力化に有効であると考えられているが、信号の電圧が小さくなるのに対し、熱雑音は小さくならない。したがって信号対雑音比が悪化し、特に離散値を出力する比較器は、2つしか取りえない値を誤って出力してしまう確率が大きくなる。そこで、比較器を本質的に内包するADCにおいて、弱反転動作のMOSFETにより低電圧・低電力化と引き換えにデジタル出力値(出力コード)がばらついてしまうことを抑制するために、2分探索ア

ルゴリズムに、再比較の機構を組み込んだ。同じ比較を2度行うので誤る確率を下げられる。さらに、1変換あたりの消費エネルギーも2倍になってしまうことを避けるために、1度目の比較で誤る可能性を判定するための簡易で小規模・省電力の補助比較器を導入することで、出力ばらつきを約2ビット精度で抑えながら、2度目の比較を省略して消費電力の増大の抑制をも同時に達成した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計1件)

「温度係数に対する面積の増大を抑えた低電圧 PTAT 電圧源の構成」和田和千, 伊藤遼, 関根かをり, 電気学会論文誌(電子・情報・システム部門), Vol. 133, No. 2, pp. 245-250, 2013. 査読有

〔学会発表〕(計9件)

「集積回路上インダクタの特性変化による非接触伝送の効率の検討」小林直弘, 和田和千, 関根かをり, 電気学会 電子回路研究会, ECT-13-050, 2013年3月8日

「論理ゲートを用いたアナログパルス通信のための送信回路」栗山翔太郎, 和田和千, 関根かをり, 電気学会 電子回路研究会, ECT-13-051, 2013年3月8日

「PTAT 電圧発生回路を用いた温度情報送信システム用 VCO」魚住和史, 和田和千, 関根かをり, 電気学会 電子回路研究会, ECT-13-009, 2013年1月24日

「集積回路上のコイル間での非接触電力伝送に関する研究」林 拓哉, 和田和千, 関根かをり, 電気学会 電子回路研究会, ECT-13-011, 2013年1月24日

「弱反転領域動作 MOSFET カレントミラー回路の形状比による温度依存性低減」高野真志, 和田和千, 関根かをり, 電気学会 電子回路研究会, ECT-12-092, 2012年12月21日

「低電圧 CMOS ログドメインフィルタにおける低歪み温度範囲の拡張手法」石原貴大, 和田和千, 関根かをり, 電気学会 電子回路研究会, ECT-12-048, 2012年6月22日

「並列 RC フィルタを用いた ADC の性能評価」中村侯太, 和田和千, 電気学会 電子回路研究会, ECT-11-003, 2011年1月27日

「内部雑音による比較器の誤判定を修正できる小規模逐次比較型 ADC 変換回路」瀬川健太郎, 和田和千, 電気学会 電子回路研究会, ECT-10-085, 2010 年 10 月 28 日

「低周波の入力信号に対して休止期間を設けた低電圧逐次比較型 ADC の消費電力の検討」瀬川健太郎, 和田和千, 電気学会 電子回路研究会, ECT-10-047, 2010 年 3 月 26 日

〔図書〕 (計 0 件)

〔産業財産権〕

○出願状況 (計 0 件)

名称：
発明者：
権利者：
種類：
番号：
出願年月日：
国内外の別：

○取得状況 (計 0 件)

名称：
発明者：
権利者：
種類：
番号：
取得年月日：
国内外の別：

〔その他〕

なし

6. 研究組織

(1) 研究代表者

和田 和千 (WADA KAZUYUKI)
明治大学・理工学部・准教授
研究者番号：00302943

(2) 研究分担者

なし
研究者番号：

(3) 連携研究者

なし
研究者番号：