

科学研究費助成事業（基盤研究（S））中間評価

課題番号	22H04999	研究期間	令和4(2022)年度～ 令和8(2026)年度
研究課題名	ハードウェアトロイフリーを実現 する高信頼 VLSI 回路システム構 築基盤の開拓	研究代表者 (所属・職) (令和6年3月現在)	永田 真 (神戸大学・科学技術イノベーシ ョン研究科・教授)

【令和6(2024)年度 中間評価結果】

評価		評価基準
	A+	想定を超える研究の進展があり、期待以上の成果が見込まれる
○	A	順調に研究が進展しており、期待どおりの成果が見込まれる
	A-	一部に遅れ等が認められるため、今後努力が必要であるが、概ね順調に研究が進展しており、一定の成果が見込まれる
	B	研究が遅れており、今後一層の努力が必要である
	C	研究が遅れ、研究成果が見込まれないため、研究経費の減額又は研究の中止が適当である
<p>(研究の概要)</p> <p>本研究は、ハードウェアトロイと呼ばれる不正な振る舞いを引き起こすハードウェアの改ざんに対して、それを回避する系統的な VLSI（大規模集積回路）システムの設計手法を確立するものである。ここでは、(1)設計仕様から回路機能の基本設計を行うフロントエンド設計、(2)回路記述から回路レイアウトを設計するバックエンド設計、(3)回路製造後のパッケージング及びシステム設計前後のプリント基板、といった各設計段階でのハードウェアトロイ検知・挿入困難化手法を開発する。開発した手法を統合して、(4)システム全体の設計・検証フレームワークを確立するとともに疑似ハードウェアトロイ挿入 VLSI システムを策定・実証し、ハードウェアトロイ検証レファレンス・データベースとして公開する。</p>		
<p>(意見等)</p> <p>本研究は、VLSI 設計時、製造時におけるハードウェアトロイ (HT) の検知に関して、①フロントエンド設計時の HT 検出、②バックエンド設計時の HT 検出、③製造後の HT 検出、④HT フリーな設計/検証フレームワークの確立と実証を目的とするもので、研究は着実に進展し、論文発表や招待講演なども積極的に行われている。研究開始時点で半導体製品の供給不足から半導体チップの試作に影響することが見込まれたが、シミュレーションの積極的利用とレガシープロセスの選定により研究の遅延を回避している点は評価できる。項目②③において新たな知見が得られている点も大いに評価できる。ただし、各研究項目の結果相互のシナジーがまだ顕在化していない。各項目で独立した研究成果を出すだけでなく、項目間を貫く一貫性のある結果が生み出されることを期待する。</p>		