

令和 6 年 6 月 18 日現在

機関番号：34315

研究種目：挑戦的研究（萌芽）

研究期間：2022～2023

課題番号：22K18797

研究課題名（和文）ピラミッド光電変換層が拓くギガ秒イメージング

研究課題名（英文）Giga-second imaging leaded by pyramid photoconductive layer

研究代表者

安藤 妙子（Ando, Taeko）

立命館大学・理工学部・教授

研究者番号：70335074

交付決定額（研究期間全体）：（直接経費） 4,900,000円

研究成果の概要（和文）：超高速撮像デバイスの実現を目指し、光電変換部の信号電子を最速で処理回路に転送する構造として逆ピラミッド型が有効である。本研究ではGe-in-Siピラミッド構造を作製するために、典型的なシリコンのウェットエッチング技術を適用した。さらに、SiとGeの側壁界面に絶縁のための酸化膜を残した構造とする、効率的な手法を開発した。作製した構造にGeのエピタキシャル成長を施し、高速イメージング用PDの構造が実現した。

研究成果の学術的意義や社会的意義

本研究は撮像デバイスの開発として以下の3点で特徴がある。1) 速度：撮影速度の理論的境界に挑戦することにより最高速度を得るための基幹技術を開拓する。2) 用途：高速イメージングを伴う科学計測技術に革命的変革を起こす。すなわちこの速度のカメラの用途は高速撮影だけでなく先端計測技術のセンサとしての用途が重要である。代表的な測定法としてImaging TOF MS, Imaging SIMS, 高精細LiDAR計測等がある。3) 難度：斬新な構造に伴う高い技術障壁の克服が必要であり、単純な微細化などで解決するものではない。

研究成果の概要（英文）：The inverted pyramid structure is an effective structure for transferring signal electrons from the photoelectric conversion unit to the processing circuit at the fastest speed, aiming at the realization of ultra high-speed imaging devices. In this study, typical silicon wet-etching techniques were applied to fabricate Ge-in-Si pyramid structures. Furthermore, we developed an efficient method to fabricate a Ge-in-Si pyramid structure by leaving an oxide film for insulation at the Si/Ge sidewall interface. Epitaxial growth of Ge was applied to the fabricated structure, and the structure of PD for high-speed imaging was realized.

研究分野：MEMS加工技術とその応用展開

キーワード：超高速イメージセンサ ピラミッド光電変換層 Ge-in-Si 結晶方位依存性

1. 研究開始当初の背景

超高速撮像デバイスは進化する中、シリコンイメージセンサの理論的限界時間分解能は $\Delta t=11.1$ ps であることが知られている。またセンサとドライバチップの 3 次元接合技術の実用化により 5 年程度で 100 億枚 / 秒 ($\Delta t =100$ ps) を達成できる可能性は高い。図 1(a) は代表者らの研究グループで開発した当時世界最高速 ($\Delta t =10$ ns) のイメージセンサの画素断面の概念図である。この素子を用いてイメージセンサとしては世界で初めて飛翔する光の連続撮影に成功した。この素子では、撮影中は信号電荷を画素中心に集め、下部の拡散層に放射状に配置した電荷収集ゲートに順次高い電圧を加えて、その端部に連結する複数のメモリに転送し、その場保存する。撮影後、画像信号を低速で素子外に読み出す。

超高速撮影において時間分解能を支配するのは画像信号の混合過程である。信号電子の転送経路の各セグメントで出発位置が空間的に分布するからである。図 1(a) では 3 つの混合過程を有する。1) 上層のフォトダイオード (PD) 層への入射光の侵入深さの分布による垂直混合、2) 生成した電子を集めるときの画素中心までの距離が異なることによる水平混合、3) 下層の拡散層の中心に届く電子束の直径による水平混合、である。

図 1(a) に示すように混合による時間分解能の低下に寄与する最大の要因は PD における水平混合である。100 ps を達成するにはこの課題とともに最後に残る第 3 の電子束の直径に由来する水平混合過程の抑制が必須である。代表者は 図 1(b) に示す逆ピラミッド型 Si PD を提案し、図 1(c) に示すシリコンピラミッドアレイ構造を試作した (PD ではない)。また壁面をボロンドーピングや HfO_2 層等により負電位に帯電させることにより、図 1(b) に示すように信号電荷をスムーズに画素中心に誘導できることを示した。ピラミッド PD は上記の第 2 と第 3 の課題を同時に解決する画期的技術である。実際にモンテカルロシミュレーションにより実用的時間分解能 100 ps 程度を達成できることがわかった。代表者らはさらに Si PD をゲルマニウム (Ge) で置換した構造を提案するとともに、シミュレーションによりピコ秒オーダーの時間分解能を達成できることを示した。

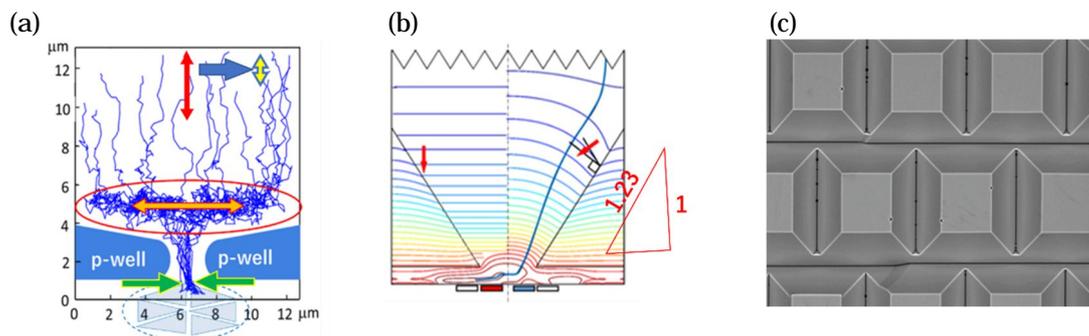


図 1 裏面照射型イメージセンサの光電変換；(a) 信号電子の到達深さと経過時間，(b)ピラミッド型 PD の電子移動経路，(c) シリコン製ピラミッド構造（先端をカットした状態）

2. 研究の目的

上述したように、提案したピラミッド PD が超高性能であることはシミュレーションで検証できた。ただしプロセス技術の開発は容易ではない。例えば PD として機能させるにはピラミッド側面に負電位を付加し、最適化により信号電子の側面への衝突を避けて回路層に導く斬新で高度な技術が必要である。本研究ではこれらの課題の解決に挑戦する。

3. 研究の方法

本研究目的達成のためには図 2 に示すような断面が逆ピラミッド型形状となりその内部が Ge で埋められているようなシリコン構造が必要である。その構造を製作した上で本構造によるフォトダイオードとしての性質を評価するように研究を実施した。実施内容項目ごとに具体的な内容を以下に記す。

(1) ピラミッドの作製

単結晶シリコンにアルカリ溶液によるエッチングを施すと、そのエッチングマスクの形状に沿って特定の結晶面が現れる加工は古くから行われており、ピラミッドの作製はその技術の

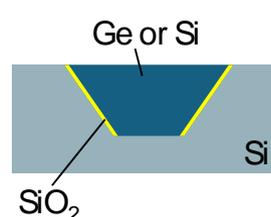


図 2 光電変換層の構造

代表例である．本研究では一辺の寸法が $10\ \mu\text{m}$ の正方形マスクを用い，エッチングする．エッチング深さは中に堆積させる材料が Ge であれば $0.5\ \mu\text{m}$ であり，エッチング量の制御を精度よく行う必要がある．

(2) ピラミッド側面の酸化膜形成

作製したピラミッド構造の側壁には，光電変換で発生した電荷が基板側へと異動しないように絶縁する必要がある．一方でピラミッド底部およびウェハ上面には必要としない．本研究では側壁酸化膜をフォトリソグラフィとエッチングで残す．ただし使用する露光装置(コンタクトアライナ)では位置合わせが困難となることも十分に考えられる．

(3) Ge on Si

エッチング加工を施した Si ピラミッド構造上へ，Ge を堆積させる．本実験は共同研究者である澤野(東京都市大)で実施する．また生成した Ge/Si 界面での欠陥生成等の評価を実施する．

(4) 光及び電気特性評価用デバイス

図 2 に示す構造の製作と平行して，電気特性評価及び光特性評価を実施する準備を進める．本項目は共同研究者である小林(立命館大)と共同で進めていく．具体的には特性評価用デバイスを別途作製し，その評価を進める過程で必要な装置，必要な計測項目，また実際に実施する際の問題点などをあらかじめ選定するものである．これらは，光センサについては専門でない研究代表者にとって必要な過程である．

4. 研究成果

上記研究方法に従って主に研究を実施してきた．本研究の成果は以下の通りである．

(1) ピラミッドの作製

一辺が $10\ \mu\text{m}$ の正方形形状の酸化膜マスクをシリコンウエハ上に形成し，20wt%TMAH (Tetramethyl ammonium hydroxide) 溶液でエッチングを行った．ただし，本研究で必要なエッチング深さは $0.5\ \mu\text{m}$ である．エッチング量を正確に制御するためにエッチング温度を $80\ ^\circ\text{C}$ とし，100 sec ~ 113 sec でエッチングを行った．

(2) ピラミッド側面の酸化膜形成

作製したピラミッドの側壁に酸化膜を形成するプロセスを図 3 に示す．作製した逆ピラミッド構造を持つシリコンウエハを熱酸化し，再度フォトリソグラフィを行ってから底面の酸化膜のみをエッチングで除去する．本研究ではパターンの寸法が $10\ \mu\text{m}$ 程度であったため，フォトリソグラフィにはコンタクトアライナを利用した．しかしコンタクトアライナの位置合わせ精度は低く，酸化膜を除去するためのパターンを正確に底面と一致させることが難しく，また側壁の幅も $0.36\ \mu\text{m}$ であるため除去パターンがウェハ面に至ることも考えられる．深さ $3\ \mu\text{m}$ の逆ピラミッド構造で作製したときの断面構造を図 4 に示す．酸化膜パターンがずれていることがわかる．

そこで本研究では，プロセスの改良を実施した．具体的には熱酸化後に RIE による酸化膜エッチングを行うことで，2 回目のフォトリソグラフィを行うことなく，側壁酸化膜を実現するものである．熱酸化膜の成長速度は，反応が律速であるとき (100) 面より (111) 面の方が早い．したがって反応律速である時間で酸化を行うことで側壁に相対的に厚い膜を成長させることができる．また，RIE ではイオンの照射角度によってエッチング速度が異なる．これは上面や底面のように垂直の場合に早く，角度が付くほど遅い．この 2 つの現象を利用することで側壁のみに酸化膜を形成することが可能となった．加工後のパターンの SEM 観察像を図 5 に示す．Si (赤) は側壁部分で減少し，一方で O (青) は側壁部分で増加していることが明らかである．

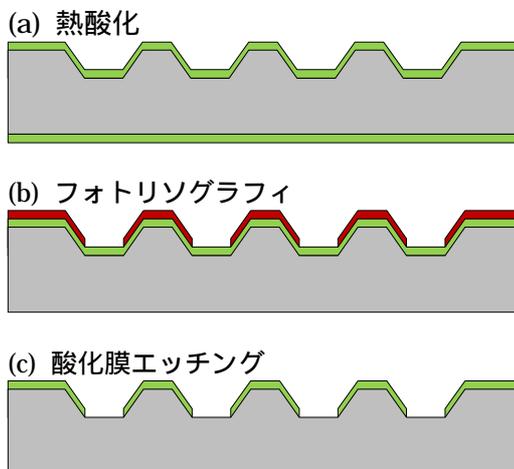


図 3 側壁酸化膜の製作プロセス

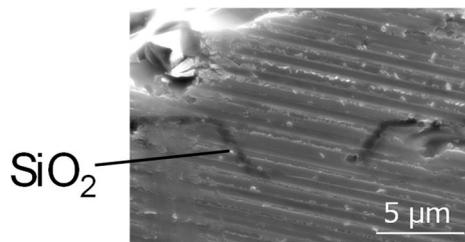


図 4 SiO_2 側壁を持つ逆ピラミッドの断面構造

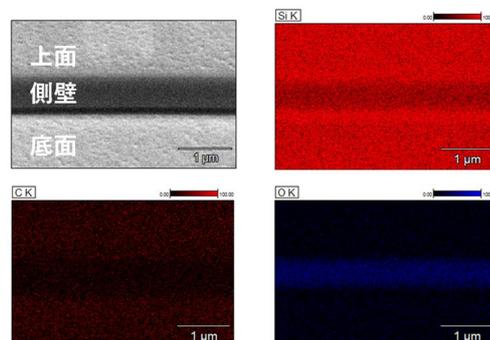


図 5 逆ピラミッド側壁の SEM-EDS 解析．右下の O が側壁で増加していることがわかる．

(3) Ge on Si

エッチング加工したシリコン構造上への Ge の成長を確認するため、側壁酸化膜がない場合、側壁酸化膜をつけた場合で Ge の成長を確認した。側壁酸化膜がないものは Si 逆ピラミッドの深さが $3\ \mu\text{m}$ と今回のデバイスと仕様が異なっていたが、 500nm の Ge は問題なく成長している (図 6)

(4) 光及び電気特性評価用デバイス

特性評価デバイスは逆ピラミッドの埋込構造のフォトダイオードを用いる。本研究では設計を実施し逆ピラミッドを作製しているが、埋め込む材料として単結晶シリコンを予定していた。しかしながら現在 $3\ \mu\text{m}$ の厚さのエピタキシャル Si 成長を実施する機関がなく、設計および材料の変更を検討している。

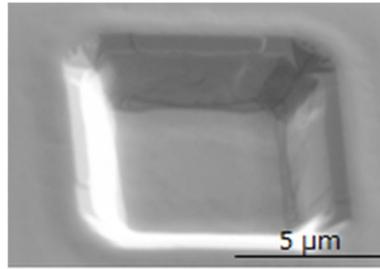


図 6 逆ピラミッド孔に $0.5\ \mu\text{m}$ Ge を成膜

5. 主な発表論文等

〔雑誌論文〕 計1件（うち査読付論文 1件/うち国際共著 1件/うちオープンアクセス 0件）

1. 著者名 Nguyen Hoai Ngo, Takeharu Goji Etoh, Kazuhiro Shimonomura, Taeko Ando, Yoshiyuki Matsunaga, Takayoshi Shimura, Heiji Watanabe, Hideki Mutoh, Yoshinari Kamakura, Edoardo Charbon	4. 巻 69
2. 論文標題 Toward Super Temporal Resolution by Suppression of Mixing Effects of Electrons	5. 発行年 2022年
3. 雑誌名 IEEE Transactions on Electron Devices	6. 最初と最後の頁 2879 - 2885
掲載論文のDOI（デジタルオブジェクト識別子） 10.1109/TED.2022.3168617	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

〔学会発表〕 計4件（うち招待講演 0件/うち国際学会 1件）

1. 発表者名 鈴木 聡汰, 野田 和俊, 安藤 妙子
2. 発表標題 引張変形のTEM 内観察用シリコンデバイスの設計
3. 学会等名 第40回「センサ・マイクロマシンと応用システム」シンポジウム
4. 発表年 2023年

1. 発表者名 寺西 裕務, 安藤 妙子
2. 発表標題 SEM 用引張試験デバイスに対応する外部引張試験機の開発
3. 学会等名 第40回「センサ・マイクロマシンと応用システム」シンポジウム
4. 発表年 2023年

1. 発表者名 稲富 優太郎, 安藤 妙子, 江藤 剛治
2. 発表標題 (100) シリコンの2 段階異方性ウェットエッチングによる高密度電荷ガイド構造の作製
3. 学会等名 第40回「センサ・マイクロマシンと応用システム」シンポジウム
4. 発表年 2023年

1. 発表者名 Yutaro Inatomi, T. Goji Etoh, Taeko Ando
2. 発表標題 Design of Mask Layouts for High-Density Arrays of Truncated Pyramids with Perfectly Convex Corners
3. 学会等名 The 11th Asia-Pacific Conference of Transducers and Micro-Nano Technology (国際学会)
4. 発表年 2024年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	澤野 憲太郎 (Sawano Kentaro) (90409376)	東京都市大学・理工学部・教授 (32678)	
研究分担者	小林 大造 (Kobayashi Taizo) (20557433)	立命館大学・理工学部・教授 (34315)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------