

科学研究費助成事業 研究成果報告書

平成 27 年 5 月 22 日現在

機関番号：11301

研究種目：基盤研究(B)

研究期間：2011～2014

課題番号：23300012

研究課題名(和文) 次世代超並列流体計算のためのメモリボトルネックの無いスケーラブル計算機の研究

研究課題名(英文) Scalable custom computers with less influence of a memory bottleneck for next-generation massively-parallel fluid dynamics computation

研究代表者

佐野 健太郎 (Sano, Kentaro)

東北大学・情報科学研究科・准教授

研究者番号：00323048

交付決定額(研究期間全体)：(直接経費) 15,400,000円

研究成果の概要(和文)：ビルディングキューブ法(BCM)に基づく次世代の超並列数値流体力学計算のためのハードウェアアクセラレータアーキテクチャに関する研究を実施した。本アクセラレータでは、メモリボトルネックの影響を受けにくいようなストリーム計算に基づく専用ハードウェア構造により、高い性能スケーラビリティ達成する。密結合FPGAクラスター、FPGA上システムオンチップ、ソフトウェアスタック、および高位合成ハードウェアコンパイラから構成される基盤システムを開発した後にアクセラレータコアの試作実装と評価を行い、BCMに基づく高効率高性能流体計算に適した専用ハードウェア構造およびデータ交換機構に関する知見を得た。

研究成果の概要(英文)：We have researched hardware accelerator architectures for massively-parallel fluid dynamics simulation based on the building-cube method (BCM). The accelerators achieve high performance and scalability with such a custom hardware structure for stream-computing that is less influenced by a memory bottleneck. After developing an infrastructure system consisting of a tightly-coupled FPGA cluster, an FPGA-based system-on-chip, their software stacks, and a high-level synthesis hardware compiler, we evaluated a prototype system implemented with them to show that the proposed hardware structure and data-exchange mechanism are suitable for highly-efficient and high-performance fluid dynamics computation based on BCM.

研究分野：総合領域

キーワード：専用ハードウェアアクセラレータ 数値流体力学 ビルディングキューブ法 リコンフィギャラブル計算
FPGA 計算機アーキテクチャ 高性能計算 並列計算

1. 研究開始当初の背景

風洞実験では実現が困難な流れ場の予測や解析を可能とする数値流体力学(CFD)は、科学技術分野から産業分野の多岐に渡り必要不可欠な基盤技術となっている。大規模 CFD のための次世代並列計算手法として、従来問題となっていた複雑な格子生成や並列計算用領域分割等の前処理を軽減または自動化するビルディングキューブ法(BCM)が提案されている。BCM では、同一解像度の大小様々な立方体直交格子(キューブ)をちりばめて計算領域を構成することにより、隣接キューブ間のみならずデータ交換を局所化する他、負荷分散に優れた並列計算を実現する。

しかしながら、これまでのソフトウェアベースの実装では、実効性能がシステムのピーク性能に比べて著しく低下することが問題となっている。これは、キューブ計算の演算密度(Flop/Byte)が小さくメモリボトルネックが顕在化することと、計算負荷に対してデータ交換のオーバーヘッドが増大し台数効果が大きく低下することが原因である。GPU等のアクセラレータによる実装も試みられているものの、これらの問題は根本的に解決に至っておらず、BCM による大規模かつ高効率な流体計算は依然として困難である。

以上の問題は、BCM の並列化手法そのものではなく、本計算問題に対し既存の汎用計算機が適した構造を持たない所に原因がある。直交格子ベースのBCMは他の解法と比べ計算を単純化するが、その分相対的に演算密度が低下する。しかし、多コア化が進む近年のプロセッサでは、増加する演算性能に比べ低過ぎるメモリ帯域が足かせとなり計算単純化の恩恵を十分に得られない。また、BCM ではデータ通信に限られたノード間で済むようにキューブ間情報交換の分散・局所化が考慮されているものの、並列計算機の汎用ネットワークではそのような BCM の長所を十分に活かし切ることができない。すなわち、既存計算機の演算器・メモリシステム・ネットワークは、計算を単純化し高並列度を与える BCM のアプローチに適合しておらず、このためシステムのピーク性能の大半が失われた結果、実効性能が著しく低下する。

2. 研究の目的

以上の問題を解決する方法として、個々の計算問題の特徴に合わせ効率の良い計算を可能とする回路再構成可能デバイス(FPGA)を汎用プロセッサと組み合わせたりコンフィギュラブルアクセラレーションシステム(RAS)が有望である。RAS では、年々大規模化・高速化・省電力化が進む FPGA 上に問題に特化したデータパスやメモリシステム・ネットワークを実装することにより、高効率かつ低電力の計算が期待できる。本研究では、BCM による並列流体計算を効率良く実現するのに適した RAS およびその上に実装する専用

ハードウェアアクセラレータアーキテクチャを明らかとすることを目的とする。また、これらシステムの試作実装とソフトウェア模擬による評価を通じて、提案方式の優位性を示す。

3. 研究の方法

RAS として、汎用プロセッサに接続した複数の FPGA 同士を専用ネットワークにより直結した密結合 FPGA クラスタを開発する。また、FPGA クラスタを用いた実計算のために、FPGA 上のシステムオンチップ(SoC)とそれを制御するためのソフトウェアスタックからなる RAS 開発環境を実現する。

次に、BCM による非圧縮性の流体計算に着目し、その計算およびデータ交換のアルゴリズムを分析した上で適切な専用ハードウェアアーキテクチャを考案し、流体計算専用アクセラレータを設計する。試作実装とソフトウェアによる模擬を通じて、ハードウェアによる計算の検証に加えメモリ帯域あたりの実効計算性能やスケラビリティを評価する。また、専用ハードウェアによるさらなるメモリボトルネック軽減の可能性や、他の計算問題への RAS の応用について調査を行う。

4. 研究成果

汎用プロセッサをホストとした計算ノードに PCI-Express を介して複数の FPGA ボードを接続した密結合 FPGA クラスタを開発した。各 FPGA 同士は 10G イーサネットワークにより直結されている。また、FPGA 上で PCI-Express、および外部メモリやネットワークとのインターフェースを実現する SoC を開発した。さらに、ホストプロセッサと FPGA 間のデータ転送や FPGA 上 SoC のホストによる制御を実現するための Linux ドライバとライブラリを開発した。また、流体計算専用ハードウェアに適した数値計算回路を容易に実装可能とするための、SoC 向け計算コアの高位合成コンパイラを開発した。

以上からなる RAS の開発環境を用いて、格子ボルツマン法とフラクショナルステップ法に基づく2種類の直交格子ベースの2次元流体計算ハードウェアを設計した。まず、流体計算アルゴリズムを分析したところ、これらは規則的に読み出したデータストリームに対し計算を繰り返すストリーム計算として実現可能であり、この計算を数百~数千段のパイプラインとしてハードウェア化することにより、限られたメモリ帯域下でも性能向上が可能であることが明らかとなった。これを実証するために、データストリームに対しテンシルデータ参照を実現するバッファモジュール、および格子属性を与えて例外的な境界計算を実現する方式を考案し、ハードウェアの設計と実装を行った。

本研究で開発した高位合成コンパイラを

用いて SoC 上で動作するハードウェアを実装したところ、単一の FPGA によりおよそ 100 GFlop/s の実効性能が得られ、汎用プロセッサと比べて優れた帯域・性能比が実現できることを確認した。また、専用ネットワークによるデータ交換を評価したところ、格子ボルツマン法による並列流体計算の場合には、全体の問題サイズを一定とする強スケーリングでも高い台数効果が得られることが明らかとなった。また、フラクショナルステップ法による流体計算に対しては、キューブ間データ交換を各タイムステップの先頭に集約する通信アルゴリズムと複数のストライドを用いるマルチストライド DMA 転送を考案した。ソフトウェアによる模擬を通じてその計算精度への影響を評価したところ、タイムステップが十分小さければ誤差は十分小さく抑えられることが明らかとなった。

最後に、帯域圧縮ハードウェアを用いればメモリ帯域による性能制約をさらに緩和可能であり、流体計算に対する実効メモリ帯域を 2 倍から 3 倍に向上可能である見通しを得た。最後に、大規模木探索を高速化する専用ハードウェア設計を行い、開発した RAS が流体計算以外にも有効であることを示した。

5. 主な発表論文等

〔雑誌論文〕(計 49 件)

1. Kentaro Sano, Fumiya Kono, Naohito Nakasato, Alexander Vazhenin, and Stanislav Sedukhin, "Stream Computation of Shallow Water Equation Solver for FPGA-based 1D Tsunami Simulation," Proceedings of the International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART), 査読有, 印刷中, 2015.
2. 佐野 健太郎, 伊藤 涼, 菅原 啓介, 山本 悟, "階層的モジュール設計を可能とするストリーム計算コア高位合成コンパイラ," 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法, 査読無, 印刷中, 2015.
3. 上野 友也, 上野 知洋, 佐野 健太郎, 山本 悟, "ビルディングキューブ法に基づく流体専用計算機のキューブ間データ交換に関する一考察," 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法, 査読無, vol.114, no.426, pp.79-84, 2015.
4. 飯岡 大樹, 兒島 有哉, 佐々木 大輔, "低レイノルズ数流れにおける折り曲げ薄翼の二次元流体解析," 日本機械学会北陸信越支部学生会第 44 回学生員卒業研究発表講演会講演論文集, 査読無, USB, 2015.
5. Kentaro Sano, Yoshiaki Hatsuda and Satoru Yamamoto, "Multi-FPGA Accelerator for Scalable Stencil Computation with Constant Memory-Bandwidth," IEEE Transactions on Parallel and Distributed Systems (TPDS), 査読有, vol.25, no.3, pp.695-705, 2014. DOI: 10.1109/TPDS.2013.51
6. Kentaro Sano, Hayato Suzuki, Ryo Ito, Tomohiro Ueno, and Satoru Yamamoto, "Stream Processor Generator for HPC to Embedded Applications on FPGA-based System Platform," Proceedings of the First International Workshop on FPGAs for Software Programmers (FSP 2014), 査読有, pp.43-48, 2014. arXiv:1408.5386
7. Kentaro Sano, Ryotaro Chiba, Tomoya Ueno, Hayato Suzuki, Ryo Ito, and Satoru Yamamoto, "FPGA-based Custom Computing Architecture for Large-Scale Fluid Simulation with Building Cube Method," Computer Architecture News Special Issue for the proceedings of the International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies, 査読有, vol.42, no.4, pp.45-50, 2014. DOI: 10.1145/2693714.2693723
8. Kentaro Sano, "FPGA-based Custom Computing Accelerator for Computational Fluid Dynamics based on Lattice Boltzmann Method," Proceedings of the 18th Workshop on Sustained Simulation Performance, 査読無, pp.187-201, 2014. DOI 10.1007/978-3-319-10626-7
9. Daisuke Sasaki and Kazuhiro Nakahashi, "Rapid Large-scale Cartesian Meshing for Aerodynamic Computations," Proceedings of International Congress on Aeronautical Sciences, 査読有, ICAS2014-2.7.2, 2014.
10. 伊藤 涼, 鈴木 隼人, 上野 知洋, 佐野 健太郎, 山本 悟, "ストリームプロセッサ自動生成コンパイラの開発と格子ボルツマン法専用計算コアへの適用," 第 28 回数値流体力学シンポジウム講演論文集, 査読無, USB(E07-1, 4 pages), 2014.
11. 伊藤 涼, 鈴木 隼人, 千葉 諒太郎, 佐野 健太郎, 山本 悟, "ストリーム計算のための高位合成コンパイラの設計と実装," 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法, 査読無, vol.113, no.418, pp.1-6, 2014.URL: <http://ci.nii.ac.jp/ncid/AA12046591>
12. Kentaro Sano, Yoshiaki Kono, Hayato

- Suzuki, Ryotaro Chiba, Ryo Ito, Tomohiro Ueno, Kyo Koizumi, and Satoru Yamamoto, "Efficient Custom Computing of Fully-Streamed Lattice Boltzmann Method on Tightly-Coupled FPGA Cluster," Computer Architecture News Special Issue for the proceedings of the International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies, 査読有, vol.41, no.5, pp.47-52, 2013. DOI: 10.1145/2641361.2641369
13. Tomohiro Ueno, Yoshiaki Kono, Kentaro Sano, and Satoru Yamamoto, "Parameterized Design and Evaluation of Bandwidth Compressor for Floating-Point Data Streams in FPGA-based Custom Computing," Lecture Notes in Computer Science, Reconfigurable Computing: Architectures, Tools and Applications, 査読有, vol.7806, no.2013, pp.90-102, 2013. DOI: 10.1007/978-3-642-36812-7_9
 14. Kentaro Sano, Ryo Ito, Hayato Suzuki, and Yoshiaki Kono, "Parallel and Scalable Custom Computing for Real-Time Fluid Simulation on a Cluster Node with Four Tightly-Coupled FPGAs," Proceedings of the 23rd International Conference on Field-Programmable Logic and Applications (FPL2013), 査読有, Paper#DS_7, 2013. DOI: 10.1109/FPL.2013.6645625
 15. Daisuke Sasaki, Yuya Kojima, Tatsuya Kuroda, Takeshi Akasaka, Masato Okamoto, Koji Shimoyama, and Shigeru Obayashi, "Cartesian-based CFD solver for Low-Reynolds Number Airfoils," Proceedings of the 10th International Conference on Flow Dynamics, 査読無, OS2-14(2 pages), 2013.
 16. 千葉 諒太郎, 高野 芳彰, 佐野 健太郎, 山本 悟, 佐々木 大輔, 中橋 和博, "ビルディングキューブ法に基づく非圧縮性流体専用計算機の性能見積み", ながれ (特集 注目研究 in CFD26), 査読無 (招待論文), vol.32, no.2, pp.117-121, 2013. URL: <http://www.nagare.or.jp/publication/nagare.html>
 17. 高野 芳彰, 鈴木 隼人, 千葉 諒太郎, 佐野 健太郎, 山本 悟, "FPGA クラスタによる格子ボルツマン法専用計算機の実装と性能評価", 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法, 査読無, vol.112, no.377, pp.165-170, 2013. URL: <http://ci.nii.ac.jp/ncid/AA12046591>
 18. Yoshiaki Kono, Kentaro Sano, and Satoru Yamamoto, "Scalability Analysis of Tightly-Coupled FPGA-Cluster for Lattice Boltzmann Computation," Proceedings of the 22nd International Conference on Field-Programmable Logic and Applications, 査読有, pp.120-127, 2012. DOI: 10.1109/FPL.2012.6339275
 19. Kentaro Sano and Yoshiaki Kono, "FPGA-based Connect6 Solver with Hardware-Accelerated Move Refinement," ACM SIGARCH Computer Architecture News, 査読有 (Best Paper Award), vol.40, no.5, pp.4-9, 2012. DOI: 10.1145/2460216.2460218
 20. 千葉 諒太郎, 高野 芳彰, 佐野 健太郎, 山本 悟, 佐々木 大輔, 中橋 和博, "ビルディングキューブ法に基づく非圧縮性流体専用計算機の性能見積み", 第26回数値流体力学シンポジウム講演論文集, 査読無, Paper#A09-1, 2012. URL: <http://www2.nagare.or.jp/cfd/cfd26/>
 21. 高野 芳彰, 佐野 健太郎, 千葉 諒太郎, 山本 悟, "格子ボルツマン法による流体計算に対する密結合 FPGA クラスタのスケラビリティ評価", 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法, 査読無, vol.112, no.70, pp.55-60, 2012. URL: <http://ci.nii.ac.jp/ncid/AA12046591>
 22. Kentaro Sano, Yoshiaki Hatsuda and Satoru Yamamoto, "Scalable Streaming-Array of Simple Soft-Processors for Stencil Computations with Constant Memory-Bandwidth," Proceedings of the 19th Annual IEEE Symposium on Field-Programmable Custom Computing Machines, 査読有, pp.234-241, 2011. DOI: 10.1109/FCCM.2011.12
 23. Wang Luzhou, Kentaro Sano, and Satoru Yamamoto, "Domain-Specific Language and Compiler for Stencil Computation on FPGA-based Systolic Computational-Memory Array," Lecture Notes in Computer Science, Reconfigurable Computing: Architectures, Tools and Applications, 査読有, vol.7199, no.2012, pp.26-39, 2012. DOI: 10.1007/978-3-642-28365-9_3
 24. Kentaro Sano, Yoshiaki Hatsuda, and Satoru Yamamoto, "Domain-Specific Programmable Design of Scalable Streaming-Array for Power-Efficient Stencil Computation," Computer Architecture News Special Issue for the proceedings of the International Workshop on Highly-Efficient

- Accelerators and Reconfigurable Technologies, 査読有, vol.39, no.4, pp.44-49, 2011. DOI: 10.1145/2082156.2082168
25. Kentaro Sano, Yoshiaki Hatsuda, and Satoru Yamamoto, "Performance Evaluation of FPGA-based Custom Accelerators for Iterative Linear-Equation Solvers," Proceedings of the 20th AIAA Computational Fluid Dynamics Conference, 査読有, Paper#3233 (CDROM), 2011. URL: <http://arc.aiaa.org/doi/pdf/10.2514/6.2011-3223>
 26. 佐野健太郎, 初田 義明, 高野 芳彰, 山本 悟, "低メモリ帯域で高性能ステンスル計算を実現するスケラブルストリーミングアレイの試作と評価", 電子情報通信学会リコンフィギャラブルシステム研究会信学技法, 査読無, vol.111, no.31, pp.79-84, 2011. URL: <http://ci.nii.ac.jp/ncid/AA12046591>
 27. Kentaro Sano, "SW and HW Co-design of Connect6 Accelerator with Scalable Streaming Cores," Proceedings of the International Conference on Field-Programmable Technology, 査読有, pp.1-4, 2011. DOI:10.1109/FPT.2011.6132725
 28. 高野 芳彰, 佐野 健太郎, 山本 悟, "高性能格子ボルツマン計算のためのマルチ FPGA アクセラレータの性能見積もり," 先進的計算基盤システムシンポジウム SACSIS2011 論文集, 査読有, pp.268, 2011.
- 〔学会発表〕(計 45 件)
1. 佐野 健太郎, "カスタムコンピューティングによる新しい高性能・高効率計算パラダイムの確立を目指して," 広島市立大学主催・IEEE 広島支部共催講演会(招待講演), 2015年3月20日, 広島市立大学サテライトキャンパス(広島市)
 2. 上野 友也, "ビルディングキューブ法に基づく流体専用計算機のキューブ間データ交換に関する一考察," 電子情報通信学会リコンフィギャラブルシステム研究会, 2015年1月29日, 慶應義塾大学日吉キャンパス(日吉)
 3. 伊藤 涼, "ストリームプロセッサ自動生成コンパイラの開発と格子ボルツマン法専用計算コアへの適用," 第28回数値流体力学シンポジウム, 2014年12月10日, タワーホール船越(東京都)
 4. Yuya Kojima, "Low Reynolds Number Flow Analysis of Flat Plate," International Symposium on Advanced Fluid Information, 2014年10月9日, 仙台国際センター(仙台市)
 5. Daisuke Sasaki, "Rapid Large-scale Cartesian Meshing for Aerodynamic Computations," International Congress on Aeronautical Sciences, 2014年9月10日, Park Inn by Radisson Pribaltiyskaya(ロシアセントペテルスブルグ)
 6. Ryo Ito, "Stream Processor Generator for HPC to Embedded Applications on FPGA-based System Platform," International Workshop on FPGAs for Software Programmers, 2014年9月1日, ミュンヘン工科大学(ドイツ)
 7. 佐々木 大輔, "次世代ベタスケール CFD のアルゴリズム研究," 学際大規模情報基盤共同利用・共同研究拠点 第6回シンポジウム, 2014年7月10日, THE GRAND HALL(東京都品川)
 8. Kentaro Sano, "FPGA-based Custom Computing Architecture for Large-Scale Fluid Simulation with Building Cube Method," The 5th International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies, 2014年6月9日, 東北大学片平キャンパス(仙台市)
 9. 伊藤 涼, "ストリーム計算のための高位合成コンパイラ的设计と実装," 電子情報通信学会リコンフィギャラブルシステム研究会, 2014年1月28日, 慶應義塾大学日吉キャンパス(日吉)
 10. 千葉 諒太郎, "フラクショナルステップ法に基づく非圧縮性流体計算専用ストリームプロセッサ的设计と評価," 第27回数値流体力学シンポジウム, 2013年12月18日, 名古屋大学(名古屋)
 11. Kentaro Sano, "FPGA-based Custom Computing Accelerator for Computational Fluid Dynamics based on Lattice Boltzmann Method," The 18th Workshop on Sustained Simulation Performance, 2013年10月29日, High-Performance Computing Center Stuttgart (HLRS), Universitat Stuttgart (Germany)
 12. 千葉 諒太郎, "フラクショナルステップ法に基づく非圧縮性流体計算専用ストリームプロセッサ的设计と評価," 電子情報通信学会リコンフィギャラブルシステム研究会, 2013年9月18日, 北陸先端科学技術大学院大学(石川県能美市)
 13. Kentaro Sano, "Efficient Custom Computing of Fully-Streamed Lattice Boltzmann Method on Tightly-Coupled FPGA Cluster," The 4th International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies, 2013年6月13日, The

- University of Edinburgh(United Kingdom)
14. Kentaro Sano, "Parameterized Design and Evaluation of Bandwidth Compressor for Floating-Point Data Streams in FPGA-based Custom Computing," The 9th International Symposium on Applied Reconfigurable Computing, 2013 年 03 月 25 日, カリフォルニア州ロサンゼルス(米国)
 15. 高野 芳彰, "格子ボルツマン法専用計算機のためのストリーム計算手法", 第 26 回数値流体力学シンポジウム, 2012 年 12 月 20 日, オリンピック記念会館(東京都)
 16. 千葉 諒太郎, "ビルディングキューブ法に基づく非圧縮性流体専用計算機の性能見積もり", 第 26 回数値流体力学シンポジウム, 2012 年 12 月 20 日, オリンピック記念会館(東京都)
 17. 佐野 健太郎, "リコンフィギャラブル HPC のための密結合 FPGA クラスタの開発 ~ 並列格子ボルツマン計算による試作クラスタの評価 ~", 電子情報通信学会 第 6 回 再生可能集積システム時限研究会(招待講演), 2012 年 10 月 13 日, 山形大学工学部米沢キャンパス(米沢市)
 18. Yoshiaki Kono, "Scalability Analysis of Tightly-Coupled FPGA-Cluster for Lattice Boltzmann Computation," The 22nd International Conference on Field-Programmable Logic and Applications (FPL2012), 2012 年 08 月 29 日, オスロ(ノルウェイ)
 19. 高野 芳彰, "格子ボルツマン法による流体計算に対する密結合 FPGA クラスタのスケラビリティ評価", 電子情報通信学会リコンフィギャラブルシステム研究会, 2012 年 05 月 29 日, 男女共同参画センター(那覇市)
 20. 佐野 健太郎, "HPC 分野と Reconfigurable Technology", 次世代リコンフィギャラブルハードウェア創造研究会 JACORN2011(招待講演), 2011 年 10 月 14 日, ホテル一楽(福岡市)
 21. Daisuke Sasaki, "Numerical Analysis of Aerodynamic Noise from Landing Gear Components," InteterNoise2011, 2011 年 9 月 5 日, 大阪国際会議場グランキューブ大阪(大阪)
 22. Kentaro Sano, "Performance Evaluation of FPGA-based Custom Accelerators for Iterative Linear-Equation Solvers," the 20th AIAA Computational Fluid Dynamics Conference, 2011 年 6 月 27 日, ハワイ州シェラトンホテル(米国)
 23. Kentaro Sano, "Domain-Specific Programmable Design of Scalable Streaming-Array for Power-Efficient Stencil Computation," the

- International Workshop on Highly-Efficient Accelerators and Reconfigurable Technologies, 2011 年 6 月 2 日, ロンドンインペリアル大学(英国)
24. 佐野 健太郎, "低メモリ帯域で高性能ステンシル計算を実現するスケラブルストリーミングアレイの試作と評価", 電子情報通信学会リコンフィギャラブルシステム研究会, 2011 年 5 月 13 日, 北海道大学(札幌市)
 25. Kentaro Sano, "Scalable Streaming-Array of Simple Soft-Processors for Stencil Computations with Constant Memory-Bandwidth," the 19th Annual IEEE Symposium on Field-Programmable Custom Computing Machines, 2011 年 5 月 3 日, ソルトレイクユタ大学(米国)

〔図書〕(計 2 件)

Kentaro Sano, "High-Performance Computing using FPGAs," Springer, pp.279-303 (Chapter: FPGA-based Systolic Computational-Memory Array for Scalable Stencil Computations), 2013. DOI: 10.1007/978-1-4614-1791-0

佐野 健太郎, 高野 芳彰, "デジタル・デザイン・テクノロジー," CQ 出版, no.15, pp.46-64 (第 3 章 ソフトウェアとハードウェアを適切に使い分ける - ソフト・コア・プロセッサとアクセラレータ回路の適材適所設計), Nov 1, 2012.

6 . 研究組織

(1)研究代表者

佐野 健太郎 (SANO, KENTARO)
東北大学・大学院情報科学研究科・准教授
研究者番号: 00323048

(2)研究分担者

佐々木 大輔 (SASAKI, DAISUKE)
金沢工業大学・工学部・講師
研究者番号: 60507903

山本 悟 (YAMAMOTO, SATORU)
東北大学・大学院情報科学研究科・教授
研究者番号: 90192799

(3)連携研究者

中橋 和博 (NAKAHASHI, KAZUHIRO)
宇宙研究開発機構・理事
研究者番号: 00207854