

科学研究費助成事業 研究成果報告書

平成 26 年 5 月 26 日現在

機関番号：11301

研究種目：基盤研究(B)

研究期間：2011～2013

課題番号：23360003

研究課題名(和文) 族半導体高度歪量子ヘテロ共鳴トンネル素子の高性能化プロセス

研究課題名(英文) Process development for high-performance highly-strained quantum-heterostructure resonant-tunneling devices of group-IV semiconductors

研究代表者

櫻庭 政夫 (Sakuraba, Masao)

東北大学・電気通信研究所・准教授

研究者番号：30271993

交付決定額(研究期間全体)：(直接経費) 15,700,000円、(間接経費) 4,710,000円

研究成果の概要(和文)：基板非加熱での電子サイクロトロン共鳴プラズマ化学気相成長法により、Si(100)上に平坦かつ高度歪が導入されたSiGe混晶及びGe薄膜のエピタキシャル成長が実現され、SiとGeのエピタキシャル成長における高濃度Bドーピングも可能となった。高Ge比率SiGe系ナノスケール量子ヘテロ構造製作プロセスについても研究を進め、Si障壁層中への高濃度N原子層ドーピングが可能となる条件を確認し、SiGe(C)系IV族半導体共鳴トンネルダイオードにおける共鳴トンネル特性への影響を調べた。

研究成果の概要(英文)：By using electron-cyclotron-resonance plasma chemical vapor deposition, epitaxial growth of highly-strained SiGe alloy and Ge films on Si(100) with smooth surface and heavy B doping into Si and Ge epitaxial films can be realized. Nitrogen atomic-layer doping process and its effects upon hole tunneling characteristics of Si barriers in the strained SiGe/Si(100) hole resonant tunneling diode were also investigated.

研究分野：工学

科研費の分科・細目：応用物理学・工学基礎、応用物性・結晶工学

キーワード：エピタキシャル成長 プラズマ 化学気相成長 IV族半導体 Si Ge SiGe混晶 ドーピング

1. 研究開始当初の背景

共鳴トンネル素子は、従来主に III - V 族化合物半導体を用いて研究されてきた。それに対して、低コスト化の追求と長年のインフラへの投資の結果、高速大容量情報処理用の大規模集積回路(LSI)は、主に Si 系材料で実現されてきたことから、Si 基板に格子整合してエピタキシャル成長する歪 IV 族半導体による共鳴トンネル素子の実現は、LSI に新機能を与えるものとして期待される。しかしながら、高品質ナノスケール量子ヘテロ構造形成の基盤技術が十分に整っておらず、実用化に不可欠な素子特性再現性の評価も十分になされていない状況である。その中で本申請者らは、Si(100)上にナノメートルオーダー厚さでエピタキシャル積層させた歪 SiGe 混晶 / Si ナノスケール量子ヘテロ構造による室温動作ホール共鳴トンネル素子を実現してきた。さらに、原子オーダーで平坦な高度歪 Ge 及び Si ナノ薄膜のエピタキシャル成長を基板非加熱プラズマ CVD プロセスの低エネルギー(低損傷)化により実現し、非平衡高度歪ナノ構造形成手法としての有効性を示してきた。本研究課題の推進によって IV 族系共鳴トンネル素子高性能化への指針が示されれば、既存の IV 族半導体ナノエレクトロニクス研究分野における国内外研究機関との研究連携体制の積極的活用によって、世界のデバイス技術研究者の英知を導入し、高集積化共鳴トンネル素子の量産化への道も開拓できると期待される。

2. 研究の目的

量子効果素子の大規模集積化の実現に必要な 族半導体室温共鳴トンネル素子の高性能化のために、低温熱 CVD (Chemical Vapor Deposition; 化学気相成長) や申請者らが開発してきた低エネルギー(低損傷)基板非加熱プラズマ CVD を駆使することにより、SiGe(C)系 IV 族半導体のナノスケール量子ヘテロ構造形成における高度歪導入や結晶品質・界面平坦性の向上を高度化させて、実効的障壁高さや電気的活性化の制御範囲を拡大する。同時に、B, N, P などのドーピングを共鳴トンネル素子中のサブナノ領域へ導入することによる効果も探索しながら、素子の高性能化への指針を明らかにする。そして、格子置換位置への不純物導入制御や高品質成膜条件、歪緩和と臨界膜厚などに関する実用的データベース構築や、高度歪やヘテロ界面での原子結合状態がナノスケール量子ヘテロ構造中の量子力学的効果に与える影響に関する新しい知見を得ることを目的とする。

3. 研究の方法

以下の複数の研究テーマについて、順次、あるいは、並列して研究を進める。特に、高度歪ナノスケール量子ヘテロ構造という未踏領域での成膜実験並びに評価分析が中心

となることから、実験データ信頼性の確保のための再現実験と測定誤差の検証を繰り返していく必要がある。

(1) 高度歪 Ge 及び SiGe 混晶 / Si ナノスケール量子ヘテロ構造形成

500°C 以下の低温熱 CVD や Ar プラズマ照射下での SiH₄ や GeH₄ の表面反応を用いた基板非加熱プラズマ CVD により、Si(100)基板上に高度歪 Ge 及び SiGe 混晶 / Si ナノスケール量子ヘテロ構造形成を実現し、20 ~ 100%の広い Ge 比率範囲で原子オーダー平坦性を有するエピタキシャル成長条件を探索する。そして、プロセス低温化によって増大が期待される歪緩和と臨界膜厚を実験的に明らかにする。特に、初期 Si 基板表面のプラズマクリーニング(サブナノオーダー低損傷エッチング制御)手法の確立や Ar ドーピングやプラズマ損傷の抑制によって結晶品質向上を図り、フォトルミネッセンスや Hall 効果測定などの電子物性評価を行う。特に、価電子帯側については光電子分光スペクトルにより、伝導帯側については試作する各種ダイオードの電気特性やフォトルミネッセンスとの複合解析により、ナノスケール量子ヘテロ構造中のヘテロ界面バンド不連続やキャリア輸送特性に関する知見を得る。

(2) SiGe 系ナノスケール量子ヘテロ構造への B ドーピング

Ar プラズマ照射下での SiH₄ と B₂H₆ の交互または同時供給による基板非加熱の低温下での B 原子層ドーピング Si エピタキシャル薄膜形成を、高度歪ナノスケール量子ヘテロ構造へのアクセプタイオン導入や p 型低抵抗コンタクトの低温形成のための SiGe 系薄膜形成にも適用し、SiH₄, GeH₄, B₂H₆ の低温 CVD 表面反応による B ドーピングとその原子層制御を行って、高濃度(10²¹ cm⁻³以上)領域でも原子オーダー平坦性を有するエピタキシャル成長条件を探索する。特に、歪緩和や結晶性劣化などの悪影響を極力排除するための成膜条件を探索する中で、格子置換位置の B 原子周辺の局所的格子歪発生観点から、バンド構造変調やキャリア輸送特性への影響についても明らかにしていくことを目指す。

(3) SiGe 系ナノスケール量子ヘテロ構造を適用した高性能共鳴トンネル素子製作プロセスの開発

歪緩和や原子オーダーでのヘテロ界面ミキシング・ラフネス発生などの素子性能劣化要因を排除した理想的なナノスケール量子ヘテロ構造を形成することを念頭において、量子井戸・障壁・スペーサ・不純物ドーピングコンタクトの各層構成や面内均一性や再現性を向上させるためのプロセス条件を再検討していく。標準工程として確立させるとともに、順次、上記の(1)や(2)の成果も取り込み、

500°C 以下の低温熱 CVD や基板非加熱プラズマ CVD における非平衡性を最大限に活用して実現される高 Ge 比率・高 C 比率（高度歪）化の素子高性能化への有効性の実証を目指す。

4. 研究成果

(1) 平成 23 年度は、2011 年 3 月 11 日の東日本大地震による被災からの実験設備・装置の復旧作業のため、研究開始が遅れたが、復旧後は順調に実験を進めることができた。まず第 1 に、基板非加熱プラズマ CVD (図 1) による Si(100) 上への高度歪 Ge エピタキシャル薄膜形成について研究を進め、プラズマ低エネルギー化の推進によって Si や Ar の混入量が 1% 以下の高純度 Ge 薄膜形成を実現するとともに、ナノメートルオーダ厚さ領域での歪 Ge エピタキシャル成長における歪緩和量の抑制が可能となることを見いだした(図 2)。第 2 に、基板非加熱プラズマ CVD による Si エピタキシャル成長における B ドーピングについて研究を進め、 10^{21} cm^{-3} を超える高 B 濃度領域では Si 堆積速度が大きく促進されるとともに、プラズマの低エネルギー化による結晶性の劣化と電気的活性化率の低下が顕著になる傾向があることを明らかにした。第 3 に、高 Ge 比率 SiGe 系ナノスケール量子ヘテロ構造を適用した共鳴トンネル素子製作プロセスについて研究を進め、ナノメートルオーダ厚さの Si 障壁層中に 10^{14} cm^{-2} 以上の高濃度で N 原子層ドーピングしても、その上への原子オーダ平坦な高度歪 SiGe 量子井戸構造のエピタキシャル成長が可能な条件を確認した。そして、実験を進めるうちに、プロセスシーケンスの複雑化や当初目標としていた B 濃度領域が高すぎる問題などが明らかになってきたことに基づき、ナノスケール量子ヘテロ構造形成を高度化する上で重要となるプロセスシーケンスの簡素化や目標とする B 濃度領域の見直しを行うこととした。具体的には、量子ヘテロ構造の Ge 比率や各層の膜厚構成を大幅に見直すとともに、プラズマ CVD に用いる B_2H_6 ガスポンベの希釈率変更することとした。

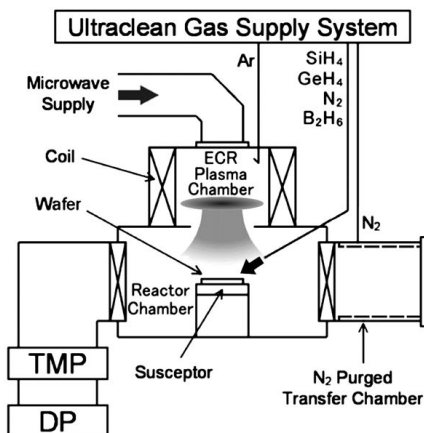


図 1 ECR プラズマ CVD 装置の概略図。

(2) 平成 24 年度は、基板非加熱 ECR プラズマ CVD 装置による Si や Ge のエピタキシャル成長における B ドーピングや SiGe 混晶の

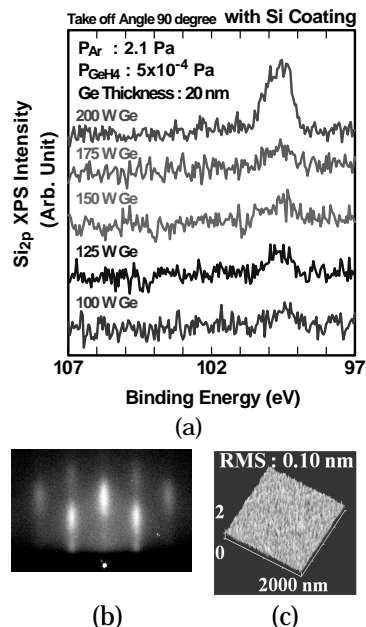


図 2 (a) 種々のマイクロ波出力で堆積した Ge 薄膜からの Si 2p XPS スペクトルと Si(100) 基板上にマイクロ波出力 200 W で Si 薄膜（厚さ 3.7 nm）を堆積した直後に、100 W で堆積した Ge 薄膜（厚さ 3 nm）の (b) 反射高速電子回折像と (c) AFM 像。

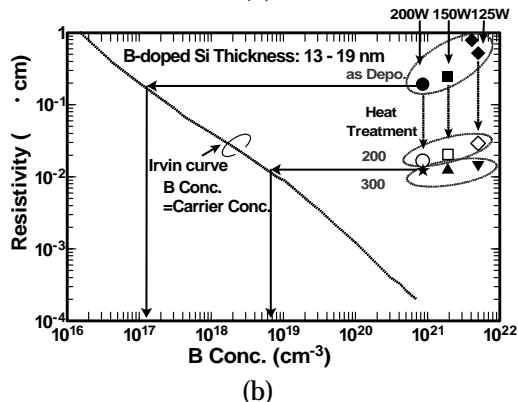
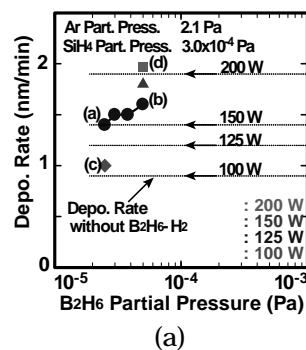


図 3 (a) B_2H_6 分圧及びマイクロ波パワーと堆積速度の関係。点線はアンドープ Si 薄膜の堆積速度。(b) 堆積直後及び熱処理後における B ドープ Si 薄膜の抵抗率と B 濃度の関係。

RHEED, RMS of Surface Roughness and Electrical Resistivity by Four-Point Probe Method	B ₂ H ₆ Partial Pressure		
	7x10 ⁻⁵ Pa	3x10 ⁻⁵ Pa	5x10 ⁻⁵ Pa
(a) Direct Deposition on Si(100) (Without Buffer Ge)	 0.24 nm 0.13 Ω·cm	 0.12 nm (Unstable)	 0.34 nm (Unstable)
(b) Deposition on 1 nm-thick Undoped Epitaxial Buffer Ge /Si(100)	 0.11 nm 0.06 Ω·cm	 0.18 nm 0.80 Ω·cm	 0.14 nm 0.50 Ω·cm

図 4 Si(100)上に形成した B ドープ Ge 薄膜の X 線光電子分光スペクトルと(b)反射高速電子回折像、表面ラフネス、比抵抗の B₂H₆ 分圧依存性。

エピタキシャル成長について研究を進めた結果、以下の研究成果を得た。まず第 1 に、基板非加熱下での Si(100)上への SiGe 混晶薄膜形成の CVD 反応において、SiH₄ ガスと GeH₄ ガスの混合比率と SiGe 混晶薄膜の Ge 比率がほぼ一致し、広い範囲で Ge 比率制御できることを見いだした。第 2 に、SiH₄ ガスへの B₂H₆ ガスの添加により、基板非加熱下での高濃度 B ドープ Si エピタキシャル成長を可能にすると同時に、B₂H₆ ガスの添加により堆積速度が増加する現象を見いだした。また、200~300°C での低温熱処理により電気的活性化が進行し、キャリア濃度 10¹⁸ cm⁻³ を超える低抵抗 B ドープ Si エピタキシャル薄膜形成を可能とした(図 3)。第 3 に、GeH₄ ガスへの B₂H₆ ガスの添加により、Si(100)上に B 濃度が 5%を超える高 B 濃度 B ドープ Ge 薄膜のエピタキシャル成長を可能にした(図 4)。

(3) 平成 25 年度は、基板非加熱 ECR プラズマ CVD 装置による Si(100)上への歪 SiGe 混晶及び歪 Ge 薄膜のエピタキシャル成長とその格子歪の変化について実験研究を進めた結果、以下の研究成果を得た。まず第 1 に、Si(100)上への SiGe 混晶 (0<Ge 比率<1) 薄膜形成における堆積する薄膜の Ge 比率は、SiH₄ 分圧と GeH₄ 分圧の比率と良く一致することから、SiH₄ と GeH₄ の反応速度定数の比率が Ge 比率によらずにほぼ同程度であることが確認された。さらに、SiGe 混晶薄膜の Ge 比率の増加とともに、SiH₄ と GeH₄ の反応速度定数が増加する傾向があることを見いだした。第 2 に、反射高速電子回折による SiGe 混晶及び Ge 薄膜の結晶性評価の結果から、薄膜がエピタキシャル成長する限界の膜厚が存在し、それを超えて堆積する薄膜は非晶質になることを見いだした。第 3 に、SiGe 混晶及び Ge 薄膜の X 線回折のピーク位置から薄膜の歪緩和量を評価した結果、Si(100)上に堆積された Ge 比率 0.50 の SiGe 混晶薄膜では、膜厚 11 nm までは Si(100)基板に格子整合し、面内圧縮歪を維持してエピタキシャル成長していることがわかった(図 5)。Ge 比率 0.75 の SiGe 混晶及び Ge 薄膜にお

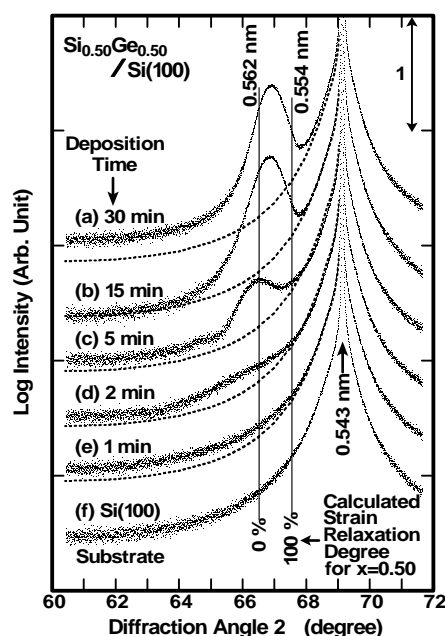


図 5 Si(100)上の SiGe 混晶薄膜 (Ge 比率 0.50) における X 線回折ロックアップカーブの SiGe 厚さ依存性。

いても同様に、膜厚が数 nm までの領域では Si(100)基板に格子整合してエピタキシャル成長するが、Ge 比率増加にともない、歪緩和が生じる臨界膜厚が薄くなる傾向があることも確認した。

以上の結果は、SiGe(C)系 IV 族半導体のナノスケール量子ヘテロ構造形成における高度歪導入や結晶品質・界面平坦性の向上を高度化に向けた研究を進めるために重要な成果である。

5. 主な発表論文等

[雑誌論文](計 9 件)

- Y. Abe, M. Sakuraba and J. Murota, Epitaxial Growth of B-Doped Si on Si(100) by Electron-Cyclotron-Resonance Ar Plasma Chemical Vapor Deposition in a SiH₄-B₂H₆-H₂ Gas Mixture without Substrate, Thin Solid Films, 査読有, Vol.557, 2014, pp.10-13, DOI:10.1016/j.tsf.2013.08.118.
- N. Ueno, M. Sakuraba, S. Sato and J. Murota, Epitaxial Growth of Si_{1-x}Ge_x Alloys and Ge on Si(100) by Electron-Cyclotron-Resonance Ar Plasma Chemical Vapor Deposition without Substrate Heating, Thin Solid Films, 査読有, Vol.557, 2014, pp.31-35, DOI:10.1016/j.tsf.2013.11.023.
- T. Kawashima, M. Sakuraba and J. Murota, Nitrogen Doping Effect upon Hole Tunneling Characteristics of Si Barriers in Si_{1-x}Ge_x/Si Resonant Tunneling Diode, Thin Solid Films, 査

読有, Vol.557, 2014, pp.302-306,
DOI:10.1016/j.tsf.2013.08.124.
M. Sakuraba and J. Murota, Group-IV
Semiconductor Quantum
Heterointegration by Low-Energy
Plasma CVD Processing, ECS Trans.,
査読有, Vol.58, No.9, 2013, pp.195-200,
DOI:10.1149/05809.0195ecst.
N. Ueno, M. Sakuraba, J. Murota and
S. Sato, Formation and
Characterization of Strained Si_{1-x}Ge_x
Films Epitaxially Grown on Si(100) by
Low-Energy ECR Ar plasma CVD
without Substrate Heating, ECS
Trans., 査読有, Vol.58, No.9, 2013,
pp.207-211,
DOI:10.1149/05809.0207ecst.
Y. Abe, S. Kubota, M. Sakuraba, J.
Murota and S. Sato, Epitaxial Growth
of Heavily B-Doped Si and Ge Films on
Si(100) by Low-Energy ECR Ar Plasma
CVD without Substrate Heating, ECS
Trans., 査読有, Vol.58, No.9, 2013,
pp.223-228,
DOI:10.1149/05809.0223ecst.
T. Kawashima, M. Sakuraba, B. Tillack
and J. Murota, Behavior of N Atoms
after Thermal Nitridation of Si_{1-x}Ge_x
Surface, Thin Solid Films, 査読有,
Vol.520, 2012, pp.3392-3396,
DOI:10.1016/j.tsf.2011.10.108.
M. Sakuraba and J. Murota,
Atomically Controlled Formation of
Strained Si_{1-x}Ge_x/Si Quantum
Heterostructure for Room-
Temperature Resonant Tunneling
Diode, 査読有, ECS Trans., Vol.41,
No.7, 2011, pp.337-343,
DOI:10.1149/1.3633314.
M. Sakuraba and J. Murota,
Atomically Controlled Plasma
Processing for Quantum
Heterointegration of Group IV
Semiconductors, 査読有, ECS Trans.,
Vol.41, No.7, 2011, pp.309-314,
DOI:10.1149/1.3633311.

[学会発表](計17件)

N. Ueno, M. Sakuraba, J. Murota and
S. Sato, Characterization of Strain in
Si_{1-x}Ge_x Films Epitaxially Grown on
Si(100) by ECR Ar Plasma CVD
without Substrate Heating, 7th Int.
WorkShop on New Group IV
Semiconductor Nanoelectronics and
JSPS Core-to-Core Program Joint
Seminar "Atomically Controlled
Processing for Ultralarge Scale
Integration", Jan. 27-28, 2014, Tohoku
Univ., Sendai, Japan, Abs.No.P-21.

M. Sakuraba and J. Murota, Group-IV
Semiconductor Quantum
Heterointegration by Low-Energy
Plasma CVD Processing (**Invited
Paper**), Symp. E12: ULSI Process
Integration 8, Oct. 27-Nov. 1, 2013, San
Francisco, USA, Abs. 224th
Electrochem. Soc. Meeting,
Abs.No.2226.
N. Ueno, M. Sakuraba, J. Murota and
S. Sato, Formation and
Characterization of Strained Si_{1-x}Ge_x
Films Epitaxially Grown on Si(100) by
Low-Energy ECR Ar plasma CVD
without Substrate Heating, Symp.
E12: ULSI Process Integration 8, Oct.
27-Nov. 1, 2013, San Francisco, USA,
Abs. 224th Electrochem. Soc. Meeting,
Abs.No.2228.
Y. Abe, S. Kubota, M. Sakuraba, J.
Murota and S. Sato, Epitaxial Growth
of Heavily B-Doped Si and Ge Films on
Si(100) by Low-Energy ECR Ar Plasma
CVD without Substrate Heating, Symp.
E12: ULSI Process Integration 8, Oct.
27-Nov. 1, 2013, San Francisco, USA,
Abs. 224th Electrochem. Soc. Meeting,
Abs.No.2230.
Y. Abe, M. Sakuraba and J. Murota,
Epitaxial Growth of B-Doped Si on
Si(100) by ECR Ar Plasma CVD in a
SiH₄-B₂H₆-H₂ Gas Mixture without
Substrate Heating, 8th Int. Conf. on Si
Epitaxy and Heterostructures, June
2-7, 2013, Fukuoka, Japan,
Abs.No.P1-4.
N. Ueno, M. Sakuraba, J. Murota and
S. Sato, Epitaxial Growth of Si_{1-x}Ge_x
Alloy on Si(100) by ECR Ar Plasma
CVD in a SiH₄-GeH₄ Gas Mixture
without Substrate Heating, 8th Int.
Conf. on Si Epitaxy and
Heterostructures, June 2-7, 2013,
Fukuoka, Japan, Abs.No.P1-8.
T. Kawashima, M. Sakuraba and J.
Murota, Nitrogen Doping Effect upon
Hole Tunneling Characteristics of Si
Barriers in Si_{1-x}Ge_x/Si Resonant
Tunneling Diode, 8th Int. Conf. on Si
Epitaxy and Heterostructures, June
2-7, 2013, Fukuoka, Japan,
Abs.No.P1-27.
M. Sakuraba and J. Murota,
Atomically Controlled Plasma CVD
Processing for Quantum
Heterointegration of Group IV
Semiconductors (**Invited Paper**), 6th
Int. WorkShop on New Group IV
Semiconductor Nanoelectronics and
JSPS Core-to-Core Program Joint

Seminar "Atomically Controlled Processing for Ultralarge Scale Integration", Feb. 22-23, 2013, Tohoku Univ., Sendai, Japan, Abs.No.D-3. T. Kawashima, M. Sakuraba and J. Murota, Tunneling Characteristics in $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ Resonant Tunneling Diode, 6th Int. WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale Integration", Feb. 22-23, 2013, Tohoku Univ., Sendai, Japan, Abs.No.P-15. Y. Abe, M. Sakuraba and J. Murota, Epitaxial Growth of B-Doped Si on Si(100) by ECR Ar Plasma CVD from $\text{SiH}_4\text{-B}_2\text{H}_6\text{-H}_2$ Gas Mixture without Substrate Heating, 6th Int. WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale Integration", Feb. 22-23, 2013, Tohoku Univ., Sendai, Japan, Abs.No.P-16. M. Sakuraba and J. Murota, Atomically Controlled Plasma CVD Processing for Quantum Heterointegration of Group IV Semiconductors (**Invited Paper**), 6th Int. WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale Integration", Feb. 22-23, 2013, Tohoku Univ., Sendai, Japan, Abs.No.D-3. N. Ueno, M. Sakuraba, J. Murota and S. Sato, Epitaxial Growth of $\text{Si}_{1-x}\text{Ge}_x$ on Si(100) by ECR Ar Plasma CVD from $\text{SiH}_4\text{-GeH}_4$ Gas Mixture without Substrate Heating, 6th Int. WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale Integration", Feb. 22-23, 2013, Tohoku Univ., Sendai, Japan, Abs.No.P-17. S. Kubota, M. Sakuraba, J. Murota and S. Sato, Epitaxial Growth of B-Doped Ge on Si(100) by ECR Ar Plasma CVD from $\text{GeH}_4\text{-B}_2\text{H}_6\text{-H}_2$ Gas Mixture without Substrate Heating, 6th Int. WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale

Integration", Feb. 22-23, 2013, Tohoku Univ., Sendai, Japan, Abs.No.P-18. M. Sakuraba and J. Murota, Fabrication of Room-Temperature Resonant Tunneling Diode with Atomically Controlled Strained $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ Quantum Heterostructure (**Invited Paper**), 4th French Research Organizations - Tohoku University Joint Workshop on Frontier Materials (Frontier 2011), Dec. 4-8, 2011, Sendai, Japan, p.35. M. Sakuraba and J. Murota, Atomically Controlled Formation of Strained $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ Quantum Heterostructure for Room-Temperature Resonant Tunneling Diode, Symp. E9: ULSI Process Integration 7, Oct. 9-14, 2011, Boston, USA, Abs. 220th Electrochem. Soc. Meeting, Abs.No.2147. M. Sakuraba and J. Murota, Atomically Controlled Plasma Processing for Quantum Heterointegration of Group IV Semiconductors, Symp. E9: ULSI Process Integration 7, Oct. 9-14, 2011, Boston, USA, Abs. 220th Electrochem. Soc. Meeting, Abs.No.2152. T. Kawashima, M. Sakuraba, B. Tillack and J. Murota, Behavior of N Atoms after Thermal Nitridation of $\text{Si}_{1-x}\text{Ge}_x$ Surface, 7th Int. Conf. on Si Epitaxy and Heterostructures (ICSI-7), Aug. 28-Sep. 1, 2011, Leuven, Belgium, Abs.No.1171.

〔図書〕(計0件)

〔産業財産権〕
出願状況(計0件)

取得状況(計0件)

〔その他〕
ホームページ等
特になし

6. 研究組織

(1) 研究代表者

櫻庭 政夫 (SAKURABA, Masao)
東北大学・電気通信研究所・准教授
研究者番号： 30271993

(2) 研究分担者

室田 淳一 (MUROTA, Junichi)
東北大学・電気通信研究所・教授
研究者番号： 70182144