

平成 26 年 6 月 13 日現在

機関番号：12601

研究種目：基盤研究(B)

研究期間：2011～2013

課題番号：23360147

研究課題名(和文) 背景光の変動に強い微弱光を用いた高精度・高速三次元形状計測システムの構築

研究課題名(英文) High-speed, Accurate 3D range finding system tolerant against ambient illumination

研究代表者

池田 誠 (Ikeda, Makoto)

東京大学・工学(系)研究科(研究院)・教授

研究者番号：00282682

交付決定額(研究期間全体)：(直接経費) 14,900,000円、(間接経費) 4,470,000円

研究成果の概要(和文)：背景光に強い三次元形状計測手法の実現に向けた検討を行った。光切断法において、検波回路による背景光除去性能の最適化によりシミュレーションにより-40dBの背景光抑圧の実現可能性を示した。時間符号化二次元パターンをチップ面上でピクセル値を投影毎に読みだすことなく空間コードを得るアーキテクチャにおいて、最先端の65nmCMOSプロセスを用いて実現することで、最大4ケタ以上の光強度に対するダイナミックレンジを有し、-21dB(光強度で2ケタ以上)の背景光除去特性を実証するとともに、-5.5dBにおいて、毎秒10フレームで三次元形状計測が可能であることを示した。

研究成果の概要(英文)：We investigated 3-D range-finding techniques with ambient illumination robustness. We introduced demodulation technique into light-section method, and with design optimization, we demonstrated -40dB background-light suppression performance by simulation. We have designed time-encoded 2-D pattern projection method with ambient illumination rejection techniques, and fabricated using advanced 65nm CMOS technology. We demonstrated dynamic range over 80dB with background suppression of -21dB. We also demonstrated 10 rangemap/sec 3-D range-finding performance at SBR or -5.5dB.

研究分野：工学

科研費の分科・細目：電気電子工学・電子デバイス・電子機器

キーワード：三次元形状計測 光切断法 TOF 背景光抑圧 検波回路 ROI

### 1. 研究開始当初の背景

三次元情報の取得は、マシンビジョン、仮想現実等において広く研究されてきている。また、文化財の立体的な形状の取得など様々な面で研究・実用化が進んでいる。一方昨今映画の三次元化から家庭用テレビの三次元化などにより一気に一般にも広がる勢いを見せている。

これらの三次元取得の大半は、2眼もしくは多眼によるステレオマッチング法によるものである。ステレオマッチング法は、複数のカメラの画像から対応点を抽出し、そこから得られる視差を用いて奥行き情報を求める手法であり、汎用のデジタルカメラ・ビデオカメラを用いることで容易に実現可能な手法である。一方、対応点の抽出は近年でこそハードウェア性能の向上により高精度かつ高速の実現が可能となっているが、依然としてマッチングに起因する誤差が不可避である。

一方、研究代表者のグループではこれまでに、能動法、特に光切断法を用いた三次元形状取得に関する研究を進め、1m程度の距離において、1mm以下の精度での三次元形状を、30fpsを超える動画により、実時間で実現可能であることを実証してきており[1]、さらに、特殊なイメージセンサの開発により、情報処理上10kfpsを上回る速度での三次元形状取得の可能性を示してきた[2]。これらはレーザ光をミラーによりスキャンする手法を用いていることから、前述のステレオマッチング法に内在するマッチングに要する計算、マッチングに起因する誤差の影響は受けない一方、背景光に比べ強力なレーザ光を照射する必要があり、環境照度が変化した場合に照射レーザ光の調整が必要であるほか、ミラーのスキャンの機械的速度により三次元取得速度が律速されていた。

これらを踏まえ、本研究では、レーザ光によらない能動法を用いることで、撮影対象の制限から解放されることを目指すほか、背景光強度に依存しない撮影を可能としかつ、ミラーを用いたスキャンといった機械速度の制約から解放される能動型三次元撮像の実現を目指して、その実現に向けての制約条件、照射光量・背景光量・撮像速度に対する理論的な限界を明らかにすることを目指している。



左から研究グループで構築した三次元形状測定用イメージセンサボード、ミラーを用いたレーザスキャナー、取得した三次元形状

[1] Oike, M. Ikeda, and K. Asada, "Design and Implementation of Real-Time 3-D Image Sensor With 640x480 Pixel Resolution," IEEE Journal of Solid-State Circuits, Vo. 39, No. 4, pp. 622-628, Apr. 2004.

[2] S. Mandai, M. Ikeda, and K. Asada, "A 256x256 14k Range Maps/s 3-D Range-Finding Image Sensor Using Row-Parallel Embedded Binary Search Tree and Address Encoder," IEEE International Solid-State Circuits Conference (ISSCC), Dig. Of Tech. Papers, pp. 404-405, Feb. 2010.

### 2. 研究の目的

本研究では、

(a) 相関検波を用いた三角測量法による三次元形状計測に対して、背景光量、信号光量、検波周波数及び検波時間をパラメータとし、三次元形状計測可能範囲の定量的な評価を行うとともに、それを実測により証明する。

一般に、背景光量が増大するに従って、短時間の光蓄積により信号が飽和してしまうため、検波周波数を高くする必要があるが、それにより、短時間の蓄積あたりの信号光量の減少と雑音に起因する誤差の増大、検波回路における位相ずれといった問題により、計測限界を迎えることになる。一方、背景光量の少ない暗い環境においては、できる限り信号光が目立たないようにすることが求められるが、その場合においても、結果的に、センサー固有の雑音以下の信号検出が困難であるという理由から計測限界が存在する。これらの定量評価は実用的な計測システムの構築に当たって重要な指標となると考えられる。

(b) 相関検波を用いた三角測量法による三次元計測システムを実現するにあたっての、検波実現手法の検討

相関検波は、(1)イメージセンサアレイの外部において、高性能な検波器を実装する、(2)イメージセンサの各行もしくは数行毎に検波器を実装することで並列度を向上させる、(3)イメージセンサのピクセル中に検波器を実装することで速度性能の向上を図る、といった実装が考えられるが、いずれも検波性能・速度および三次元計測速度に対するトレードオフとなる。本研究では、(a)で検討した、光量および検波に関する実現可能範囲において、(1) - (3)のトレードオフを定量的に検討することで、三次元形状計測に対して最も適した実装手法を明らかにするとともに、その実現と実証を目指す。

(c) 光走行距離法を併用した三次元計測手法

の検討

三角測量法は、測距精度が距離の二乗に比例して劣化することから、10-20cm程度のベースラインに対しては通常の1-3m以上の遠距離の測定には誤差が大きくなりすぎる欠点が存在する。これに対して、光走行距離法では、信号光の届く限りにおいて、理論的には一定の精度にて距離測定が可能である。相関検波を利用することで、出射光と受信光の位相差の検出が可能であることから、遠距離に対しては、光走行時間法を併用することにより、近距離の対象に対する誤差1mm以下の高精度な三次元形状測定、遠距離の対象に対しても誤差1cm程度と一定の精度を有する三次元形状測定の実現可能性の検討を行う。この際(a)における解析結果を用いることで、光走行法を用いた三次元形状測定に対する照射光強度と測定距離限界に関しても明らかにする。

### 3. 研究の方法

(1) 相関検波を用いた三角測量法による三次元形状計測の検討

相関検波における背景光量、信号光量、検波周波数および検波時間に関する検討は、典型的なフォトダイオードの感度および暗電流等の雑音を加味したシミュレーションを用いて検討すると同時に、相関検波特性評価に用いるイメージセンサを設計試作し、実測を用いてシミュレーションとの照合を行うことで、定量的な評価を行う。なお、シミュレーションに際しては、アナログ回路による検波、AD変換後デジタル信号処理での検波等いくつかの回路方式に関する検討により、それぞれにおける光量に対する検波性能の評価を行う。これにより、実装毎の検波性能の指標が作成できるため、以降の研究に対して非常に重要な検討である。

また、検波方式と回路規模の評価も行うことで、各検波方式を、イメージセンサ外、行並列、ピクセル内にそれぞれ実装した場合の、イメージセンサとしての検波性能、実現可能解像度(ピクセルサイズ)およびそれらから決定される三次元形状取得性能(速度、解像度)に関する評価を行う。この評価は以下の研究(2)の遂行に当たって不可欠なものである。

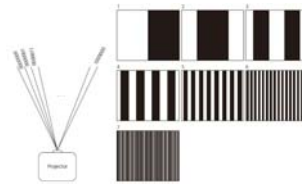
一方、検波特性の実測による評価は、強度および変調周波数可変のLED光源を導入し、フォトダイオード+検波回路により実現されるTEGを用いて行う。

以上の、理論的、シミュレーションおよび実測による定量的な評価による指標の作成が、平成23年度における主要な研究成果となる見込みである。

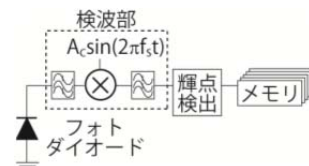
(2) 相関検波を用いた三角測量法による三次元計測システムの実現

三次元計測システムの実現に向けて、平成23年度中に上述の(1)項の検討結果に基づ

いたピクセル回路の設計、および三次元計測手法の検討を進める。三次元計測手法に当たっては、従来研究グループで実現してきた光切断法に加え、二次元パターン光投影法を実現するイメージセンサ面上での信号処理手法の検討を行う。二次元構造光投影としては、右図に示すような時間符号化法を用いた方式の検討を優先させる。これは、チップ面上での信号処理が規則性を持っており、ピクセル単位での並列動作に適していると考えられるからである。なお、時間符号化法では、プロジェクタの投影角に応じた空間コードを時分割に投影する手法であり、光切断法と比較して短時間で空間全体の符号化が可能となり、より高速化が可能と期待される。光切断法に関しても、(1)による検討結果を生かし、レーザを用いたシート光スキャンではなくDLPプロジェクタによる変調光の高速スキャンによる、高速化と同時に耐背景光性能の向上を目指したイメージセンサ構築の検討を行う。時間符号化二次元パターン投影手法による三次元計測手法を実現するイメージセンサの設計試作を行い、それをシステムとして構築し性能検証を行う。時間符号化二次元パターンをチップ面上でピクセル値を投影毎に読みだすことなく空間コードを得るためには、ピクセル中に、右図に示すような記憶回路を設けることが有効である。ただし、この方法ではピクセル回路規模が増大してしまう。このことから、本手法の有効性を示すためには、微細CMOSプロセスを活用し、回路面積の増大を最小化することが重要となる。そのため、イメージセンサの試作においては、その時点で利用可能な最も微細なプロセスを前提として研究を進める。



試作したイメージセンサは、カメラボードにレンズとともに搭載し、制御システムを用いてプロジェクタを制御すると同時に、イメー

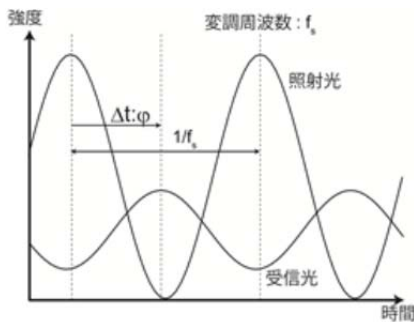


ジセンサのタイミング制御を行い、データを読み出す。読み出されたデータと空間コードに対応するプロジェクタの投影角の情報から奥行情報を計算することで、三次元形状測定が実現できる。本研究においては、平成24年度中に、相関検波を用い背景光以下の信号光強度による三次元形状測定を実時間

において高速（一般の動画速度である 30fps 以上）での実現を目指す。

(3) 光走行距離法を併用した三次元計測手法の検討

三角測量法では、単位ピクセルピッチに対する三次元計測精度は奥行の二乗で劣化する。このため、遠距離の測定に対しては、光の往復に要する時間（光走行時間：TOF）を用いた距離測定が有効である。TOF には、パルス状の信号の往復に要する時間を直接測定する手法と、変調光の位相から距離を測定する手法があるが、耐背景光性を生かすためには、変調光の位相を求める手法が有効である。変調光の位相を求める手法としては、ロックインピクセルと呼ばれる特殊なデバイス構造を用いる手法が[1]で提案されているが、汎用プロセスを用いた実現をめざし、ホモダイン検波手法の検討を行う。

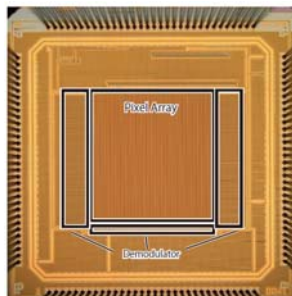


4. 研究成果

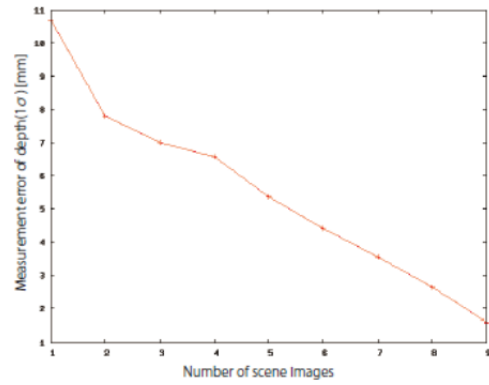
3. に述べた研究方法にしたがって、いくつかの研究成果を導いた。そのうち代表的なものを以下に 2 点成果としてあげる。

(1) 相関検波を用いた背景光に強い光切断法向けスマートイメージセンサ

検波回路の感度と光電流のダイナミックレンジの回路シミュレーション結果を下図に示す。検波回路の感度は Signal-to-Background Ratio(SBR) によって評価される。シミュレーションでは、光の強さと比例関係にある光電流の大きさを入力として用いたので、SBR を  $20\log(I_{sig, min}/I_{bg})$  と定義した。ただし、 $I_{bg}$  は背景光による光電流成分、 $I_{sig, min}$  は



試作チップ写真



測距誤差

検出可能な最小の光電流成分の振幅である。下図は、変調周波数を 1kHz とした場合の  $I_{bg}$ ,  $I_{sig, min}$  を実線で示したものである。最小の SBR は -26 dB、光電流のダイナミックレンジは 38.4 dB とシミュレーションされた。

測定結果

-1 感度と精度

検出精度に関しては以下の測定を行った。シート光を 1kHz で変調し、遮光版により 1% に減衰して 10 枚のシーン画像から 1 枚の真のシーン画像を作成し、それを用いて距離の測定誤差を見積もった。

-2 処理速度

3 次元画像を読み出す速度は 0.869 range maps/s であった。処理速度に関しては、注目領域を ROI ブロック単位で読み出すのではなく、任意の列を読み出せるようにデコーダを設置することで向上が期待できる。

(2) パタン光投影法を用いた背景光に強い三次元形状計測

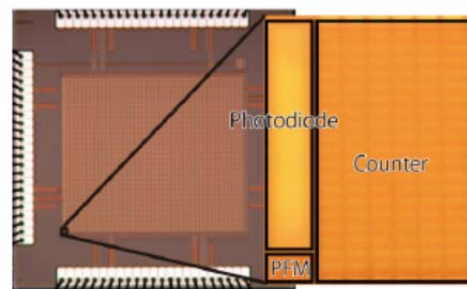


Fig. 1 Chip photograph

We fabricated this image sensor in 65nm standard CMOS process. A 4530 array of 30umx 37um pixels are formed on a 2mm x 2mm die. The photodiode is simply an n-well and p-sub. The die and pixel micrograph is shown in the Fig. 1.

At the frame rate of 10fps, we achieved the best signal to background ratio (SBR) of -5.5 dB. Next, we measured the possible best SBR achievable using this system. The

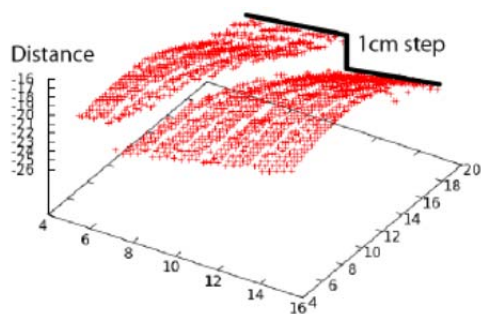


Fig. 2 Reconstructed 3-D image of a 1cm step

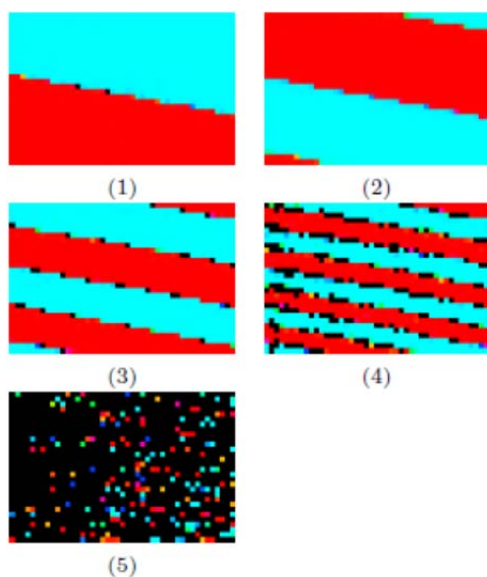


Fig. 3 Detection of stripes for a plane measured SBR is -21 dB at the frame rate of 0.01fps.

The similar phenomena can be observed, though less severe, when acquiring the image of the white plate, as shown in Fig. 3. This is because of limitations of the optical system attached to the sensor.

#### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 4 件)

- [1] H. Yabe, M. Ikeda, "A Structured Light 3-D Acquisition System with a CMOS Image Sensor for Background Suppression and Frequency and Phase Detection," ITE Transactions on Media Technology and Applications, Vol. 2 (2014) No. 2 p. 154-160, April 2014.
- [2] H. Yabe and M. Ikeda, "3-D Range Map Acquisition System Based on CMOS Image Sensor Using Time-Multiplexing

Structured Pattern," IEICE Trans. on Electronics, Vol. E95-C, No. 4, pp. 635-642, Apr. 2012.

- [3] S. Mandai, T. Nakura, T. Iizuka, M. Ikeda and K. Asada, "Cascaded Time Difference Amplifier With Differential Logic Delay Cell," IEICE Trans. on Electronics, Vol. E94-C, No. 4, pp. 654-662, Apr. 2011.
- [4] S. Mandai, T. Iizuka, T. Nakura, M. Ikeda and K. Asada, "1.0ps Resolution Time-to-Digital Converter based on Cascaded Time-Difference-Amplifier utilizing Differential Logic Delay Cells," IEICE Trans. on Electronics, Vol. E94-C, No. 6, pp. 1098-1104, June 2011.

[学会発表] (計 15 件)

- [1] H. Yabe and M. Ikeda, "A CMOS Image Sensor for In-Pixel Background Suppression and Frequency and Phase Detection for Structured Light 3-D Acquisition Systems," in Proceedings of the 2013 International Image Sensor Workshop, pp. 341-344, Jun. 2013.
- [2] T. Mastsushima and M. Ikeda, "CMOS Image Sensor for 3-D Range Map Acquisition With Pixel-Parallel Correlation In Region of Interest," in Proceedings of the 2013 International Image Sensor Workshop, pp. 353-356, Jun. 2013.
- [3] [Invited] M. Ikeda, "Introduction," IEEE International Solid-State Circuits Conference (ISSCC 2013), Scientific Imaging Forum, Feb. 2013.
- [4] [Invited] M. Ikeda, "High-Speed Real-Time Range-finding based on Triangulation by Focal Plane Image Processing," 4th Int. Symp. On Photoelectronic Detection and Imaging (ISPDI 2011), May 2011.
- [5] H. Yabe and M. Ikeda, "CMOS Image Sensor for 3-D range map acquisition Using Time Encoded 2-D Structured Pattern," International Image Sensor Workshop, Hokkaido, Japan, June 2011.
- [6] H. Yabe and M. Ikeda, IEEE International Solid-State Circuit Conference (ISSCC) Student Research Preview, Feb. 2012.
- [7] [Invited] M. Ikeda, "Introduction," IEEE International Solid-State Circuits Conference (ISSCC), Computational Imaging Forum, Feb. 2012.
- [8] H. Yabe and M. Ikeda in Report on IISW: A CMOS Image Sensor for In-Pixel Background Suppression and Frequency

and Phase Detection for Structured Light 3-D Acquisition Systems, Sep. 2013.

- [9] R. Ishikawa, M. Ikeda, "A Proposal for A Method of High Speed Texture Mapping with Dual Imager Core Chip" (デュアル・イメージコア・チップを用いた高速テクスチャマッピング手法の提案), IEICE General Conference, C-12-14, Mar. 2014. (in Japanese)
- [10] 矢部, 池田, "ピクセル面上での最小電圧回路を用いた線位置検出," IEICE Society Conference, C-12-15, Mar. 2014. (in Japanese)
- [11] 松島, 池田, 「ビニング読み出し処理と高速エッジ検出によるToF法および光切断法に基づく3次元撮像用CMOSイメージセンサ」, 電子情報通信学会総合大会, C-12-16, Mar. 2014. (T. Matsushima and M. Ikeda, "A 3D Image Sensor with Binning Readout and Fast Edge Detection Using ToF Method and Light-Section Method," IEICE Society Conference, C-12-16, Mar. 2014. (in Japanese))
- [12] X. Hu and M. Ikeda, "Evaluation of Background Light Suppression Characteristics and Range Accuracy for Time-of-Flight Image Sensors," ITE Technical Group on Information Sensing Technologies, Vol. 36, No. 38, IST2012-42, pp. 5-8, Sep. 2012.
- [13] H. Yabe and M. Ikeda, "A study on improving modulated light detection performance in the presence of background light," ITE Technical Group on Information Sensing Technologies, Vol. 36, No. 38, IST2012-43, pp. 9-12, Sep. 2012.
- [14] H. Yabe and M. Ikeda, "Measurement of a Pulse Frequency Modulator for Correlation Image Sensor," IEICE General Conference 2013, C-12-5, Mar. 2013 (in Japanese).
- [15] X. Hu and M. Ikeda, "Evaluation of Background Light Suppression Characteristic and Range Finding Accuracy for 3-D Measurement using Smart Image Sensor," ITE Technical Report, v. 36, n. 18, IST2012-12, pp. 27-30, March 2012.

〔図書〕 (計 0 件)

〔産業財産権〕

○出願状況 (計 2 件)

名称: イメージセンサ

発明者: 池田 誠, 松島多佳彦

出願者: 国立大学法人東京大学

種類: 特許

番号: 特願 2013-256973

出願年月日: 2013/12/12

国内外の別: 国内

名称: 固体撮像素子による高速三次元計測

発明者: 池田 誠, 太田 宗吾, 山口 琢己

出願者: 株式会社 Rosnes、国立大学法人東京大学

種類: 特許

番号: 特願 2013-156472

出願年月日: 2013/07/29

国内外の別: 国内

○取得状況 (計 0 件)

〔その他〕

ホームページ等

<http://www.mos.t.u-tokyo.ac.jp>

## 6. 研究組織

### (1) 研究代表者

池田 誠 (IKEDA, Makoto)

東京大学・大学院工学系研究科・教授

研究者番号: 00282682