

科学研究費助成事業 研究成果報告書

平成 26 年 6 月 16 日現在

機関番号：15301

研究種目：挑戦的萌芽研究

研究期間：2011～2013

課題番号：23650024

研究課題名(和文) 動的リコンフィギャラブルシステム向けの処理記述手法に関する研究

研究課題名(英文) The research on the application description technique for dynamically reconfigurable system

研究代表者

渡邊 誠也 (WATANABE, NOBUYA)

岡山大学・自然科学研究科・助教

研究者番号：90304336

交付決定額(研究期間全体)：(直接経費) 1,600,000円、(間接経費) 480,000円

研究成果の概要(和文)：本研究では、動作中にハードウェアの回路情報を変更することで効率的な処理の実現が期待できる動的リコンフィギャラブルシステム向けのアプリケーションを実装する際に、アプリケーションの生産的でかつ効率的な記述手法の開発を行った。動的リコンフィギャラブルシステムのアプリケーション実現において、プログラミング言語を用いたハードウェア設計の有効性、グラフィックスプロセッサ向けの記述言語の応用の可能性、抽象度の高いハードウェア記述手法の必要性を明確にした。

研究成果の概要(英文)：In this research, we developed the productive and efficient description technique of applications for dynamically reconfigurable system which can expect realization of efficient processing by changing the circuit on hardware during operation. In application implementation for dynamically reconfigurable systems, we clarified the availability of the hardware design using a programming language, the possibility of description languages for graphics processing units, and the necessity of high-level description technique for hardware.

研究分野：総合領域

科研費の分科・細目：情報学，計算機システム・ネットワーク

キーワード：リコンフィギャラブルシステム 言語処理系 記述言語 動的再構成 ハードウェア設計環境

科学研究費助成事業 研究成果報告書

平成26年 5月15日現在

1. 研究開始当初の背景

処理のハードウェア化はその処理に特化することで、汎用プロセッサを用いてソフトウェアで処理する場合に比べ性能の面および消費電力の面で共に優れている。しかし、汎用性においてソフトウェアに劣る。また、専用ハードウェアの開発には膨大なコストが必要となるという問題もある。

近年、汎用プロセッサによるソフトウェア処理の柔軟性と専用ハードウェアが有する高い性能を両立するデバイスとしてリコンフィギュラブルデバイスが注目されてきている。リコンフィギュラブルデバイスは、処理に応じて回路構成を変更することのできるハードウェアである。また、動作中に回路構成を変更することが可能な動的リコンフィギュラブルデバイスの研究も活発になってきている。これらのデバイスが、今後のコンピュータシステムの一部に組み込まれていくことが期待されているが、現時点においては、デバイス自体の構成方式やデバイス上で動作させるアプリケーションの設計技法等において、解決すべき課題はまだ多い。

そこで本研究では、これらの課題の中でのアプリケーションの設計手法、特に記述言語とその言語処理系に着目した。現状では、動的に構成を変更可能なデバイスにおいては、静的なリコンフィギュラブルデバイス向けの設計と同様な手法により必要となる構成情報をあらかじめ用意しておく手法がとられ、設計過程自体は静的な処理に留まっている。動的に構成を変更可能という特徴を活かすためには、設計手法にブレークスルーが必要であり、本研究では動的なデバイス向けの設計手法の開発を目指した。

2. 研究の目的

本研究では、動的リコンフィギュラブルシステム上にアプリケーションを実装する際の設計方式に関して、プログラミングおよびハードウェア記述手法とリコンフィギュラブルデバイスの制御手法に着目し評価と検討を行い、生産的かつ効率的なアプリケーション記述手法を明確にすることを目指した。

3. 研究の方法

本研究では、動的リコンフィギュラブルシステムのアプリケーション設計技術に関して、アプリケーションにおける処理の簡便かつ効率的な記述手法という観点から記述言語の比較検討を行うとともに、実際に記述言語とそのプロトタイプ処理系の開発に取り組む。これにより、効率性に優れて柔軟な特徴をもつ動的リコンフィギュラブルシステム

向けの処理記述手法を明確にする。具体的には、以下の計画で研究を進めた。

まず、既存のハードウェア記述言語とそれらの言語処理系の研究調査と動的リコンフィギュラブルデバイスに適した記述手法開発を中心に取り組む。具体的な方法は次のとおりである。

(1) 動的リコンフィギュラブルデバイス向けのアプリケーション記述言語の開発

既存のハードウェア記述言語およびプログラミング言語を用いたハードウェア設計手法に関する調査を元に、実行時にハードウェアの一部の構成を変更する機能をアプリケーションのプログラミング時において簡潔に記述する方式について検討し、動的リコンフィギュラブルデバイス向けのアプリケーション記述言語の開発を行う。また、いくつかのアプリケーションを実際に開発した記述言語を用いて記述し、記述方式の評価を行う。

(2) 動的なハードウェア構成情報の生成手法

実行時に動的にハードウェア構成情報を生成する手法を検討する。また、既存のハードウェア記述言語への変換手法の検討を行う。

(3) プロトタイプ言語処理系の開発

(1) で検討した記述方式を具現化するために、言語記述の処理をソフトウェアにて機能レベルでのシミュレーションと機能レベルの記述の検証を行える言語処理系の設計およびプロトタイプの言語処理系を開発する。

(4) 言語処理系の開発

(3) のプロトタイプ処理系に (2) の手法を実装し、動的にハードウェア情報を生成し、ハードウェアの一部を変更する機能をソフトウェアシミュレータ上で実現する。また、実現した処理系を用いて、提案手法の評価実験を行う。

(5) FPGA デバイスへの実装

既存のハードウェア記述への変換系を実現するとともに、(1) で作成したアプリケーションを市販の FPGA デバイスへ実装することを試みる。

4. 研究成果

(1) 動的リコンフィギュラブルシステムに関連するプログラミング環境の研究

実行時に処理の一部をより高性能な処理を実現可能な GPU (Graphics Processing Unit) へオフロードすることで、高性能な処理を実現する GPGPU (General Purpose computing on GPU) に着目し、そのハードウェア設計への適用について調査検討を行う

た。具体的には、GPGPU のプログラミング環境の一つである OpenCL について調査を行い、OpenCL のハードウェア設計への適用性を検討し、OpenCL を利用したハードウェア設計環境の実現に取り組み、OpenCL C から HDL を生成する処理系の開発を行った (学会発表⑦, ⑫)。データ並列の並列性を有する処理の記述には適しており、並列性をハードウェア設計に適用できることが明らかになったが、デバイスのリソースを有向に活用するには課題が残った。

また、OpenCL に比べ少ない記述量によるプログラミングが可能な OpenACC の調査を行い、OpenCL との比較評価を行った (学会発表⑤)。アプリケーションの生産性としては、OpenACC の有用性は明らかになったが、ハードウェア設計への適用については、今後の課題として残る。

(2) 動的リコンフィギュラブルシステム向けの記述手法の研究

既存のハードウェア設計環境である BYU (Brigham Young University) で開発された JHDL (Just-another Hardware Description Language) について調査を行い、動的再構成可能ハードウェアにおける処理を JHDL により記述する方式について検討するとともに、各種動的再構成手法に必要な記述手法と機能を明確にした (学会発表⑭)。JHDL による記述では、抽象度の低さがアプリケーション記述の際に問題となることが明らかになった。

(3) 抽象度のより高い既存のハードウェア記述言語に関する調査と処理系の実現

Verilog HDL や VHDL といった既存のハードウェア記述言語に比べ記述の抽象度が高い記述言語である NTT で開発された SFL (Structured Function description Language) とその拡張言語である NSL (Next Synthesis Language) に着目し、それらの調査と比較検討を行い (学会発表⑬)、動的リコンフィギュラブルシステムのアプリケーション記述への適用について検討した。パラメタライズにより少ない記述で多くのバリエーションのハードウェアを生成可能な点が動的な再構成に適していることが明らかになった (学会発表③)。

また、プログラミング言語 Scala を利用したハードウェア設計システムである Chisel (Constructing Hardware in a Scala Embedded Language) に関する調査を行ない、JHDL と同様に、アプリケーションの記述にはより抽象度の高い記述の必要性が求められるため、Chisel に対して抽象度を高めるための拡張を検討し、その処理系を実現し評価を行った (学会発表⑧)。また、アプリケーションに適した任意精度の演算器を容易に記述するための拡張について検討し、それを

実現する設計システムを構築した (学会発表①, ⑪)。

動的な記述とより簡潔な記述には Java ベースの JHDL に比較して Scala ベースの Chisel のほうが適していることが明らかになり、Scala ベースの言語設計に取り組んだ。

(4) アプリケーションのハードウェア設計に基づく動的リコンフィギュラブルシステムへの適用に関する研究

ハードウェア上に実現するアプリケーションとして、パターンマッチング処理、共通鍵暗号の AES、ブロック暗号 Camellia、ボードゲームの Blokus Duo、および遺伝子配列の解析処理に着目し、既存のハードウェア記述言語を用いたハードウェア設計、リコンフィギュラブルデバイスである FPGA (Field Programmable Gate Array) への実装を試み評価した (学会発表②, ④, ⑨, ⑩)。

また、それらの処理の動的リコンフィギュラブルシステムでの実現について検討した。リコンフィギュラブルシステムでのアプリケーションとしては、パターンマッチング処理に着目し、マッチング回路の動的な再構成を実現するハードウェアを提案するとともにその構成手法の検討と評価を行った (学会発表⑥)。動的な再構成により大幅な回路規模に削減ができることを明らかにしたが、ハードウェアとして設計する際の配置配線、パターンセットの更新への対応、効率的なメモリの利用の検討が今後の課題として残った。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[学会発表] (計 16 件)

① 森本貴宏, 渡邊誠也, 名古屋 彰, “任意形式の浮動小数点演算に対応したハードウェア設計環境の構築,” 電子情報通信学会 2014 年総合大会 情報・システムソサイエティ特別企画 学生ポスターセッション予稿集, ISS-P-203, p. 68, 2014 年 3 月 19 日, 新潟大学

② 藤井惇司, 渡邊誠也, 名古屋 彰: “遺伝子配列の解析における相同性検索の FPGA 実装,” 電子情報通信学会 2014 年総合大会 情報・システムソサイエティ特別企画 学生ポスターセッション予稿集, ISS-P-204, p. 69, 2014 年 3 月 19 日, 新潟大学

③ 栗谷本賢志, 渡邊誠也, 名古屋 彰: “SFL における設計要素パラメタライズのための構文拡張とその評価,” 第 39 回パルテノン研究会資料集, pp. 35-42, 2013 年 12 月 21 日, 中央大学

④ 山本歩夢, 渡邊誠也, 名古屋 彰: “Blokus Duo の SFL 記述による設計と FPGA 実装,” 第 39 回パルテノン研究会資料集, pp. 13-18, 2013 年 12 月 21 日, 中央大学

⑤ 小林直人, 渡邊誠也, 名古屋 彰: “GPGPU プログラミング環境としての OpenCL と OpenACC の比較評価,” 平成 25 年度 (第 64 回) 電気・情報関連学会中国支部連合大会 講演論文集, 20-2, pp. 258-259, 2013 年 10 月 19 日, 岡山大学

⑥ 野上将人, 渡邊誠也, 名古屋 彰: “動的再構成を用いたパターンマッチングハードウェア実現手法の検討と評価,” 電子情報通信学会 2013 年総合大会 情報・システムソサイエティ特別企画 学生ポスターセッション予稿集, ISS-P-169, p. 69, 2013 年 3 月 19 日, 岐阜大学

⑦ 友野 純, 渡邊誠也, 名古屋 彰: “OpenCL を用いたハードウェア設計環境実現のための HDL 変換系に関する検討,” 電子情報通信学会 2013 年総合大会 情報・システムソサイエティ特別企画 学生ポスターセッション予稿集, ISS-P-170, p. 70, 2013 年 3 月 19 日, 岐阜大学

⑧ 福田龍祐, 渡邊誠也, 名古屋 彰: “プログラミング言語 Scala を用いたハードウェア設計手法の効率化とその実装,” 第 38 回パルテノン研究会資料集, pp. 7-14, 2012 年 12 月 22 日, 東海大学

⑨ 濱口朋浩, 渡邊誠也, 名古屋 彰: “SFL/PARTHENON を利用したブロック暗号 Camellia のハードウェア実装,” 第 38 回パルテノン研究会資料集, pp. 31-36, 2012 年 12 月 22 日, 東海大学

⑩ 山先秀昌, 渡邊誠也, 名古屋 彰: “部分再構成可能 FPGA への AES 暗号回路の実装手法の検討,” 電子情報通信学会 2012 年総合大会 情報・システム講演論文集 1, D-18-4, p. 235, 2012 年 3 月 22 日, 岡山大学

⑪ 森本貴宏, 渡邊誠也, 名古屋 彰: “ハードウェア設計における浮動小数点演算器の精度評価手法に関する検討,” 電子情報通信学会 2012 年総合大会 学生ポスターセッション予稿集, ISS-P-233, p. 109, 2012 年 3 月 21 日, 岡山大学

⑫ 畑 広志, 渡邊誠也, 名古屋 彰: “OpenCL を用いたハードウェア設計環境の実現の検討,” 電子情報通信学会 2012 年総合大会 学生ポスターセッション予稿集, ISS-P-228, p. 104, 2012 年 3 月 21 日, 岡山大学

⑬ 栗谷本 賢志, 渡邊誠也, 名古屋 彰: “ハードウェア記述言語 NSL と SFL の比較と論理合成結果による評価,” 電子情報通信学会 2012 年総合大会 学生ポスターセッション予稿集, ISS-P-108, p. 8, 2012 年 3 月 20 日, 岡山大学

⑭ 古島直道, 渡邊誠也, 名古屋 彰: “動的再構成可能ハードウェアの設計における JHDL 利用手法の提案,” 情報処理学会/電子情報通信学会 第 10 回情報科学技術フォーラム (FIT 2011), C-011, pp. 407-412, 2011 年

9 月 9 日, 函館大学

6. 研究組織

(1) 研究代表者

渡邊 誠也 (WATANABE NOBUYA)

岡山大学・大学院自然科学研究科・助教

研究者番号: 90304336
