

## 科学研究費助成事業 研究成果報告書

平成 26 年 6 月 11 日現在

機関番号：10101

研究種目：挑戦的萌芽研究

研究期間：2011～2013

課題番号：23651143

研究課題名(和文)化合物半導体1次元ブラウンラチェットによる超低エネルギー電子輸送の検討

研究課題名(英文)Basic study on ultra low-power electron transport in compound semiconductor one-dimensional Brownian ratchet

研究代表者

葛西 誠也 (Kasai, Seiya)

北海道大学・情報科学研究科・准教授

研究者番号：30312383

交付決定額(研究期間全体)：(直接経費) 3,000,000円、(間接経費) 900,000円

研究成果の概要(和文)：無秩序に動き回る電子集団から一方向性の流れ(=電流)を生み出す電子ブラウンラチェットは、生体の仕組みをとりいれた素子であり、低エネルギーでの電子輸送を可能にする。本研究の目的は、化合物半導体の1次元構造であるナノワイヤに非対称ゲートを周期的に設けることで電子ブラウンラチェットを実現し、動作実証することである。ラチェット動作の鍵となる鋸歯状ポテンシャルを内包する構造をGaAsナノワイヤにくさび形の金属ゲートを配置した構造で実現した。本素子によりブラウンラチェット動作モードの一つであるフラッシングラチェット動作に成功した。半導体フラッシングラチェットの室温動作は世界初の成果である。

研究成果の概要(英文)：Electron Brownian ratchet device generates coherent current from randomly moving electrons, whose mechanism is inspired by the molecular level process of the mechanical motion in the biological systems. The purpose of this project is to create the electron Brownian ratchet device using a GaAs-based nanowire with multiple asymmetric gates and to demonstrate the current generation. We designed the device on the basis of 3D potential simulation and fabricated it. We succeeded in generation of coherent current by flashing ratchet operation at room temperature. This was the first achievement in the semiconductor-based Brownian ratchet devices.

研究分野：複合新領域

科研費の分科・細目：ナノ・マイクロ科学 ・ マイクロ・ナノデバイス

キーワード：ブラウンラチェット 1次元 化合物半導体 低エネルギー 電子輸送

### 1. 研究開始当初の背景

無秩序に振る舞う電子集団からコヒーレントな流れ(=電流)を引き出す電子ブラウンラチェットは、生体筋肉の力発生の分子レベルでのメカニズムに倣ったものであり、高効率かつ低エネルギーでの電流輸送を可能にする素子である。将来の低消費電力エレクトロニクスにおいて重要な役割を果たす素子と期待される。しかし、これまでブラウンラチェットの有用性は認識され複数の研究が報告されているものの、エレクトロニクス応用に欠かせない半導体素子での室温動作に成功した例はまだない。

### 2. 研究の目的

本研究の目的は、雑音やゆらぎを利用した超低エネルギー電子輸送を目指し、化合物半導体ナノワイヤチャンネルに非対称ゲートを周期的に設けた電子ブラウンラチェット素子を実現し、コヒーレント電子輸送の実験実証と、その評価検討を通して室温動作の指針を得ることである。

室温動作のための鍵となるのは、鋸歯状の周期ポテンシャルを形成しかつこれをフラッシング(ON/OFF)できること、1次元チャンネルとして電子の動きを電流方向に限定すること、および、ポテンシャルが室温と比較して十分大きくできることである。1次元チャンネルとして半導体ナノワイヤを採用し、非対称な形状のポテンシャルを形成するために非対称なショットキーゲートを用いる。ショットキーゲートに適切な電圧を印加することで所望の大きさのポテンシャルを形成しフラッシング可能である。

### 3. 研究の方法

ブラウンラチェットのメカニズムを電子に対してひきおこすために、半導体ナノワイヤ中に鋸歯状のポテンシャルを形成する必要がある。これを実現する素子構造を、3次元ポテンシャルシミュレーションを用いて設計する。設計した構造を化合物半導体ナノワイヤに多重ショットキーゲートを設けることで実現する。これまでに独自に構築したGaAs ナノワイヤ型電子デバイス作製プロセス技術を活用し設計した素子を作製し、試作素子の電流評価を通してラチェット動作を実証する。

### 4. 研究成果

(1) フラッシングラチェットは鋸歯状のポテンシャルのビルドアップと消失を繰り返すことで内部キャリアのゆらぎを活用しつつこれらを一方向に移動させ、電流を生成する。この動作原理にもとづき鋸歯状のポテンシャルを形成するデバイス構造を3次元ポテンシャルシミュレーションをもちいて設計した(図1)。同時に適切な電圧を印加することで100 meV以上の高さのポテンシャルを形成・消失可能であることを確認した。

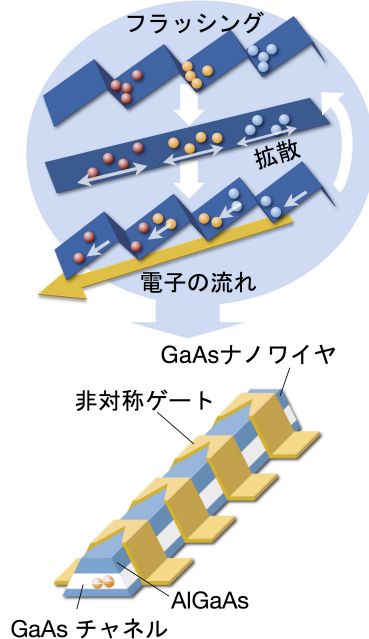


図1 ブラウンラチェット(フラッシングラチェットモード)原理と設計した素子の模式図.

まず1つの非対称ゲートを有するGaAs ナノワイヤ素子を試作し、非対称ポテンシャルが内部に形成されていることを電流-電圧特性とその温度特性から実験的に確認した。

以上の結果にもとづき、GaAs ナノワイヤに20個の非対称ゲートを配置した素子を試作し評価した。ポテンシャルをフラッシングするにあたっては、外部より周期信号をゲートに与える。本素子においては、1 MHz以上の信号を与えてフラッシングすることで、室温にて有意な電流を発生することに成功した(図2)。このような電流は、対称形ゲートを有する素子では観測されない。半導体素子をもちいたフラッシングラチェットの室温動作は世界初の成果である。生成された直流電流はフラッシング周波数に依存しており、明らかに非線形整流作用ではない。ポテンシャル周期や電子密度より理論的に生成電流を導いて実験的評価との比較検討を行い、実験的に得られた結果はフラッシングラチェット機構に基づくものであることを示した。

(2) 雑音やゆらぎから一方向性の電流を引き出すことを狙い、非周期的信号でのフラッシング電流生成の可能性を検討した。これが可能にあると、環境に存在する雑音やさまざまな電気電子機器から発せられる雑音から電力をとりだせる。非対称ポテンシャルを調節できるため、ダイオードの整流素子とくらべて小さな雑音からもエネルギーを取り出せる可能性がある。雑音としてランダムパルス列および帯域制限された白色雑音を用いた。理論的に完全な白色雑音では電流は生成

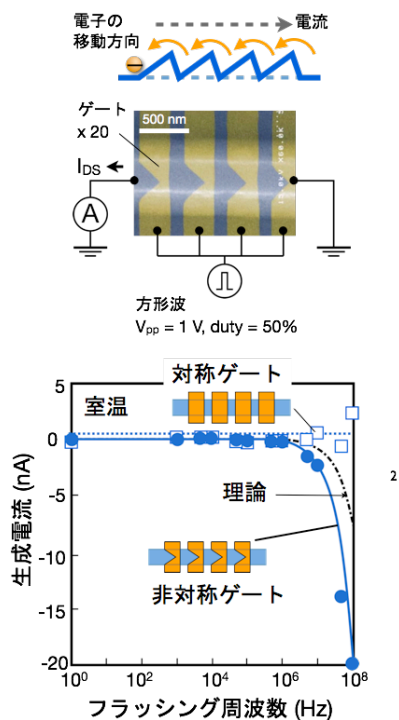


図2 試作素子とフラッシング電流のフラッシング周波数依存性。

されないと示されている。しかし現実の雑音は有限のスペクトル幅をもっている。これらによるフラッシング電流生成を試みた結果、どちらも室温にて一方向電流の生成に成功した。ランダム信号を用いたフラッシング電流の実験的観測も世界初である。白色雑音の場合、帯域制限することによって雑音の自己相関時間で特徴付けられる周期的成分が生まれ、これが電流生成に寄与していると考えられる。

(3) 生体におけるブラウンラチェットの動作効率 $\eta$ は50%といわれているが、上記(1)の場合では1%弱である。高効率化をめざして、フラッシング電流のフラッシング条件および素子構造依存性を調査した。フラッシング電流は、フラッシング信号のオフセットに強く依存し、ポテンシャルを形成・消失をきめるゲートしきい値電圧にオフセットすることで電流生成ができることを確認した。このことは、ゲート形状やナノワイヤサイズ的设计指針を与える。

フラッシング電流の非対称ゲート数依存性を評価した。生成電流の大きさはゲートの数に依存し、ゲート数の減少とともに電流が減少することがわかった。電流の減少は非対称ポテンシャル間の電子転送が確率的であり、一部転送に失敗していることを示している。一方、ゲート数が10以上であれば依存性が無くなり同じ特性が得られることを確認した。非対称ポテンシャルが多数存在すると各ポテンシャルで電子転送エラー減少

することから、非対称ポテンシャル多重化によってエラーの自己補償機能を実現されていることになる。そのモデルとしては、電子が少ない領域が相対的に正になり次の転送プロセスで電子を強く引き込むよう作用すること、素子中において電子の減少領域と増加領域が混在するとこれらが互いに相関して平均化され実効的にエラーが減少してみえたものと考えられる。

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計15件)

1. T. Tanaka, Y. Nakano, and S. Kasai, "Fabrication and Characterization of GaAs-based Nanowire Devices Having with Multiple Asymmetric Gates for Electrical Brownian Ratcheting", Jpn. J. Appl. Phys. vol. 52, no. 6, 06GE07 (6 pages) (2013).

2. T. Muramatsu, K. Miura, Y. Shiratori, Z. Yatabe, and S. Kasai, "Characterization of Low-Frequency Noise in Etched GaAs Nanowire Field-Effect Transistors Having  $\text{SiN}_x$  Gate Insulator", Jpn. J. Appl. Phys. vol. 51, no. 6, art. no. 06FE18 (5 pages) (2012).

[学会発表] (計73件)

1. S. Kasai, T. Tanaka, and Y. Abe, "Electron Brownian ratchet using a GaAs nanowire with multiple asymmetric gates", The 18th International Conference on Electron Dynamics in Semiconductors, Optoelectronics and Nanostructures (EDISON), July 22 - 26, 2013, Matsue, Japan.

2. T. Tanaka, Y. Nakano, and S. Kasai, "Fabrication and Characterization of A GaAs Nanowire Device Having Multiple Asymmetric Gates for Electrical Brownian Ratchet", 25th International Microprocesses and Nanotechnology Conference (MNC2012), Kobe, Japan, Oct. 30-Nov. 2, 2012.

3. S. Kasai, M. Sato, T. Tanaka, X. Yin, R. Kuroda, Y. Imai, "Nonlinear Behaviors in III-V Semiconductor Nanowires and Their Application to Information Detection and Processing", The First International Workshop on Information Physics and Computing in Nano-scale Photonics and Materials (IPCN), Sept. 7, 2012, University of Orleans, France (invited).

以下70件

[図書] (計2件)

1. S. Kasai, H.-Q. Zhao, Y. Shiratori, T. Mohamed, and S. N. Yanushkevich, "Boolean

Logic Circuits on Nanowire Networks and Related Technologies", Nanophotonic Information Physics, ed. M. Naruse, Springer, pp.115-143 (250 pages) (2014).

2. S. N. Yanushkevich, S. Kasai, G. Tangim, A. H. Tran, T. Mohamed, and V. P. Smerko, "Introduction to Noise-Resilient Computing", Synthesis Lectures on Digital Circuits and Systems, Morgan & Claypool publishers (152 pages) (2013).

[産業財産権]

○出願状況 (計 2 件)

名称：論理回路

発明者：葛西誠也

権利者：北海道大学

種類：特許

番号：特願 2011-232085

出願年月日：2011年10月21日

国内外の別：国内

名称：信号再生装置及び信号再生方法  
発明者：田所幸浩、一木輝久、葛西誠也  
権利者：豊田中央研究所、北海道大学  
種類：特許  
番号：特願 2011-282505  
出願年月日：2011年12月23日  
国内外の別：国内

○取得状況 (計 0 件)

[その他]

ホームページ等

<http://www.rciqe.hokudai.ac.jp/labo/ied/index.html>

## 6. 研究組織

(1) 研究代表者

葛西 誠也 (KASAI, Seiya)

北海道大学・大学院情報科学研究科・

准教授

研究者番号：30312383