

## 科学研究費助成事業（科学研究費補助金）研究成果報告書

平成 25 年 6 月 10 日現在

機関番号：11501

研究種目：研究活動スタート支援

研究期間：2011～2012

課題番号：23860010

研究課題名（和文） 擬相補型回路を用いた有機トランジスタ集積回路

研究課題名（英文） Organic integrated circuits using pseudo-CMOS circuit configurations

研究代表者：

福田 憲二郎 (FUKUDA KENJIRO)

山形大学・大学院理工学研究科・助教

研究者番号：40613766

研究成果の概要（和文）：

有機トランジスタを塗布手法で作製し、擬相補型集積回路に応用することで、印刷型有機トランジスタの良好な特性を実証した。印刷手法にはディスペンサ、インクジェットの各種印刷装置を用い、電極・半導体・絶縁膜のすべての材料において、インク化された材料を用いた。全工程を塗布手法によって作製された有機トランジスタにおいて、移動度  $1.0 \text{ cm}^2/\text{Vs}$ 、オンオフ比  $10^5$  以上という高い電気的性能を達成した。また、電極材料に室温で焼成するインクを用い、作製工程時に熱処理工程を必要としないトランジスタ・集積回路の駆動も実現した。擬相補型インバータ回路は  $5 \text{ V}$  でも良好に駆動し、通常の P 型有機インバータ回路と比して非常に良好な入出力特性を示した。擬相補型リングオシレータは  $20 \text{ V}$  で良好に駆動し、発振周波数  $300 \text{ Hz}$  という、全工程を塗布方式によって作製された有機集積回路としては世界最高水準の性能を達成した。

研究成果の概要（英文）：We fabricated the fully-solution processed organic thin-film transistors (TFTs) and pseudo-CMOS integrated circuits and demonstrated those TFTs and circuits were operated successfully. We used dispenser and ink-jet printing for the fabrication processes. We used solution of metal, semiconductor, and insulator. Fabricated fully-solution processed organic TFTs exhibited high electrical performance. Field-effect mobility exceeded  $1.0 \text{ cm}^2/\text{Vs}$  and on/off ratio exceeded  $10^5$ . Furthermore, we demonstrated the room-temperature processable solution-processed organic TFTs and integrated circuits by using room-temperature sintering silver nanoparticle ink. Fabricated fully-solution processed organic pseudo-CMOS inverter was operated even at low supply voltage of  $5 \text{ V}$  with excellent input-output characteristics. The fabricated 3-stage pseudo-CMOS ring-oscillator was operated at supply voltage of  $20 \text{ V}$ . The output wave shows a period of  $300 \text{ Hz}$ . This operation speed is quite high among the fully-solution processed organic integrated circuits.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2011 年度	1,300,000	390,000	1,690,000
2012 年度	1,200,000	360,000	1,560,000
総計	2,500,000	750,000	3,250,000

研究分野：電子デバイス・電子機器

科研費の分科・細目：

キーワード：有機トランジスタ、印刷プロセス、銀ナノ粒子インク、集積回路、フレキシブルエレクトロニクス

## 1. 研究開始当初の背景

有機トランジスタは、低温かつ印刷法で作製可能な次世代のトランジスタとして、従来の無機系トランジスタでは実現困難なデバイス応用が期待されている。応用の代表的例としてはフレキシブルディスプレイ、センサなどが挙げられる。有機トランジスタの特徴を最大限に生かすためには、その作製の全工程を「溶液プロセス」かつ「低温プロセス」で行うことが必要とされる。有機材料が有機溶媒に可溶であるという特徴を利用することで、インクジェット・スクリーンなど各種印刷プロセスが適用可能である。また、室温から高くても 100°C 以下の低温でのプロセスでデバイスを作製することで、プラスチックなどフレキシブルな基板上への作製が可能となる。以上より、フレキシブル・大面積性有機トランジスタによる集積回路が実現する。

実際の有機トランジスタの研究においては、蒸着での成膜プロセスが一般的である。例えば有機半導体材料として最も一般的に用いられているペンタセンは、低分子系材料であるために溶媒に不溶である。一般的に溶媒に可溶である高分子材料や、低分子に側鎖を付け可溶度を上げた材料では移動度などの性能が低分子系材料に劣るという現状がある。

集積回路の性能に目を向けると、蒸着系材料においては低電圧駆動・高速動作が実現可能段階を迎えつつある。IMEC は 2010 年、P 型材料であるペンタセンを有機半導体用いたリングオシレータを作製し、10 V 駆動においてシグナルディレイが 400 ns の回路作製に成功している。しかし、この成果は蒸着系半導体材料や金属電極を使用している。半導体材料を溶液プロセスで作製した回路では蒸着半導体を用いた場合と比較して周波数特性が悪い。またオール印刷/溶液プロセスでの集積回路では 2010 年での報告でもグラビア印刷による 5 段リングオシレータを作製し、100 V でシグナルディレイが 400 ms である。このようにオール印刷プロセスでの有機集積回路は世界的にも報告例が少なく、課題が残されている。また、有機トランジスタの課題としては、高移動度・高安定な N 型材料の作製が困難という問題がある。そのため、相補型回路の場合はさらに速度が遅くなる。実用化に向けてはこのような材料側の問題点も存在する。

## 2. 研究の目的

塗布半導体の応答特性の可能性を明らかにし、印刷電極によるインバータ回路、リングオシレータ回路の試作・評価までを行う。研究初期の段階としては、フォトリソグラフ

による微細電極を作製し、塗布型半導体材料の周波数応答特性の最大値を測定することを行う。その後印刷プロセスで作製した電極を用いたトランジスタの作製を行い、集積回路の試作・評価を行う。

## 3. 研究の方法

有機トランジスタを構成する「基板」、「ゲート電極」、「ゲート絶縁膜」、「有機半導体」、「ソース・ドレイン電極」それぞれの材料及び作製条件を最適化していく (図 1)。

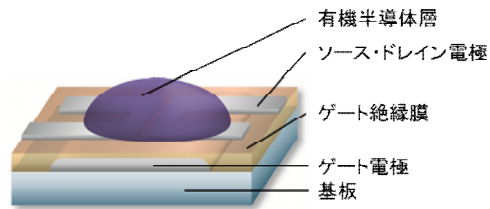


図 1 作製した有機トランジスタの断面構造図

P 型の半導体材料としてはペンタセンおよびチオフェン系材料 (PB16TTT) を主研究材料として用いた (図 2)。印刷電極としては銀ナノ粒子を用い、ディスペンサ装置、インクジェット装置の 2 種類の印刷手法を用いて描画を行った。銀ナノ粒子インクとは、直径 10 nm ~ 100 nm 程度の銀粒子の周りに保護分子がついている材料であり、有機溶媒に分散可能なため、インク化することができる材料である。このインクを成膜したのち、加熱・焼成することによって保護分子が外れ、銀粒子同士が融着することによって導電性が発現する (図 3)。

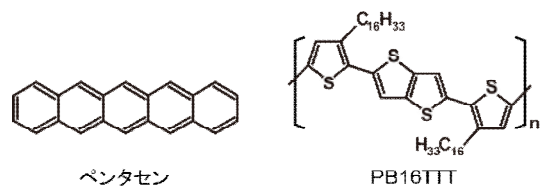


図 2 使用した有機半導体材料

以上の材料でトランジスタ単体の動作を確認したのち、擬相補型インバータ、リングオシレータ回路の動作までを行う。その後擬相補型インバータ回路 (図 4)、3 段リングオシレータの作製を行う。インバータ回路の特性から回路構成の最適化・トランジスタ特性

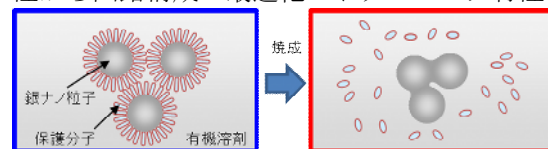


図 3 銀ナノ粒子インク

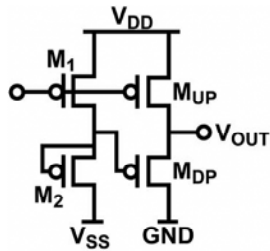


図4 擬相補インバータ回路図

の変調など適切なフィードバックをかけ、最終的にオール印刷プロセスでの擬相補型リングオシレータの発振を目指す。

#### 4. 研究成果

##### (1) 室温焼結型銀ナノ粒子を用いた有機トランジスタ・擬相補型インバータ作製

室温焼結型銀ナノ粒子をディスペンサ装置によって描画することにより、良好な電極を作製することに成功した（最小チャンネル長：50  $\mu\text{m}$ ）。作製した細線の抵抗率を測定したところ、30°Cの焼成温度でも400  $\mu\Omega\text{cm}$ という値が得られ、室温による焼成でも導電性を発現した（図5）。

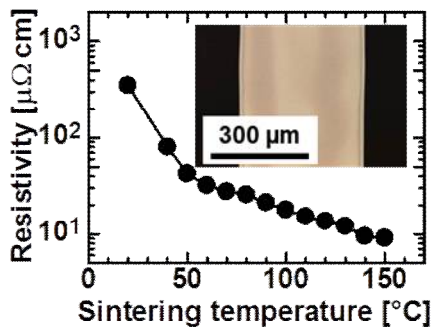


図5 描画した銀電極の抵抗率

この銀ナノ粒子を用いて全工程100°C以下のプロセス温度による全塗布型有機トランジスタ単体を作製した（図6）。絶縁膜にはテフロン、半導体材料にはPB16TTTを用いた。作製したトランジスタは100 Vの駆動電圧でも良好な駆動を示し、得られた移動度は0.1  $\text{cm}^2/\text{Vs}$ であった（図7）。また長時間駆動安定性も問題ないレベルであることを確認した。

この電極を用いて、室温焼成による擬CMOSインバータ回路の作製を行った。その結果、30°Cという室温での電極焼成においても回路の良好駆動を達成した。インバータ回路は7.5 Vまで安定に駆動し、得られたゲインの最大値は30であった（図8）。この値はP型のみを用いたインバータ回路としては非常に高い値である。

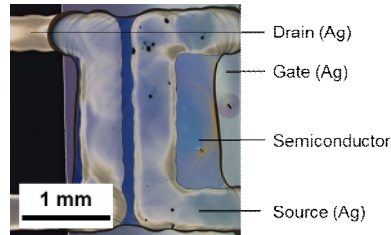


図6 作製した有機トランジスタ写真

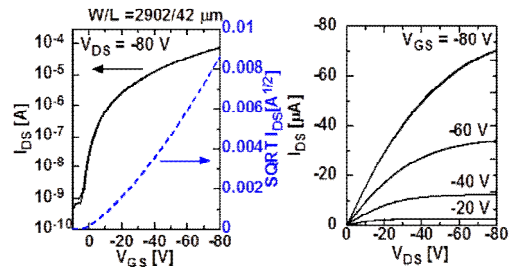


図7 全塗布型トランジスタの電気的特性

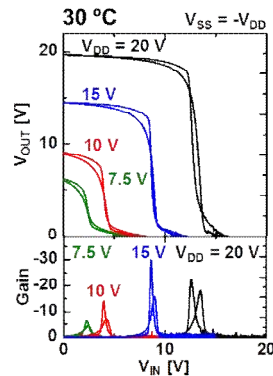


図8 擬相補型インバータ回路特性

##### (2) インクジェット装置を用いた印刷型有機トランジスタ作製

インクジェット装置を用いて、有機トランジスタおよび集積回路の作製と評価を行った。描画する下地表面の表面エネルギーの制御と印刷条件の最適化を行うことにより、チャンネル長10  $\mu\text{m}$ 以下の短チャンネルトランジスタの作製に成功した（図9）。フィルム基板上に印刷電極を用いた有機トランジスタを作製し、移動度 0.1  $\text{cm}^2/\text{Vs}$ 、オンオフ比  $10^5$ 以上という良好な特性を得た。作製したトランジスタに機械的歪みを加えたところ、曲率半径4 mm、1.6%の歪みまでの機械的耐性を有していた（図10）。これは蒸着電極を用いた場合と同程度の特性であり、印刷電極を用いたフレキシブルエレクトロニクス応用への可能性を実証した。

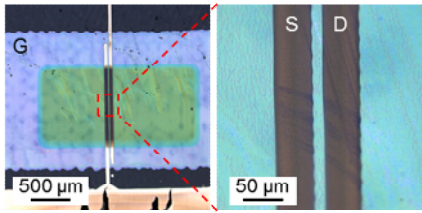


図 9 インクジェット装置を用いて作製した有機トランジスタ写真

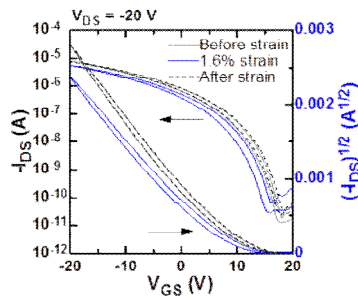


図 1 0 有機トランジスタの歪み印加時の特性変化

さらに、全印刷型有機トランジスタの実現に向けて、フレキシブル基板上に全工程を印刷手法によってトランジスタを作製した(図 1 1)。有機半導体層には企業から提供された新規材料を用いた。ソース・ドレイン電極表面を修飾する SAM の有無によるトランジスタ特性を詳細に評価した結果、電極の表面を適切な材料で修飾することにより、移動度  $1.0 \text{ cm}^2/\text{Vs}$  を超える高い特性を達成した。

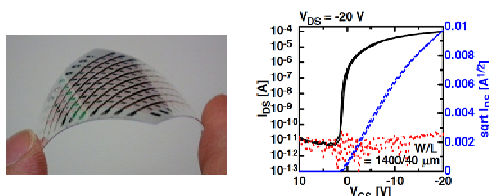


図 1 1 フレキシブル基板上全塗布型有機トランジスタ写真と電気的特性

全印刷型擬相補型インバータ回路を作製し、5 V での良好な出力特性を確認した。また擬相補型リングオシレータを作製し、20 V での発振周波数  $300 \text{ Hz}$  という値を得た(図 1 2)。これは全印刷型有機集積回路としては極めて良好な応答速度である。

以上のように、本研究においては印刷方式によって作製した有機トランジスタ・集積回路の良好な駆動、特性を多角的に実証した。全工程を塗布手法によって良好に駆動するトランジスタが実現可能であることを示した。また、擬相補型回路構成を用いることで、フレキシブル基板上への高性能な有機集積

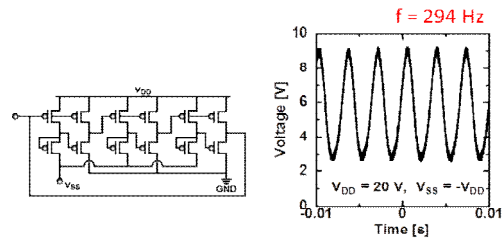


図 1 2 作製した擬相補型リングオシレータ回路図と出力特性

回路の実現が可能であることが示された。これらは安価な基板上への有機集積回路の作りこみを可能とする成果である。また、擬相補型将来の印刷プロセスによる低コスト・大面積なエレクトロニクスを実現するための重要な成果である。

### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計 4 件)

① 福田憲二郎、時任静士, 印刷プロセスによるフレキシブルトランジスタの実現. 日本機械学会誌, 115, 463-466 (2012). (査読無し)

② Kenjiro Fukuda, Tomohito Sekine, Yu Kobayashi, Yasunori Takeda, Masahiro Shimizu, Naoya Yamashita, Daisuke Kumaki, Mitsunori Itoh, Minami Nagaoka, Takami Toda, Sayaka Saito, Masato Kurihara, Masatomi Sakamoto, and Shizuo Tokito, Organic integrated circuits using room-temperature sintered silver nanoparticles as printed electrodes. Organic Electronics, 13, 3296-3301 (2012). (査読有り)

③ Kenjiro Fukuda, Tatsuya Suzuki, Daisuke Kumaki, and Shizuo Tokito, Reverse DC bias stress shifts in organic thin-film transistors with gate dielectrics using parylene-C. Physica Status Solidi A, 209, 2073-2077 (2012). (査読有り)

④ Kenjiro Fukuda, Tomohito Sekine, Yu Kobayashi, Daisuke Kumaki, Mitsunori Itoh, Minami Nagaoka, Takami Toda, Sayaka Saito, Masato Kurihara, Masatomi Sakamoto and Shizuo Tokito, Stable organic thin-film transistors using full solution-processing and low-temperature sintering silver nanoparticle inks. Organic Electronics, 13, 1660-1664 (2012). (査読有り)

〔学会発表〕(計 12 件)

- ① (招待) 福田憲二郎, 時任静士, Printed Organic TFTs and Integrated Circuits. nanotech 2013 シーズ&ニーズセミナー B Applications of Nanotechnology in Electronics, Energy and Mobility, 東京ビッグサイト, 東京都, 2013 年 1 月 31 日.
- ② (招待講演) 福田憲二郎, 時任静士. 印刷で作る有機 TFT の高性能化とフレキシブルデバイスへの応用 マイクロ・ナノファブリケーション研究会第 18 回公開研究会, 回路会館, 東京都, 2012 年 12 月 11 日.
- ③ (Poster) Kenjiro Fukuda, Takuma Kobayashi, Tatsuya Suzuki, Daisuke Kumaki, Shizuo Tokito, Reverse DC-bias Stress Effect for Organic Thin-film Transistors with Parylene Dielectric Layers. 2012 Materials Research Society Fall Meeting & Exhibit, P9.13, Hynes Convention Center, Boston, MA, USA, 29th, November (2012).
- ④ (Poster) Kenjiro Fukuda, Tomohito Sekine, Yu Kobayashi, Yasunori Takeda, Masahiro Shimizu, Daisuke Kumaki, Masato Kurihara, Masatomi Sakamoto, Shizuo Tokito, Organic Thin-film Transistors and Integrated Circuits Using Low-temperature Processed Printed Electrodes. 2012 Materials Research Society Fall Meeting & Exhibit, P9.12, Hynes Convention Center, Boston, MA, USA, 29th, November (2012).
- ⑤ (Oral) Kenjiro Fukuda, Tatsuya Suzuki, Daisuke Kumaki, and Shizuo Tokito, DC Bias-stress effect for organic thin-film transistors with parylene-C dielectric layers. 2012 Solid State Devices and Materials (SSDM2012), M2-3, Kyoto International Conference Center, Kyoto, Japan, 25th, September (2012).
- ⑥ (口頭発表) 福田憲二郎, 引地健太, 竹田泰典, 南木 創, 小林拓磨, 関根智仁, 熊木大介, 時任静士, インクジェット銀電極を用いたフレキシブル有機トランジスタの実現. 第 73 回応用物理学会学術講演会, 12p-H2-9, 愛媛大学-松山大学, 愛媛県, 2012 年 9 月 12 日.
- ⑦ (口頭発表) 福田憲二郎, 鈴木達也, 小林拓磨, 熊木大介, 時任静士, パリレン-C 絶縁膜を用いた有機トランジスタの逆バイア

スストレス効果. 第 73 回応用物理学会学術講演会, 12a-H2-5, 愛媛大学-松山大学, 愛媛県, 2012 年 9 月 12 日.

⑧ (Poster) Kenjiro Fukuda, Tomohito Sekine, Yu Kobayashi, Yasunori Takeda, Masahiro Shimizu, Naoya Yamashita, Daisuke Kumaki, Masato Kurihara, Masatomi Sakamoto, and Shizuo Tokito, Integrated Circuits using Organic TFT Devices with Printed Silver Nanoparticles Electrodes Sintered at Room Temperature. 2012 International Conference on Flexible and Printed Electronics (ICFPE2012), S12-P6, The University of Tokyo, Tokyo, Japan, 7<sup>th</sup>, September (2012).

⑨ (口頭発表) 福田憲二郎, 鈴木達也, 熊木大介, 時任静士. パリレン/テフロン二層型絶縁膜を用いた有機薄膜トランジスタの DC バイアストレス安定性改善. 2012 年春季第 59 回応用物理学関係連合講演会, 12.9 有機トランジスタ, 17p-F9-3, 早稲田大学, 東京都, 2012 年 3 月 16 日.

⑩ (POSTER) Kenjiro Fukuda, Tomohito Sekine, Yu Kobayashi, Yasunori Takeda, Daisuke Kumaki, Masato Kurihara, Masatomi Sakamoto, Shizuo Tokito All Solution-processed Organic TFTs with Electrodes Prepared by Room-temperature Sintering Silver Nanoparticle Ink. Material Research Society (MRS) Spring Meeting, K5.35, Moscone West Convention Center, San Francisco, USA, 9<sup>th</sup> - 13<sup>th</sup>, April (2012).

⑪ (口頭発表) 福田憲二郎, 関根智仁, 小林悠, 竹田泰典, 清水雅浩, 山下尚哉, 熊木大介, 栗原正人, 坂本正臣, 時任静士, 室温焼成印刷銀電極を用いた有機電子回路. 2012 年春季第 59 回応用物理学関係連合講演会, 12.9 有機トランジスタ, 16p-F9-10, 早稲田大学, 東京都, 2012 年 3 月 16 日.

⑫ (ポスター発表) 福田憲二郎, 小林 悠, 竹田泰典, 関根智仁, 熊木大介, 栗原正人, 坂本政臣, 時任静士, 室温焼結型銀ナノ粒子を用いた塗布系有機トランジスタ. 2011 年秋季第 72 回応用物理学会学術講演会, 12.9 有機トランジスタ, 30a-R-9, 山形大学, 山形県, 2011 年 8 月 30 日.

〔産業財産権〕

○出願状況 (計 1 件)

名称: 薄膜の形成方法

発明者：福田 憲二郎  
権利者：福田 憲二郎  
種類：特願  
番号：2013-046492  
出願年月日：2013年3月8日  
国内外の別：国内

〔その他〕

ホームページ等

<http://tokitolabo.yz.yamagata-u.ac.jp/html/index.html>

## 6. 研究組織

### (1) 研究代表者

福田 憲二郎 (FUKUDA KENJIRO)

山形大学・大学院理工学研究科・助教

研究者番号：40613766