

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 3 日現在

機関番号：12301

研究種目：基盤研究(B)

研究期間：2012～2014

課題番号：24300014

研究課題名(和文) 符号・信号処理技術アシスト高速信号伝送による高性能ネットワークセントリックLSI

研究課題名(英文) Network-centric LSIs based on high-speed data transmission assisted by coding and signal processing techniques

研究代表者

弓仲 康史 (YUMINAKA, Yasushi)

群馬大学・大学院理工学府・准教授

研究者番号：30272272

交付決定額(研究期間全体)：(直接経費) 10,500,000円

研究成果の概要(和文)： 微細化・低電圧化・高速化された先端VLSIシステムにおいては、配線の激増、ノイズの増大、波形劣化等、配線に起因する諸問題が深刻となる。本課題では、集積回路システムにおける高速信号伝送の実現を目的として、符号化・信号処理技術を融合させた配線主体の「ネットワークセントリック集積回路」の設計技術の考察を行った。主な研究成果は、(1)スペクトルシェーピングに基づく高効率符号化とその高速信号伝送への適用に関する検討および(2)伝送路の実測パラメータに基づくシグナルインテグリティ評価環境の構築である

研究成果の概要(英文)： In advanced low-voltage high-speed VLSI systems, channel bandwidth limitation becomes a crucial problem as the required data rate communication increases, as high-frequency channel loss significantly degrades transmission performance. In this research, we have proposed network-centric VLSI systems based on following techniques to overcome the issues; (1)Efficient coding techniques for high-speed data transmission based on spectral shaping techniques, (2) Co-simulation environment to evaluate high-speed serial links using measured transmission characteristics.

研究分野：集積回路工学

キーワード：高速インタフェース VLSIシステム 等化回路 多値情報処理 時間領域情報処理 符号化 プリエン
ファシス シグナルインテグリティ

1. 研究開始当初の背景

近年、トランジスタ素子の微細化による集積回路システムの高性能化が進展する一方、配線の寄生素子(抵抗、容量成分)に起因する波形劣化のため高速信号が伝送できず、システム全体の動作速度が配線に律速され始めている。すなわち、素子の高速化に配線の情報伝送能力が追従できない問題が顕在化しており、電源電圧の低下、ノイズの増大等も深刻となっている。一方、携帯電話等の無線通信においては、低品質な伝送路の高速通信を可能とする高度な符号技術、および劣化信号を整形する波形等化技術が実用化されている。

このような背景に基づき、本研究では、符号化・波形等化等の通信技術・信号処理技術がVLSIシステムの高性能化に適用可能な点に着目した「配線の高性能化を主体とした(ネットワークセントリック)集積回路の設計」を新規な研究着眼点とする。

2. 研究の目的

集積回路システムの情報伝送で用いられるデジタル信号は振幅に情報を有しているため、微細化により電源電圧が低下すると、信号振幅の低下により相対的にノイズが増大し、回路の性能が劣化する。これに対して本研究では、低電圧向けの情報表現および伝送路に適したスペクトル形状を有する符号化に着目したスペクトルシェーピングに基づく高効率符号化とその高速信号伝送への適用に関する検討を行う。

高効率符号化の例として、「パルス位置を変化させるパルス位置変調(PPM: Pulse Position Modulation)方式に着目し、情報を時間軸で表現する手法」を採用する。PPM方式を用いた情報表現は、時間軸で表現された信号情報を検出する回路がデジタル回路で構成されるため、微細化により時間分解能の精度向上が可能であるなど、今後の集積回路の微細化・低消費電力化のトレンドに有効な技術と考えられる。さらに、これらの高速信号の伝送品質の評価を目的としたシグナルインテグリティのシミュレーション環境の構築を本研究の目的とする。

3. 研究の方法

集積回路システムにおける高速信号伝送の問題点である伝送波形劣化の軽減を目的として、時間領域情報表現および高効率符号化技術に着目した符号化による波形整形技術の考察とそのシミュレーション技術に関する検討を、以下の2つのサブテーマに基づき実施する。

(1)「スペクトルシェーピングに基づく高効率符号化手法とその高速信号伝送への適用に関する検討」

多値信号および時間領域に情報を有するPPM信号等を用いた高速・高効率な情報伝送を可能とする周波数効率のよい符号化に関する検討を行う。特に符号化により、信号のスペクトル形状を変更可能であることに着目し、伝送路に応じた符号化を行うスペクトルシェーピングの概念に基づき、帯域制限された伝送路、容量結合線路等の種々の伝送路による符号化の有効性を検討する。

(2)「伝送路の実測パラメータに基づくシグナルインテグリティ評価環境の構築」

高速信号伝送のシミュレーション・評価のためには、回路シミュレータにおける伝送路のモデル化が重要となる。本研究では、伝送路の実測データ等を用いた伝送路モデルに基づくCo-simulationにより、高精度なシグナルインテグリティ評価が可能なシミュレーション環境の構築を検討する。

4. 研究成果

(1)「スペクトルシェーピングに基づく高効率符号化手法とその高速信号伝送への適用に関する検討」

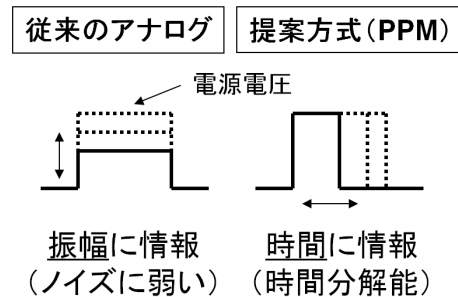


図1: PPM符号化に基づく時間領域情報表現 (左:通常のデジタル信号波形、右:PPM符号化波形)

信号のパルス位置を時間的にシフトさせるパルス位置変調(PPM)方式に着目したデータの時間領域表現の検討を行った。PPM方式を用いたデータ伝送方式は、図1に示すように、(1)PWM(パルス幅変調)方式と比較して時間領域情報検出回路を簡略化可能、(2)配線の帯域制限の影響により波形の振幅情報が劣化しても時間軸情報は保存されるため、低電圧高速信号伝送に有効であると共に耐ノイズ性にも優れるなどの特徴を有する。しかしながら、PPM方式で n ビットを多値(2^n 値)伝送する場合、 $1/2n$ の高精度な時間分解能が必要となり、時間情報検出回路の実現が困難となる。

以上の問題を解決するために本研究では、PPM信号の振幅を多値化し、時間と振幅を用

いた 2 次元情報表現方式を新たに提案し、8 値情報伝送(時間領域に 2 ビット、振幅領域に 1 ビット)を対象に、回路シミュレーションと FPGA 実装によってその有効性を実証した。その結果、従来の 8 値 PPM 方式と比較して、検出回路の時間分解能精度要件を半分に緩和可能であることを明らかにした。

また、従来の 2 値信号(0,1)以外の高効率符号化として、多レベル信号で情報を表現する多値符号化の高速信号伝送への適用に関する検討を行った。多値信号伝送の利点は、(1)例えば 4 値符号化では、2 値信号 2 ビットを同時に伝送可能であるため、配線数のみならず信号の伝送レートを半分にすることが可能である。その結果、伝送路の帯域制限による波形劣化の影響も半減することができる、(2)データの伝送レートを軽減することにより、波形整形回路等の動作周波数も低減可能である。シミュレーションおよび任意波形発生器を用いた 4 値信号伝送のアイパターンによる評価を行うと共に、4 値符号化が有利な伝送路条件等の考察を行った。

(2) 「伝送路の実測パラメータに基づくシグナルインテグリティ評価環境の構築」

高速信号伝送回路の設計においては、シグナルインテグリティの評価およびそのシミュレーション環境の構築が要求される。その際、伝送路のモデリングが重要となるため、本研究では、作成したテスト基板の伝送路特性をベクトルネットワークアナライザにより測定し、実測データをもとにシミュレーションを行い、符号化の適用とそのスペクトルシェーピングの高速信号伝送の有効性の評価を実施した。

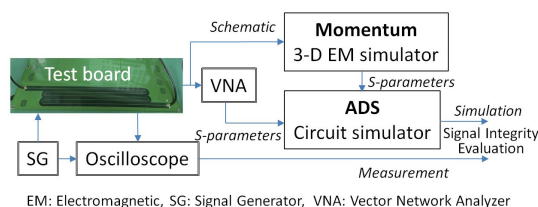


図 2: シグナルインテグリティ評価のための協調シミュレーションフロー

具体的には、図 2 に示すように、試作した評価ボードの伝送路の伝搬特性(S(2,1)特性)を実際に測定し、回路シミュレータの伝送路モデルとして利用することにより、高精度な Co-simulation を実施した。さらに、伝送路構造の電磁界解析により得られた伝送路モデルとの比較検討も行った。

4 値符号化により、送信レートを 1/2 に軽減することにより、バイナリ信号(通常の信号表現)にて完全に潰れているアイパターンに対し、4 値符号化を用いることでアイを開き、正確な信号伝送が実現可能であることが確認できた。ビットエラーレート等の指標を用いた信号伝送品質の評価が今後の課題となる。

5 . 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計 9 件)

[1] Y. Yuminaka, Y. Takada and T. Okada, Comparison of Spectrally Efficient Coding Techniques for High-Speed VLSI Data Transmission, Journal of Multiple-Valued Logic and Soft Computing, 査読有, Accept 2015(In Press).

[2] Y. Yuminaka and Y. Takada, Comparison of NRZ and 4-PAM Coding for High-Speed VLSI Data Transmission, Key Engineering Materials, 査読有, Vol.643, pp.141-147, 2015. DOI: 10.4028/www.scientific.net/KEM.643.141

[3] Y. Iijima, Y. Takada and Y. Yuminaka, High-speed data communication for VLSI interconnections using multiple-valued signaling with Tomlinson-Harashima Precoding, IEICE Trans on Information & Systems, 査読有, Vol.E97-D, No.9, pp.2296-2303, 2014. DOI: 10.1587/transinf.2013L0P0021

[4] Y. Yuminaka and Y. Takada, Coding Techniques for High-Speed Data Transmission based on Spectrum Shaping, Key Engineering Materials, 査読有, Vol.596, pp.204-209, 2014. DOI:10.4028/www.scientific.net/KEM.596.204

[5] Y. Iijima and Y. Yuminaka, High-Speed Data Transmission using Tomlinson-Harashima Precoding, Key Engineering Materials, 査読有, Vol.596, pp.199-203, 2014. DOI:10.4028/www.scientific.net/KEM.596.199

[6] Y. Yuminaka and M. Okui, Multiple-Valued Pulse-Position Modulation Techniques for Efficient Data Transmission, Key Engineering Materials, 査読有, Vol. 534, pp.233-238, 2013. DOI:10.4028/www.scientific.net/KEM.534.233

[7] Y. Yuminaka, S. Ishida and K. Henmi, A 2nd-Order PWM Pre-Emphasis Technique and Its Experimental FPGA Implementation, Key Engineering Materials, 査読有, Vol. 534, pp.227-232, 2013. DOI:10.4028/www.scientific.net/KEM.534.227

[8] Y. Yuminaka and K. Kawano, A Bandwidth-Efficient Ternary Signaling Scheme for 1-D Partial-Response Channels, Journal of Multiple-Valued Logic and Soft Computing, 査読有, Vol.19, No.1-3, pp.271-282, 2012.

<http://www.oldcitypublishing.com/journals/mvlsc-home/mvlsc-issue-contents/mvlsc-volume-19-number-1-3-2012/mvlsc-19-1-3-p-271-282/>

[9] Y. Yuminaka and K. Kawano, A Dicode Signaling Scheme for Capacitively Coupled Interface, Key Engineering Materials, 査読有, Vol. 497, pp.296-305, 2012. DOI:10.4028/www.scientific.net/KEM.497.296

〔学会発表〕(計 17 件)

[1] Y. Yuminaka and Y. Iijima, Experimental Measurements of Multiple-Valued Signaling with Tomlinson-Harashima Precoding for High-Speed Serial Links, 24th International Workshop on Post-Binary ULSI Systems, Waterloo (Canada), May 17, 2015.

[2] 眞下 和樹, 横島 直樹, 飯島 洋祐, 弓仲 康史, 無線補助通信を用いた適応型送信イコライザ回路に関する検討, 第5回電気学会東京支部栃木・群馬支所合同研究発表会, ETG-15-39, 宇都宮 2015年3月2日(優秀発表賞受賞).

[3] 石神 貴識, 弓仲 康史, 多値信号伝送のシグナルインテグリティ解析に関する基礎的考察, 多値論理とその応用研究会技術研究報告, MVL15-16, 沖縄 2015年1月11日.

[4] T. Okada, T. Ishigami and Y. Yuminaka, Comparison of Binary and Other Coding Techniques Using Different Channel Profiles, 6th International Conference on Advanced Micro-Device Engineering, P104, Kiryu, Dec 5, 2014.

[5] 岡田 孟真, 高田 裕貴, 弓仲 康史, 多値 PWM 符号化に基づく高効率信号伝送方式, 第27回回路とシステムワークショップ, pp.294-299, 淡路島, 2014年8月5日.

[6] Y. Yuminaka, Y. Takada, T. Okada and Y. Iijima, Comparison of Spectrally Efficient Coding Techniques for High-Speed Serial Links, Proc. 44th Int. Symp. Multiple-Valued Logic, pp.150-154, Bremen (Germany), May 20, 2014.

[7] Y. Iijima and Y. Yuminaka, Evaluation of high-speed interfaces for VLSI systems using Tomlinson-Harashima Precoding, IEEE Proc. 44th Int. Symp. Multiple-Valued Logic, pp.138-143, Bremen (Germany), May 20, 2014.

[8] 横島 直樹, 飯島 洋祐, 弓仲 康史, 多値符号化技術を用いた高速デジタル信号伝送に関する研究, 第4回電気学会東京支部栃木・群馬支所合同研究発表会, ETG-14-39, 桐生 2014年3月3日.

[9] Y. Takada, Y. Iijima and Y. Yuminaka, Comparison of Coding Techniques for High-Speed Data Transmission Using Spectrum Shaping, 5th International Conference on Advanced Micro-Device Engineering, P91, Kiryu, Dec 19, 2013.

[10] Y. Iijima and Y. Yuminaka, High-Speed Data Transmission on PCB Lines Using Tomlinson-Harashima Precoding, 5th International Conference on Advanced Micro-Device Engineering AMDE, P90, Kiryu, Dec 19, 2013.

[11] Y. Takada, Y. Iijima and Y. Yuminaka, Multiple-valued coding techniques for efficient data transmission based on spectral shaping, 22nd International Workshop on Post-Binary ULSI Systems, pp.72-75, Toyama, May 21, 2013.

[12] Y. Iijima and Y. Yuminaka, Evaluation for a high-speed data transmission on a micro-strip line in VLSI systems, 22nd International Workshop on Post-Binary ULSI Systems, pp.7-12, Toyama, May 21, 2013.

[13] 高田 裕貴, 岩下 雅代, 弓仲 康史, スペクトルシェーピングに着目した高速信号伝送のための符号化技術, 多値論理とその応用研究会技術研究報告, MVL13-11, 東京 2013年1月12日.

[14] Y. Yuminaka and M. Okui, Two-Dimensional Data Representation based on Multiple-Valued Pulse-Position Modulation Techniques, 4th International Conference on Advanced Micro-Device Engineering, Kiryu, L02, Dec 7 2012.

[15] Y. Iijima and Y. Yuminaka, High-Speed Multi-Valued Data Transmission using Tomlinson-Harashima Precoding, 4th International Conference on Advanced Micro-Device Engineering, P62, Kiryu, Dec 7 2012.

[16] 飯島 洋祐、弓仲 康史, Tomlinson-Harashima Precoding を用いた VLSI システムにおける高速信号伝送技術の検討, 超高速高周波エレクトロニクス実装研究会, 東京 2012 年 11 月 2 日.

[17] Y. Yuminaka and M. Okui, Efficient Data Transmission using Multiple-Valued Pulse-Position Modulation, IEEE Proc. 42nd Int. Symp. Multiple-Valued Logic, pp.7-12, Victoria (Canada), May 14, 2012.

〔図書〕(計 0 件)

〔産業財産権〕

出願状況(計 0 件)

取得状況(計 0 件)

〔その他〕

ホームページ等

<http://cs3.el.gunma-u.ac.jp>

6 . 研究組織

(1)研究代表者

弓仲 康史 (YUMINAKA YASUSHI)

群馬大学・大学院理工学府・准教授

研究者番号：3 0 2 7 2 2 7 2