

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 5 日現在

機関番号：17102

研究種目：基盤研究(B)

研究期間：2012～2014

課題番号：24360137

研究課題名(和文) スピン波の位相情報を利用した記憶・論理一体型情報デバイスの研究

研究課題名(英文) Study on logic in memory device utilizing a spin wave phase as binary information

研究代表者

松山 公秀 (Matsuyama, Kimihide)

九州大学・システム情報科学研究科(研究院・教授)

研究者番号：80165919

交付決定額(研究期間全体)：(直接経費) 14,300,000円

研究成果の概要(和文)：強磁性細線中の磁壁配列状態を記憶パターンとし、スピン波との相互作用を介して記憶パターン間の論理演算を行なう記憶論理一体型情報デバイスの要素技術を開発した。

計算機シミュレーションにより、スピン波が磁壁を通過する際の位相遅延が、論理ゲートに利用可能であることを明らかにすると共に、材料系及び素子構造の最適設計指針を明らかにした。設計指針に基づき、鉄ニッケル合金(パーマロイ)磁性細線を用いたスピン波伝送路、スピン波励起源、及び、スピン波検出器を備えた機能動作評価素子を微細加工技術により作製し、記憶・論理演算動作の検証実験を行なった結果、20dB以上の良好な論理演算出力比を得ることに成功した。

研究成果の概要(英文)：Numerical and experimental studies have been executed to develop a novel logic in memory architecture, where domain walls were utilized as the stored binary information and the logic operation was performed through their interaction with a propagating spin wave.

It was confirmed by micromagnetics simulations that a spin wave phase lag induced with the dynamic interaction between the spin wave and the domain can be applied to logic gate operation. Prototype devices, consist of spin wave propagation truck, generator and inductive detector have been fabricated with the lithographic technique. Logic output ratio exceeding 20 dB was successfully achieved in the micro-structured sample.

研究分野：磁気デバイス工学

キーワード：電子デバイス・機器 スピンエレクトロニクス データストレージ スピン波 マイクロマグネティクス
ス マグノニクス

1. 研究開始当初の背景

強磁性体中のスピンは、磁気ヒステリシス性により、情報保持のための電力が不要であり、ハードディスクに代表される情報ストレージや、磁性体不揮発メモリ(MRAM)等に活用されている。然しながら、その情報記憶密度は、磁気異方性強度等の制約により物理限界に近づきつつあり、記憶機能以外の新たな機能性の付与が不可避となっている。一方、論理動作を担うCMOS集積回路においても、微細化によるリーク電流増大や、電荷移動に付随する動作消費電力の増大が深刻化しつつある。

強磁性細線中の磁壁は、そのトポロジカルな構造に起因してナノ領域においても安定に状態維持が可能である。また、近年、スピンの集団的才差運動であるスピン波が、磁性細線等の微細構造中を極低電力で伝搬可能であることが明らかにされ、その位相情報の論理演算機能への応用の可能性が示された。磁性ナノ細線中の磁壁を記憶情報に用い、磁壁とスピン波との相互作用を論理演算に利用できれば、記憶・論理機能を一体化した、高集積かつ極低電力で動作可能な情報機能デバイスの実現が期待される。

2. 研究の目的

強磁性細線中の磁壁とスピン波との相互作用に関する基礎物理を解明すると共に、磁壁配列状態を記憶情報とし、スピン波との相互作用を介して論理演算を行なう記憶論理一体型情報デバイスの実現に向けた要素技術を開発する。磁壁の高密度集積性とスピン波の高速伝播特性を微細加工構造により統合し、従来のCMOS回路では実現が困難な多数ビット列の実時間情報処理を実現する。

3. 研究の方法

スピン波を情報伝搬、及び、論理演算に用いるためには、高い強磁性共鳴周波数を有し、かつ急峻なスピン波共鳴特性を示す磁性材料開発が必須となる。このため、図1に示すような、スピン波媒体となる磁性薄膜パターンと、スピン波励起用コプレーナ伝送線路から構成されるスピン波共鳴評価素子を微細加工技術により作製した。ベクトルネットワークアナライザを用い、伝送系のSパラメータを測定することにより、種々材料系のスピン波共鳴吸収特性を評価し、適正材料系の探索を行った。

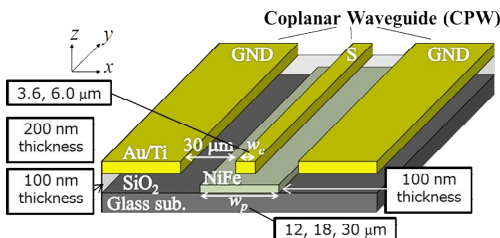


図1 スピン波共鳴評価素子

スピン波の位相情報を用いた論理演算機能の実証実験に供するため、論理入力に用いる非対称コプレーナ構造のスピン波発生器と、論理出力評価のための誘導検出器を備えた実素子構造に近い評価素子を作製した。シグナルジェネレータからのマイクロ波域交流電流をスプリッターで分岐し、各分岐信号の位相を2つの位相シフター回路で個別に制御することにより、位相情報のコーディングを行った。対向配置した2つの発生器からの合成スピン波を中央部の誘導検出器で電気信号に変換して論理出力とした。

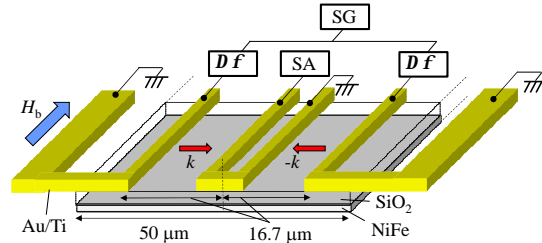


図2 スピン波の位相情報を用いた論理演算機能評価素子

実験結果の解析や、素子構造の最適化にはマイクロマグネティクスに基づく計算機シミュレーションを用いた。独自に開発した高速化アルゴリズムにより、磁性細線への磁壁情報の書き込みから、スピン波による論理演算に至る一連の機能動作を総合的に評価可能な、実用レベルのデバイスシミュレータを開発した。

4. 研究成果

図3に幅18 μmの鉄ニッケル合金(パーマロイ)細線中のスピン波共鳴吸収特性を示す。励起周波数4.5 GHz, 5.7 GHz, 6.7 GHzの各励起周波数において、明瞭な共鳴吸収ピークが観測された。シミュレーション結果より、これらの共鳴ピークは、1次、3次、5次の静磁気表面波モードのスピン波定在波に対応しており、伝播路端部に至るスピン波の伝播と、端部を固定端とするスピン波の反射が示唆される。共鳴吸収周波数のスピン波波長依存性は分散関係により説明でき、膜厚効果を考慮したシミュレーション結果ともよく一致することが分かった。

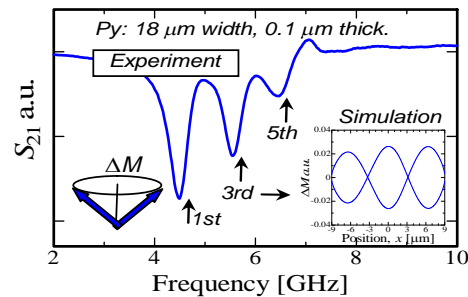


図3 鉄ニッケル合金細線におけるスピン波共鳴吸収特性

演算機能の基本動作実験結果の一例を図4に示す。1対のスピン波発生器から励起された2入力スピン波の位相差 $\Delta\phi=0$ (論理入力(1,1),(0,0))と $\Delta\phi=\pi$ (論理入力(1,0),(0,1))について測定した検出出力(論理出力)を外部バイアス磁界 H_b の関数として図4(a)に示している。 $\Delta\phi=0$ と $\Delta\phi=\pi$ の出力には20dB以上の差異があり、スピン波の位相を情報とした論理演算の可能性が示唆される。スピン波の様態は H_b によって顕著に変化し、これを反映して、図4(b),4(c)に比較して示されるように、出力値の $\Delta\phi$ 依存性が H_b によって異なる傾向を示す。この結果は、論理機能が H_b により再構成可能であることを示している。

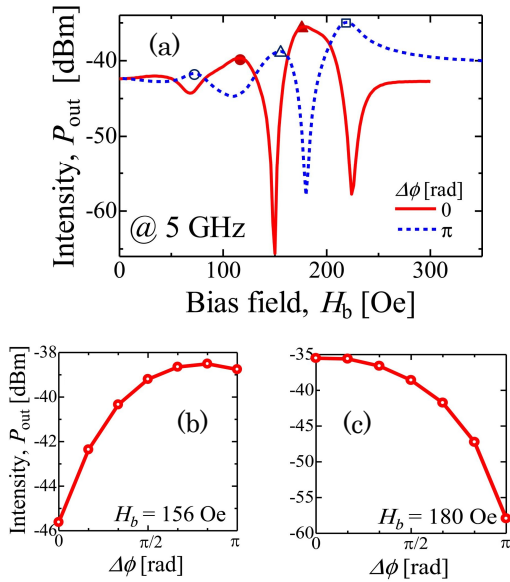


図4 スピン波の位相情報を用いた論理演算機能の基本動作実験

図5にスピン波が磁壁を通過する際の位相遅延のシミュレーション結果を示す。垂直磁化細線中の幅22.0nmのネール磁壁構造通過する際に、スピン波が 0.43π の位相遅延を生じることが示されている。スピン波には、伝播方向と磁化方向との相対関係により、図5に示す静磁気体積前進波の他、前記の実証実験に用いた静磁気表面波、磁化方向とスピン波伝播方向が同方向となる静磁気体積後退波等の種々のモードがあるが、いずれのモードにおいてもその位相遅延は磁壁中の磁化回転角(π)の1/2に近い値となることを明らかにした。このことは、磁壁対構造(磁化回転角: 2π)により、位相情報の反転が可能となりNOTゲートとして機能することを示している。

図6は、磁壁対によるスピン波位相遅延量 $\Delta\phi$ と材料磁気定数との関係を表している。 $\Delta\phi$ は、磁気異方性磁界 H_k の増大に伴い増加し、飽和磁化 M_s の増加に伴い低減する。この結果は、磁壁通過時にスピン波が受ける等価実効磁界の変化により説明できる。集積化に適した垂直磁化膜を伝播する静磁気体積前進波

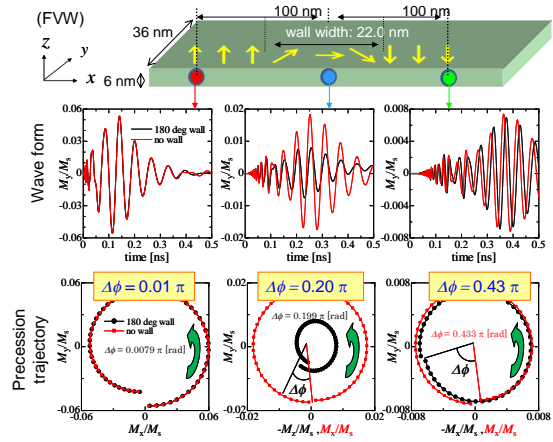


図5 磁壁通過時のスピン波の位相遅延

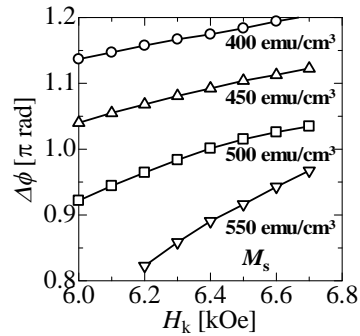


図6 磁壁によるスピン波位相遅延量の磁気定数依存性

の場合、 $H_k=6.4$ kOe、 $M_s=500$ emu/cm³においてNOTゲート機能として最適な位相遅延 $\Delta\phi=\pi$ を実現可能であることを明らかにした。

図7に、平行磁性細線、スピン波発生器対、出力検出器から構成される、記憶・論理一体型スピン波デバイスの概要図を示す。磁性細線中には、磁壁対のピン止め領域を形成し、細線に沿って磁壁対を移動させることにより情報記録を行う。各ピン止め位置(A1,A2,B1,B2)における、磁壁対の有無(2進情報“1”,“0”)に応じて、各発生器から励起される検出器位置での干渉状態が変化し、検出出力の変化として論理演算が行われる。図7の素子構成では、位相論理の周期性により、図8のシミュレーション結果に示されるように

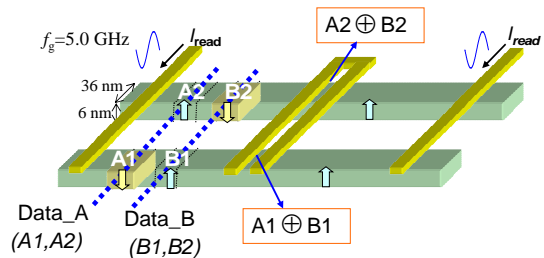


図7 記録磁壁データ列間のハミング距離演算デバイスの概要図

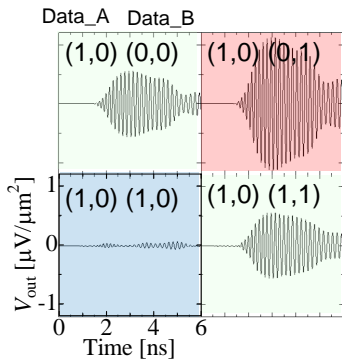


図 8 記録磁壁データ列間のハミング距離演算に対する出力電圧

2ビットデータ列(A1,A2), (B1,B2)間の情報距離(Hamming Distance)に対応した検出出力が得られた。スピン波伝送媒体には、前記の最適材料定数を持つ断面 $36 \times 6 \text{ nm}^2$ の垂直磁化細線を想定し、スピン波の発生は幅 100 nm の伝送線路への周波数 5 GHz の1周期電流パルス印加により行なっている。図9は、磁性細線を4本に増加し4ビットデータ列間の情報距離演算を行なった結果である。5段階の情報距離に対応した論理出力が得られており、多数ビット間の論理演算の実現可能性が示された。

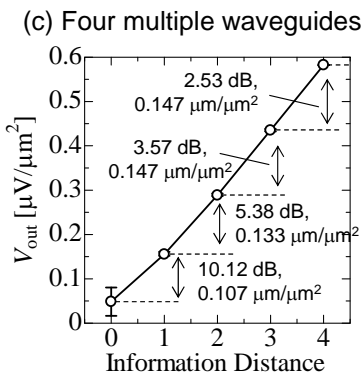


図 9 4ビットデータ列間の論理演算出力

磁壁情報の書き込み動作に相当する磁性細線に沿った磁壁のビット転送と、各磁壁情報に対応する論理演算出力の時系列変化を図10に示す。2つの磁壁対により記録されたビット情報“11”に対し、片側の磁壁対を、導体電流が作る局所磁界とスピン偏極電流からのスピン移行トルクとの相乗効果により選択的に記録領域から移動させることにより、情報“01”への書き換え操作を行っている。磁壁移動による書き換え動作は 10 ns 以下で完了し、ビット列間の情報距離に依存した論理出力値を得ることに成功している。

5. 主な発表論文等
(研究代表者、研究分担者及び連携研究者には下線)

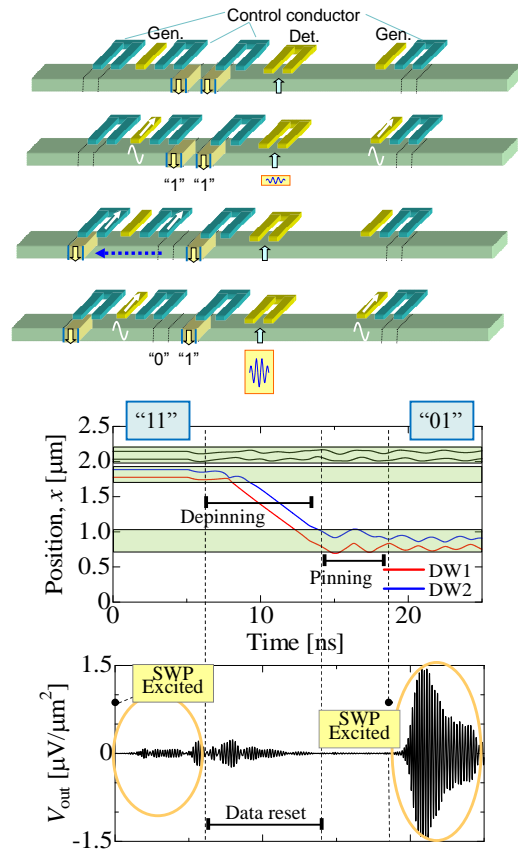


図 10 磁壁情報の書き換えシーケンスと論理演算出力の時系列変化

〔雑誌論文〕(計 24 件)

1. B. Peng, Y. Urazuka, H. Chen, S. Oyabu, H. Otsuki, T. Tanaka, and K. Matsuyama, “Self-oscillation of standing spin wave in ring resonator with proportional-integral-derivative control”, Journal of Applied Physics, Vol. 115, No. 17, Art. No. 17D115, 査読有 (Jan. 2014).
2. Y. Urazuka, S. Oyabu, H. Chen, B. Peng, H. Otsuki, T. Tanaka, and K. Matsuyama, “Spin wave based parallel logic operations for binary data coded with domain walls”, Journal of Applied Physics, Vol. 115, No. 17, Art. No. 17D505, 査読有, DOI: 10.1063/1.4862222 (Feb. 2014).
3. Y. Urazuka, K. Imamura, S. Oyabu, T. Tanaka, and K. Matsuyama, “Successive Logic-in-Memory Operation in Spin Wave-Based Devices With Domain Wall Data Coding Scheme”, IEEE Transactions on Magnetics, Vol. 50, NO. 11, Art. No. 3401303, 査読有, DOI: 10.1109/TMAG.2014.2320759 (Nov. 2014).
4. K. Ito, T. Takashima, T. Tanaka and K.

- Matsuyama, “Micromagnetic study on micro-structured ferromagnetic thin film for high-frequency-device applications”, Journal of the Korean Physical Society, August 2013, Volume 63, Issue 3, pp 659-662, 査読有, DOI: 10.3938/jkps.63.659 (Aug. 2013).
5. K. Nagai, Y. Cao, T. Tanaka and K. Matsuyama, “Binary data coding with domain wall for spin wave based logic devices”, Journal of Applied Physics, Vol. 111, No. 7, Art. No. 07D130, 査読有, DOI: 10.1063/1.3680089 (Apr. 2012).
 6. T. Takashima, T. Tanaka, and K. Matsuyama, “Structural Optimization of Pinning Sites for High Density Integration of the Domain Wall Based Devices”, IEEE Transactions on Magnetics, Vol. 48, NO. 11, pp. 3227-3229, 査読有, DOI: 10.1109/TMAG.2012.2202218 (Nov. 2012).
 7. Y. Urazuka, Y. Cao, T. Tanaka, and K. Matsuyama, “Interaction Between Spin Wave Packets and Domain Wall With Various Propagation Modes and Wall Structures Devices” IEEE Transactions on Magnetics, Vol. 48, NO. 11, pp. 3922-3924, 査読有, DOI: 10.1109/TMAG.2012.2201453 (Nov. 2012).

{学会発表}(計 77 件: 国際 40 件, 国内 37 件)

1. Y. Urazuka, K. Imamura, S. Oyabu, T. Tanaka, K. Matsuyama, “Successive logic-in-memory operation in spin wave based devices with domain wall data coding scheme”, IEEE International Magnetics Conference, FU-2, (May 4-8, 2014, International Congress Center Dresden, Dresden, Germany).
 2. M. Li, T. Tanaka, K. Matsuyama, “Micromagnetic simulation of domain wall propagation between nanostructured pinning sites”, International Union of Materials Research Societies- The IUMRS International Conference in Asia 2014, C1-P26-008 (Aug. 24-30, 2014, Fukuoka University).
 3. X. Ya, H. Chen, S. Oyabu, B. Peng, H. Otsuki, T. Tanaka, K. Matsuyama, “Interferometric properties of standing spin waves and the application to a phase comparator”, 59th Annual Magnetism & Magnetic Materials Conference, FV-13, (Nov. 3-7, 2014, the Hilton Hawaiian Village Beach Resort in Honolulu, Hawaii, USA).
 4. K. Matsuyama, Y. Urazuka, T. Tanaka, 「Design consideration on spin wave based logic devices」(invited), 第 37 回 日本磁気学会学術講演会, 3pB-6 (2013 年 9 月 3-6 日, 北海道大学, pp. 33-34).
 5. B. Peng, Y. Urazuka, S. Oyabu, H. Chen, H. Otsuki, T. Tanaka and K. Matsuyama, “Self-oscillation of standing spin wave in ring resonator with PID control”, 58th Annual Conference on Magnetism and Magnetic Materials, BU-03, (Nov. 4-8, 2013, Denver, Colorado, USA).
 6. Y. Urazuka, H. Chen, S. Oyabu, B. Peng, H. Otsuki, T. Tanaka, and K. Matsuyama, “Spin wave based parallel logic operations for stored binary data coded with domain walls”, 58th Annual Conference on Magnetism and Magnetic Materials, FU-02, (Nov. 4-8, 2013, Denver, Colorado, USA).
 7. H. Chen, Y. Urazuka, S. Oyabu, B. Peng, H. Otsuki, T. Tanaka, and K. Matsuyama, Collective standing spin wave resonance in Permalloy strip arrays with various dipole coupling”, 58th Annual Conference on Magnetism and Magnetic Materials, FP-03, (Nov. 4-8, 2013, Denver, Colorado, USA).
 8. T. Takashima, T. Tanaka and K. Matsuyama, “Structural optimization of pinning sites for high density integration of the domain wall based devices”, International Magnetic Conference 2012 (Intermag2012), p. BT-13, (May, 7-11, 2012, the Vancouver Convention Centre, Vancouver, Canada).
 9. Y. Urazuka, Y. Cao, K. Nagai, T. Tanaka and K. Matsuyama, “Interaction between spin wave packet and domain wall with various propagation modes and wall structures”, International Magnetic Conference 2012 (Intermag2012), p. FP-01, (May, 7-11, 2012, the Vancouver Convention Centre, Vancouver, Canada).
6. 研究組織
 (1)研究代表者
 松山 公秀 (MATSUYAMA KIMIHIDE)
- 研究者番号 : 80165919

(2)研究分担者

田中 輝光 (TANAKA TERUMITSU)

研究者番号：20423387