

**科学研究費助成事業 研究成果報告書**

平成 27 年 6 月 1 日現在

機関番号：12201

研究種目：基盤研究(C)

研究期間：2012～2014

課題番号：24500054

研究課題名(和文)大域的コード再構成に基づいた高性能パスベーススレッド分割手法の研究

研究課題名(英文) Research on high-performance path-base thread decomposition method based on global reconstruction of program codes

研究代表者

大津 金光 (OOTSU, Kanemitsu)

宇都宮大学・工学(系)研究科(研究院)・准教授

研究者番号：00292574

交付決定額(研究期間全体)：(直接経費) 4,100,000円

研究成果の概要(和文)：本研究では、非数値処理プログラムの高速化を達成するために、近年広く普及しているマルチコアプロセッサの性能を活用して、プログラムの最頻出実行パスに基づいた投機的なスレッド実行方式をプログラムの全域に適用する手法を開発する。これをバイナリコードレベルの自動並列化ソフトウェアとして実現し、現実のプログラムに適用するための基盤技術を開発する。(1)プログラムの論理構造境界を越える大域的パスベーススレッド分割処理、(2)プログラムの大域的実行情報を取得可能なプログラムプロファイラ、(3)大域的パスベース複数スレッド実行を支援する実行環境、の3つの主要技術について研究開発を行った。

研究成果の概要(英文)：This research develops a method of global speculative multithreading based on the frequent program execution paths in order to highly speed up non-numerical programs by fully utilizing the potential performance of multi-core processors that recently have become widespread. For speculative multithreading on entire program codes globally, major essential technologies are developed by extending our previous path-base speculative multithreading method. The three major outcomes of this research are as follows: (1) development of a global path-based thread decomposition method that can parallelize entire program codes across the subroutine/procedure boundaries within program code, (2) development of a program profiler that can collect and analyze the global execution information of target programs, (3) development of an execution environment to support the global path-based speculative multithreading.

研究分野：高性能計算システム

キーワード：並列処理 投機的処理 マルチコアプロセッサ プログラムプロファイラ バイナリ変換

### 1. 研究開始当初の背景

近年、1個のLSIチップ上に複数のプロセッサコアを集積したマルチコアプロセッサが広く普及しているが、その潜在的に高い処理性能が現実的には十分に活かされていない状況にある。これを背景として、プログラムの複数スレッド化による高速化を目指した研究が全世界的に行われている。複数スレッド化の研究の多くはプログラムのソースコードレベルで複数スレッド化を行うため、ソースコードの参照が必要となるが、知的財産であるソースコードの参照ができるとは限らないという現実的問題により研究の適用範囲が限定されている。

我々は、プログラムのバイナリコード(機械命令コード)を対象として自動的な複数スレッド化を行えば、この問題を解消できると考え、バイナリコードレベルの自動複数スレッド化システムの研究開発を行ってきた。本システムの研究開発を通じて、バイナリコードレベルでの複数スレッド化においてもプロセッサコア数に比例したスケラブルな高速化が達成可能である一方で、一般ユーザーが利用する機会が多いと考えられる非数値処理プログラムでは複雑な制御構造やデータ依存関係に起因して高速化が難しいプログラムが少なくなく、高速化にはスレッドの処理サイズの拡大と、スレッド間でのデータ通信が発生しないようなスレッド分割の実現が必要であることが明らかとなった。これに対して我々はプログラムの実行パスに基づいた投機的スレッド実行方式を提案し、研究開発を行ってきた。投機的スレッド実行方式とは、将来実行される可能性が高い処理を先行して(投機的に)開始することで早期に処理を完了させる方式である。

本方式は、プログラムの実行において制御構造が複雑であっても実際に実行されるのはその中で限られた一部であることが多いという観測事実に基づいて、プログラムの制御フロー中で最も頻繁に実行される経路(高頻度パス)に沿ってスレッド間でデータ依存が存在しないような形で分割を行うものである。全ての経路を考慮せず、高頻度パスのみに限定したプログラム分割をするため、従来手法では難しかったスレッド分割が可能となる。

また、スレッド間でデータ依存が存在しないためプロセッサコア間の通信遅延サイクル数が以前より大きくなっている現在のマルチコアプロセッサにおいて特に効率の高い並列処理が期待できる。本手法により従来は高速化が難しかったプログラムに対して、高速化を実現できることを確認できたが、一方で、スレッド分割数が少なく、マルチコアプロセッサのコア数を十分に活用した高速化が実現されない問題も明らかとなった。この問題はプログラム内のループやサブルーチン等の論理構造の境界を越えて分割処理を行っていないことに起因している。高頻

度パスを決定する際に、サブルーチンやループの前後で強制的に分断していたため、分割処理前のコードサイズが小さくなり、したがって最終的なスレッドの処理サイズやスレッド分割数が少ないという結果につながっていた。

### 2. 研究の目的

本研究では、パスベーススレッド分割手法をベースに大域的コード再構成の概念に基づいて、プログラムの論理構造(基本ブロック・ループ・サブルーチン)の境界を越えたスレッド分割処理を高頻度パスに沿って行う手法へと拡張し、自動複数スレッド化処理システムソフトウェア上に実装する。

また、この分割処理を行う上で必須となる精確な実行時情報を収集するためのプログラムプロファイラを開発する。拡張した手法により生成されたスレッドコードを汎用マルチコアプロセッサ上で実行するために必要となる実行時支援環境を開発する。

さらに、現実的なプログラムを対象として性能評価を行い、その有効性を検証する。

以上により、非数値処理プログラムにおいてもバイナリコードレベルでの自動複数スレッド化処理により安定した高速化を実現可能であることを明らかにする。

### 3. 研究の方法

本研究の目的を達成するために以下の三課題の解決を図る。

#### 課題 1: プログラムの論理構造境界を越える大域的パスベーススレッド分割処理の開発

従来のパスベーススレッド分割手法のアルゴリズムをベースにプログラム論理構造(基本ブロック・ループ・サブルーチン)の境界を越えたスレッド分割ができるように拡張する。前述の通り、高頻度パスの選定において、ループおよびサブルーチン境界で実行パスを区切ることなく、適正なサイズまでコードサイズを拡大し、その上で基本ブロック境界を取り去った形でスレッド分割を行うアルゴリズムの開発を行う。

#### 課題 2: プログラムの大域の実行情報を取得可能なプログラムプロファイラの開発

パスベーススレッド分割手法における高頻度パスの選定を行うためにプログラム実行時のパスに関する情報の収集が必須である。これまでにプログラムの論理境界を越えない形でパスプロファイラを開発したが、これをベースとしてプログラムの論理構造の境界を越えて大域的にパスプロファイルを行うソフトウェアツールを開発する。前述の通り、プログラムの論理構造の境界で単純にパスを継続するだけではスレッド分割処理時のコードサイズが急激に増大するため、ループやサブルーチンの構造を維持しながら、それらを前後の実行パスとの接続部分を

考慮した形で情報を管理する．その実現のためのデータ構造とアルゴリズムを開発する．

### 課題 3:大域的パスベース複数スレッド実行を支援する実行環境の開発

投機的複数スレッド処理をアーキテクチャレベルで対応していない汎用のマルチコアプロセッサ上で投機的複数スレッド処理を実現するための実行支援環境の開発を行う．本研究により，スレッドの処理コードが拡大されると共に，同時並列に実行されるスレッド数が増加するが，これに伴い，各スレッドの(投機状態時の)メモリへの書き込みデータが大きく増加すると考えられる．多数の投機的メモリ書き込みに対応するための拡張を行う．

上記の三課題の解決を図り，それによって獲得した要素技術を我々のバイナリコードレベル自動複数スレッド化システム上に統合する．また，現実のプログラムを用いた性能評価を行うことで，その有効性を実証する．

#### 4．研究成果

各課題ごと成果を列挙する．

##### 課題 1:

プログラムの論理構造境界を越える大域的パスベーススレッド分割処理方式について，評価用ソフトウェア環境を構築し，それを用いて，本方式により理論的に達成可能な性能の見積りを行なった．その結果，最も頻度の高い1本のパスだけに投機実行の対象を絞り込んでも十分に高い性能が得られることを明らかにした．また Valgrind をベースとした自動並列処理システムの開発を進め，バイナリ変換による並列実行によって高速化が可能であることを定量的に明らかにした．

##### 課題 2:

プログラムの大域の実行情報を取得可能なプログラムパスプロファイルに対して開発を行なった．本プロファイルにより取得した情報を並列処理に活用して，マルチコアプロセッサ上での従来型タスク並列処理，SIMD 演算命令あるいは GPU を活用したデータ並列処理などに向けたプログラムの判別機能を実現し，真に投機的並列処理が適しているプログラムを識別できるようにした．これによって本来投機的並列処理に向かないプログラムに投機処理を適用する機会を削減し，全体性能の向上を図った．

##### 課題 3:

商用の最新マルチコアプロセッサに搭載されたハードウェアトランザクショナルメモリを活用して投機的並列実行性能を評価を行ない，その性能を明らかとすることで，実行時オーバーヘッドを削減する方式を検討

する上で必要となる基礎データを得た．また，ハードウェアトランザクショナルメモリを用いた投機的並列実行における実行時オーバーヘッドの削減について検討を行った．その結果，実行時オーバーヘッドを最小化するためにプロセッサコアへのスレッドの割り当て方法を最適にすることが必要であることを定量的に明らかにした．

#### 5．主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計 5 件)

1. T.Baba, K.Ohshima, K.Ootsu, T.Ohkawa, T.Yokota, "Consideration of Loop Parallelization on Heterogeneous Multicore Architecture Using Path and Data Dependence Profiling," Journal of Systems and Software (JSS), Special Issue on SEPS (The First Workshop on Software Engineering for Parallel Systems), Elsevier, 査読有(採録決定)
2. T.Yokota, K.Ootsu, T.Ohkawa, "Relaxing Heavy Congestion by State Propagation," 情報処理学会論文誌: コンピューティングシステム (IPJS Transactions on Advanced Computing Systems) ACS12015 連携号, 査読有(採録決定)
3. B.J.Jackin, H.Miyata, T.Ohkawa, K.Ootsu, T.Yokota, Y.Hayasaki, T.Yatagai, T.Baba, "Distributed Calculation Method for Large Pixel Number Holograms by Decomposition of Object and Hologram Planes," Optics Letters, 査読有, Vol.39, Issue 24, 2014, pp.6867-6870. DOI: 10.1364/OL.39.006867
4. Y.Zhang, K.Ootsu, T.Yokota, T.Baba, "An automatic thread decomposition approach for pipelined multithreading," International Journal of High Performance Computing and Networking, 査読有, Vol.7, No.3, 2013, pp.227-237. DOI: 10.1504/IJHPCN.2013.056526
5. H.Jutori, K.Ootsu, T.Yokota, T.Baba, "Dynamic Selection of Speculative Paths in Two-Path Limited Speculation Method," International Journal of Computers and Applications, 査読有, Vol.35, Issue 2, 2013, pp.86-95. DOI: 10.2316/Journal.202.2013.2.202-3835

〔学会発表〕(計 64 件)

1. 荒井裕介, 澤田祐樹, 大津金光, 横田隆史, 大川猛, "モバイル Android クラスタにおける動的負荷分散のためのチ

- エックポイント処理の実現," 情報処理学会 第 77 回全国大会, 2015.3.19, 京都.
2. 澤田祐樹, 荒井裕介, 大津金光, 大川猛, 横田隆史, "動的なノード数変更に対応した MPI 並列処理のための負荷分散手法の提案," 情報処理学会 第 77 回全国大会, 2015.3.19, 京都.
  3. 小淵裕之, 三浦崇, 大津金光, 大川猛, 横田隆史, "Valgrind ベース自動並列処理系におけるループの実行時オーバーヘッド削減," 情報処理学会 第 77 回全国大会, 2015.3.19, 京都  
(学生奨励賞受賞)
  4. 三浦崇, 小淵裕之, 大津金光, 大川猛, 横田隆史, "Valgrind における並列化された中間表現の簡易評価環境の提案," 情報処理学会 第 77 回全国大会, 2015.3.19, 京都.
  5. T.Yokota, K.Ootsu, T.Ohkawa, "Relaxing Heavy Congestion by State Propagation -Preliminary Discussion-," Annual Meeting on Advanced Computing System and Infrastructure (ACSI) 2015, 2015.1.26, つくば.
  6. 平石康祐, 橋本瑛大, 大津金光, 大川猛, 横田隆史, "SIMD 命令拡張による高速化の検討 - プロセッサ設計コンテストを題材として -, " 電子情報通信学会 CPSY 研究会, 2014.12.1, 東京.
  7. 平石康祐, 橋本瑛大, 大津金光, 大川猛, 横田隆史, "MIPS ベース SIMD 拡張プロセッサ," 第 2 回 ARC/CPSY/RECONF 高性能コンピュータシステム設計コンテスト, 2014.9.5, つくば.
  8. 松野穰, 大津金光, 大川猛, 横田隆史, "商用マルチコア CPU における HTM を用いた投機的並列処理の性能評価," SWoPP2014, 2014.7.28-30, 新潟.
  9. 宮田裕章, B.J.Jackin, 大川猛, 大津金光, 横田隆史, 早崎芳夫, 谷田貝豊彦, 馬場敬信, "マルチ GPU 環境における大規模データの分割による 2D-FFT 処理手法の検討," SWoPP2014, 2014.7.28-30, 新潟.
  10. 荒井裕介, 大津金光, 横田隆史, 大川猛, "端末の動的な参加・脱退を支援する無線接続型 Android クラスタシステムの実装," SWoPP2014, 2014.7.28-30, 新潟.
  11. 大島一輝, 大津金光, 馬場敬信, 大川猛, 横田隆史, "プログラム実行パス間のデータ依存を解析するためのパスプロファイラの実現," SWoPP2014, 2014.7.28-30, 新潟.
  12. T.Yokota, K.Ootsu, T.Ohkawa, "Cellular Automata as Acceleration Kernel of Interconnection Network Simulation," 2014 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA 2014), 2014.7.21-24, アメリカ.
  13. B.J.Jackin, H.Miyata, T.Baba, T.Ohkawa, K.Ootsu, T.Yokota, Y.Hayasaki, T.Yatagai, "A decomposition method for fast calculation of large scale CGH on distributed machines," Imaging and Applied Optics 2014, 2014.7.13-17, アメリカ.
  14. B.J.Jackin, H.Miyata, T.Ohkawa, K.Ootsu, T.Yokota, T.Baba, Y.Hayasaki, T.Yatagai, "Parallel Computation Method for Large-Scale Computer-Generated Holograms by Decomposition of Object and Hologram Planes," International Conference on Optics and Optoelectronics (ICOL-2014), 2014.3.6, インド.
  15. T.Yokota, K.Ootsu, T.Ohkawa, "Performance Impacts of Arbitration Functions of Interconnection Network Router for Steady/Unsteady Communications," 2014 International Conference on Computational Science and Computational Intelligence (CSCI'14), 2014.3.10, アメリカ.
  16. 椎名敦之, 大津金光, 大川猛, 横田隆史, "コード差分実行に基づいた時短シミュレーションの有効性," 情報処理学会 第 76 回全国大会, 2014.3.13, 東京.  
(学生奨励賞受賞)
  17. 荒井裕介, 大津金光, 横田隆史, 大川猛, "無線接続型 Android クラスタシステムの自動構築制御手法," 情報処理学会 第 76 回全国大会, 2014.3.13, 東京.  
(学生奨励賞受賞)
  18. 金海和宏, 十鳥弘泰, 大津金光, 横田隆史, 大川猛, "ループ構造の解析に基づく実行パス予測方式の検討," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.
  19. 本間勇貴, 十鳥弘泰, 大津金光, 大川猛, 横田隆史, "2 パス限定投機システムにおける投機コードの最適化," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.
  20. 菅野智之, 十鳥弘泰, 大津金光, 横田隆史, 大川猛, "2 パス限定投機システムにおける効率的なメモリアクセスによる省電力化," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.  
(学生奨励賞受賞)
  21. 大島一輝, 馬場敬信, 大津金光, 大川猛, 横田隆史, "Valgrind を用いたループイテレーション間依存を検出するプロファイラの開発," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.

22. 小淵裕之, 星孝幸, 大津金光, 大川猛, 横田隆史, "Valgrind ベース自動並列処理系におけるループ並列化機能の初期実装," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.
23. 田中耕司, 横田隆史, 大津金光, 大川猛, "基本ブロックを投機単位とする並列実行 VLIW アーキテクチャの予備評価," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.
24. 宮田裕章, B.J.Jackin, 大川猛, 大津金光, 横田隆史, 早崎芳夫, 谷田貝豊彦, 馬場敬信, "GPU を用いた大規模計算機ホログラム生成プログラムの最適化," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.
25. 福田悠太, 大川猛, 大津金光, 横田隆史, "巡回セールスマン問題における 2-opt 法の GPGPU による高速化," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.
26. 鈴木裕樹, 横田隆史, 大津金光, 大川猛, "セルオートマトン手法を用いた大規模相互結合網シミュレータの GPU による高速化," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.
27. 星孝幸, 小淵裕之, 大津金光, 大川猛, 横田隆史, "Valgrind ベース自動並列処理系におけるスレッド実行制御の最適化," 情報処理学会 第 76 回全国大会, 2014.3.12, 東京.
28. 表雅之, 大津金光, 大川猛, 横田隆史, "圧縮方式のタイマー切り替えによる効率的通信手法についての考察," 情報処理学会 第 76 回全国大会, 2014.3.11, 東京.
29. 高橋良平, 植竹大地, 大川猛, 横田隆史, 大津金光, 松本洋平, "SW/HW 協調処理による船舶自動見張りシステム船舶発見に用いる画像認識の高速化," 情報処理学会 第 76 回全国大会, 2014.3.11, 東京.
30. 松野穰, 大津金光, 大川猛, 横田隆史, "HTM を活用した投機的ヘルパースレッドによる高速化の検討," 情報処理学会 第 76 回全国大会, 2014.3.11, 東京.
31. T.Baba, H.Miyata, B.J.Jackin, T.Ohkawa, K.Ootsu, T.Yokota, Y.Hayasaki, T.Yatagai, "Interpolation-Based Object Decomposition and Parallel Computation Method for Large-Scale Computer-Generated Hologram," 12th IASTED International Conference on Parallel and Distributed Computing and Networks (PDCN 2014), 2014.2.17-19, オーストリア.
32. K.Ootsu, T.Ohkawa, T.Yokota, "Performance Estimation of Hot-Path Limited Speculative Multithreading on Entire Program," 12th IASTED International Conference on Parallel and Distributed Computing and Networks (PDCN 2014), 2014.2.17-19, オーストリア.
33. 平石康祐, 田中耕司, 大津金光, 大川猛, 横田隆史, "MIPS 命令パイプラインベースの簡易 VLIW プロセッサ," 情報処理学会 ARC 研究会, 2014.1.23, 東京.
34. T.Yokota, K.Ootsu, T.Ohkawa, "A Cellular Automata Approach for Large-Scale Interconnection Network Simulation," 1st International Workshop on Applications and Fundamentals of Cellular Automata (AFCA'13), 2013.12.4-6, 松山.
35. T.Hoshi, K.Ootsu, T.Ohkawa, T.Yokota, "Runtime Overhead Reduction in Automated Parallel Processing System using Valgrind," 4th International Workshop on Advances in Networking and Computing (WANC'13), 2013.12.4-6, 松山.
36. H.Jutori, T.Baba, K.Ootsu, T.Ohkawa, T.Yokota, "Exploration of Highly Accurate Path Prediction Mechanism using Detailed Path History," 4th International Workshop on Advances in Networking and Computing (WANC'13), 2013.12.4-6, 松山.
37. M.Omote, K.Ootsu, T.Ohkawa, T.Yokota, "Efficient Data Communication using Dynamic Switching of Compression Method," 4th International Workshop on Advances in Networking and Computing (WANC'13), 2013.12.4-6, 松山.
38. 宮田裕章, B.J.Jackin, 大川猛, 大津金光, 横田隆史, 早崎芳夫, 谷田貝豊彦, 馬場敬信, "補間法による大規模計算機ホログラム生成の GPU による高速化," 日本光学会年次学術講演会 (Optics & Photonics Japan 2013), 2013.11.13, 奈良.
39. B.J.Jackin, H.Miyata, Y.Hayasaki, T.Yatagai, T.Ohkawa, K.Ootsu, T.Yokota, T.Baba, "Proposal of Fast Calculation for Large-Scale Fresnel Hologram using Interpolation Method," International Workshop on Holography and Related Technologies 2013, 2013.10.15, 北海道.
40. 表雅之, 大津金光, 大川猛, 横田隆史, "圧縮方式の動的切り替えによる通信帯域の有効活用の検討," SWoPP2013, 2013.8.2, 北九州.
41. 椎名敦之, 大津金光, 大川猛, 横田隆史, "コード差分シミュレーション法におけるチェックポイント削減の検討," SWoPP2013, 2013.8.2, 北九州.

42. 星孝幸, 大津金光, 大川猛, 横田隆史, "Valgrind を利用した自動並列処理システムにおける実行時オーバーヘッドの削減," SWoPP2013, 2013.8.2, 北九州.
  43. 本間勇貴, 十鳥弘泰, 大津金光, 大川猛, 横田隆史, "パースペース投機的マルチスレッド実行のためのコード最適化," SWoPP2013, 2013.8.2, 北九州.
  44. 金海和宏, 大津金光, 大川猛, 横田隆史, 馬場敬信, "ループにおけるパス予測と分岐予測の関連性についての考察," SWoPP2013, 2013.8.2, 北九州.
  45. 星孝幸, 大津金光, 大川猛, 横田隆史, 馬場敬信, "Valgrind を利用した自動並列処理システムにおけるスレッドの実行制御," 情報処理学会第 75 回全国大会, 2013.3.8, 仙台.
  46. 椎名敦之, 大津金光, 大川猛, 横田隆史, 馬場敬信, "コード差分実行による時短シミュレーション法の効果に対する考察," 情報処理学会第 75 回全国大会, 2013.3.8, 仙台.
  47. 大島一輝, 大津金光, 大川猛, 横田隆史, 馬場敬信, "Valgrind を用いたパスプロファイリングツールの開発," 情報処理学会第 75 回全国大会, 2013.3.8, 仙台.
  48. 辻祐喜, 十鳥弘泰, 大津金光, 大川猛, 横田隆史, 馬場敬信, "長時間シミュレーションにおける効率的デバッグ手法の提案," 情報処理学会第 75 回全国大会, 2013.3.8, 仙台.
  49. 関口祐司, 十鳥弘泰, 大津金光, 大川猛, 横田隆史, 馬場敬信, "スヌープキャッシュをベースにした投機的メモリアクセス機構の検証," 情報処理学会第 75 回全国大会, 2013.3.8, 仙台.
  50. 菅野智之, 十鳥弘泰, 大津金光, 大川猛, 横田隆史, 馬場敬信, "2パス限定投機システムにおけるプロセッサコアの省電力化," 情報処理学会第 75 回全国大会, 2013.3.8, 仙台.
  51. 桐生恵利佳, 金海和宏, 横田隆史, 大津金光, 大川猛, 馬場敬信, "2パス限定投機方式向け予測器のエントロピーによる妥当性評価," 情報処理学会第 75 回全国大会, 2013.3.8, 仙台.
  52. 表雅之, 大津金光, 大川猛, 横田隆史, 馬場敬信, "圧縮技術を用いた効率的なデータ通信方法の検討," 情報処理学会第 75 回全国大会, 2013.3.7, 仙台.
  53. 松野穰, 大津金光, 大川猛, 横田隆史, 馬場敬信, "投機的メモリアクセスを実現するシステムソフトウェアの検討," 情報処理学会第 75 回全国大会, 2013.3.6, 仙台.
  54. 澤野遼太郎, 横田隆史, 大津金光, 大川猛, 馬場敬信, "GPGPU による大規模相互結合網シミュレーション," 情報処理学会第 75 回全国大会, 2013.3.6, 仙台.
  55. 宮田裕章, 馬場敬信, 大津金光, 大川猛, 横田隆史, "計算機ホログラム設計の GPU を用いた高速化," 情報処理学会第 75 回全国大会, 2013.3.6, 仙台.
  56. 荒井裕介, 大津金光, 大川猛, 横田隆史, 馬場敬信, "Android 端末を使用したクラスタ計算機システムの構築," 情報処理学会第 75 回全国大会, 2013.3.6, 仙台.
  57. 横田隆史, 大川猛, 大津金光, 馬場敬信, "流量制限による相互結合網の実効性能改善の検討," HOKKE-20, 2012.12.13, 北海道.
  58. A.Shina, K.Ootsu, T.Ohkawa, T.Yokota, T.Baba, "Proposal of Incremental Software Simulation for Reduction of Evaluation Time," 3rd International Workshop on Advances in Networking and Computing (WANC 2012), 2012.12.5-7, 沖縄.
  59. K.Kinkai, T.Baba, H.Jutori, K.Ootsu, T.Ohkawa, T.Yokota, "Comparative Study of Path Prediction Method for Speculative Loop Execution," 3rd International Workshop on Advances in Networking and Computing (WANC 2012), 2012.12.5-7, 沖縄.
  60. 関口祐司, 十鳥弘泰, 大川猛, 大津金光, 横田隆史, 馬場敬信, "スヌープキャッシュをベースにした投機的メモリアクセス機構の提案," デザインガイア 2012, 2012.11.26, 福岡.
  61. 十鳥弘泰, 馬場敬信, 大川猛, 大津金光, 横田隆史, "履歴情報細分化によるパス予測の高精度化の検討," デザインガイア 2012, 2012.11.26, 福岡.
  62. 本間勇貴, 十鳥弘泰, 大津金光, 大川猛, 横田隆史, 馬場敬信, "2パス限定投機方式におけるループ展開の効果," SWoPP2012, 2012.8.2, 鳥取.
  63. 金海和宏, 大津金光, 大川猛, 横田隆史, 馬場敬信, "分岐予測を応用したループ内パス予測方式の検討," SWoPP2012, 2012.8.2, 鳥取.
  64. 椎名敦之, 大津金光, 大川猛, 横田隆史, 馬場敬信, "チェックポイントイングとコード差分実行による時短シミュレーション法の提案," SWoPP2012, 2012.8.2, 鳥取.
- 〔その他〕  
ホームページ等  
<http://aquila.is.utsunomiya-u.ac.jp/>
6. 研究組織  
(1) 研究代表者  
大津 金光 (OOTSU KANEMITSU)  
宇都宮大学・大学院工学研究科・准教授  
研究者番号: 00292574