

科学研究費助成事業 研究成果報告書

平成 27 年 5 月 28 日現在

機関番号：16101

研究種目：基盤研究(C)

研究期間：2012～2014

課題番号：24500117

研究課題名(和文)次世代国際標準に提案可能な高効率動画像符号化並列処理アルゴリズムの開発

研究課題名(英文)Development of efficient image encoding parallel processing algorithm for next generation international standard

研究代表者

島本 隆 (SHIMAMOTO, Takashi)

徳島大学・ソシオテクノサイエンス研究部・教授

研究者番号：20170962

交付決定額(研究期間全体)：(直接経費) 4,100,000円

研究成果の概要(和文)：動画コンテンツの膨大な情報を処理するために提案されている動画像符号化国際標準HEVC (High Efficiency Video Coding)は、高い圧縮率を実現できるものの高演算量を必要とする欠点を持つ。本研究では、動画像符号化アルゴリズムの主となる画面間予測、画面内予測、デブロッキングフィルタ処理の全てをブロック単位で並列処理可能にするアルゴリズムを開発し、計算機シミュレーションによる検証、実現アーキテクチャの提案により、その優れた処理能力を示した。

研究成果の概要(英文)：To handle the vast information of the moving image content, video coding international standard HEVC (High Efficiency Video Coding) have been proposed. However, this has the disadvantage of requiring a high amount of calculation as it can realize a high compression ratio. In this study, we developed parallel processing algorithms on a block-by-block basis of main parts for moving image coding algorithm (inter prediction, intra prediction, deblocking filter process). And we showed the superior processing power of our algorithms by verification of computer simulation and implementation architecture.

研究分野：LSI設計、CADアルゴリズム

キーワード：動画像符号化 LSI設計 アルゴリズム

1. 研究開始当初の背景

この数十年、動画コンテンツは、その馴染みやすさより重要な情報伝達的手段として使用されてきた。しかし、動画そのものは、膨大な情報量を持つ特徴があり、情報処理においては大変な難題として認識されている。それを解決するため、動画符号化国際標準 H.264/AVC が 2003 年に推奨され、様々な分野で使用されている。

しかし、H.264/AVC の標準化後 8 年が経ち、当時考慮されなかった高解像度・3D などのアプリケーションに対応するため、更なる高圧縮率アルゴリズムが要求されており、新規の高圧縮率アルゴリズムの開発が急務となっている。現在、次世代の動画符号化標準として HEVC (High Efficiency Video Coding) の策定が進められているが、今のところ H.264/AVC の枠組を継承した改良が多く、斬新な提案が期待されている。

2. 研究の目的

本研究の目的は、高性能な動画符号化アルゴリズムを新規開発し、符号化効率を大幅に向上する。また、この研究成果を次世代の動画符号化国際標準に提案する。具体的には、以下の 3 つの課題を解決し、並列処理を実現しながら、全体的に 30% 以上の圧縮率向上を目標とする。

(1) 探索中心の予測精度の向上

H.264/AVC の探索中心は、周辺の 3 つのブロックの中央値を用いて予測している。しかし、このような単純な方法では、予測精度が低く、シーケンスによってビット量が大幅に増加する場合がある。更に、探索中心の精度が低いため、広い範囲を探索する必要があり、H.264/AVC が抱える重大な問題である演算量の増加につながる。本研究は、複数の探索中心から予測する手法を用いて、より正確な探索中心を選択し、ビット量削減を図る。

(2) 画面間予測を利用した画面内符号化効率の向上

先行研究では、H.264/AVC に採用された画面間予測、画面内予測を単独に評価し、選択する既存概念を打ち破り、隣接フレームの画素を用いて空間予測に使用することにより、高い圧縮性能を実現した。しかし、実験に用いた参照ブロックの選択、参照画素の選択、予測ブロックの作成方法は、単純な手法や従来手法を流用したものであり、それぞれは最適な方法であるとは言えず、最高圧縮率を引き出すための細部にわたる調査が必要となる。従って、本研究は参照ブロックの選択、参照画素の選択、予測ブロックの作成方法を改良する。

(3) 並列処理性能の向上

近年、マルチコア・アーキテクチャは計算機の演算高速化を支えている。しかし、今ま

での動画符号化アルゴリズムは、圧縮性能を重視するあまり、隣接ブロック間のデータ依存性が強く、並列処理に不向きな構造となっている。次世代の動画符号化アルゴリズムとして、並列処理性能を改善しなければ、その実装において多大な問題を抱えることになる。本研究では、H.264/AVC の中で最も演算量が多い画面間予測、画面内予測、デブロッキングフィルタ処理の全てをブロック単位で並列処理可能にする。

3. 研究の方法

(1) 高精度探索中心の選択手法の改良

H.264/AVC の探索中心は、単純に周辺の 3 つのブロックの中央値を用いて予測しているため、予測精度が低い。HEVC に提案されている新たな方法もあるが、いずれも圧縮性能が思わしくない。探索中心の精度が高ければ、動き探索の範囲縮小による演算量の削減や、データ転送帯域の改善につながるため、非常に重要となる。本研究は、時間領域と空間領域の予測を組み合わせ、12 個の予測探索中心から動き探索を並列に行う。探索中心の数が増えるが、新たに提案した波紋探索法により探索の早期終了が可能であるため、従来の H.264/AVC と同等な演算量で最大 19%、平均 11% のビット削減を達成できる。この結果から、本提案の予測性能が優れていることが証明されているが、予測により増加した演算量と探索中心の精度の向上により削減される演算量のトレードオフについて細部にわたる調査が必要となる。この調査は、並列処理を前提にしているため、GPU のアーキテクチャに応じて検討する必要がある。

(2) 画面内符号化における参照ブロック選択、参照画素選択、予測ブロック生成

先行研究の検証結果により、時間領域の相関性を利用した空間予測方法は大変有効であるが、現在使用している参照ブロックの選択、参照画素の選択、予測ブロックの作成方法については単純な手法、あるいは従来手法を使用している。そのため、本研究は、それぞれに対して最適な手法を開発する。参照ブロックの選択については、先行研究では動き探索を行う際に既に計算された最近似ブロックを用いて検証した結果、優れた圧縮性能を示した。しかし、この方法を使用した場合、ブロック位置を示すベクトルを新たに転送する必要がある。本研究は、そのベクトルを探索中心から予測して符号化する手法を用いて、更なるビット量削減を図ることができる。参照画素の選択について、選択された参照ブロックの画素を用いて、複数の方向の参照を行う必要があるため、参照ブロックの各方向の画素値の分散を用い、符号化ブロックの相応方向の分散と比較することにより、参照ブロックを正確に選択することが可能と考え、その実装と検証を行う。

(3) 並列処理実装

NVIDIA社の開発環境であるCUDAを用いて、提案手法を実装する。現在提案している画面内予測、画面間予測、およびデブロッキングフィルタ処理の全てがブロック単位の並列処理が可能であるため、GPUによる実装を行い、その高速化性能を検証する。画面内予測とデブロッキングフィルタ処理については、既にH.264/AVCの参照ソフトウェアをベースに検証済であるが、画面間予測を改良し、更にHEVCの参照ソフトウェアをベースに実装する。先行研究でも画面間予測の並列処理を試みたが、ブロック単位の並列処理を実現したものの、高速化性能が予想を下回り、更なる改善が必要となる。その原因を分析した結果、GPUの性能を十分引き出すためにフレームメモリのアクセス手法を改良する必要がある。GPUのメモリアーキテクチャを十分理解し、データのアクセス方法を改良することにより改善できると考える。

(4) HEVC 既提案手法との比較

提案手法の改良を行った後、本研究の提案手法とHEVC既提案手法を比較し、その優劣を分析する。HEVCに提案された複数の手法には、それぞれの特長があり、画面間と画面内の手法を分けてそれぞれと比較する。また、提案手法とHEVC既提案手法を併用した場合、より良い性能を達成できることも考えられるため、併用する場合の検証も行う。

4. 研究成果

(1) H.264/SVC は高いスケラビリティを実現できるものの、高演算量のため実用困難となっている。そこで、H.264/SVCのインターレイヤ予測に対する低演算量アルゴリズムを提案した。本手法は、階層間の符号化コストの相関性を利用し、インターレイヤイントラ予測とインターレイヤインター予測に対し、それぞれの低演算量アルゴリズムを提案した。提案手法を参照ソフトウェアJSVMに実装しシミュレーションした結果、提案手法は従来手法に比べ、符号化効率にほとんど影響なく、大幅な演算量削減が実現できた(雑誌論文 参照)。

さらに、同インターレイヤ予測に対する高速な動き探索アルゴリズムを提案した。本手法は、ベースレイヤの動きベクトルにより、エンハンスメントの動きベクトルを的確に予測することにより、狭い探索範囲でも高い探索効率を実現した。提案手法を参照ソフトウェアJSVMに実装しシミュレーションした結果、符号化効率にほとんど影響なく、従来手法に比べ66%の演算量削減を実現した(雑誌論文 参照)。

なお、これらの手法はH.264/SVC用に開発したものであるが、HEVCにも適用できるため、本研究の一部として実施した。

(2) 4Kまでの解像度の動画をデコード可能な

H.264/AVC 動きベクトル管理アーキテクチャを提案した。提案アーキテクチャは、予測動きベクトルの管理と計算、ダイレクトモードの動きベクトルの選択、インターレース復号のための動きベクトル計算を行う。提案アーキテクチャを実装し、合成した結果、わずか99Kのゲートで実現でき、FPGAで実装した場合最大動作周波数は200MHzとなった(雑誌論文 参照)。

(3) HEVCの中で特に演算量の高い小数動き探索処理に対する低演算量アルゴリズムを提案した。1/2画素と1/4画素に対し、探索確率はその周辺の整数画素の符号化コストに依存する特徴を利用し、1/2画素と1/4画素探索に対し7個の新たな探索パターンを提案した。提案手法を参照ソフトウェアHMに実装しシミュレーションした結果、符号化効率にほとんど影響なく、従来手法に比べ38%の演算量削減を実現した(雑誌論文 参照)。

また、HEVCの中で特に演算量の高いイントラ符号化処理に対する低演算量アルゴリズムを提案した。本提案は、イントラ予測処理に繰り返し最適モードを選択する最も演算量の高い処理に対し、画素のエッジを検出することにより処理に必要な階層数とモード数を的確に予測することにより大幅な演算量削減を実現した。提案手法を参照ソフトウェアHMに実装しシミュレーションした結果、符号化効率にほとんど影響なく、従来手法に比べ27%~35%の演算量削減を実現した(雑誌論文 参照)。

(4) 並列処理に関する研究成果として、まず、HEVCの中で特に演算量の高い動き探索処理に対し、GPU実装に適する並列処理手法を提案した。本提案は、動き探索処理の整数と小数探索に対し、それぞれの冗長な計算部分を削減しながら、並列処理できるように改良を加えた。提案手法を参照ソフトウェアHMに実装しシミュレーションした結果、符号化効率にほとんど影響なく、従来手法に比べ52.38%の演算量削減を実現した(雑誌論文 参照)。

次にHEVCの並列処理性能を向上させるため、同CTU内のCU同士の関連性を無くし、動き探索中心の空間予測ベクトルを新たに選択することにより、多くのCUを並列処理可能にした。提案手法を参照ソフトウェアHM12.0に実装しシミュレーションした結果、BDレート損失はわずか0.26%で並列実行が可能になった(雑誌論文 参照)。また、動き探索中心の時間方向の予測ベクトルを新たに選択することによっても、多くのCUを並列処理可能にした。提案手法を参照ソフトウェアHM12.0に実装しシミュレーションした結果、BDレート損失はわずか0.11%で並列実行を可能とした(雑誌論文 参照)。

5 . 主な発表論文等

〔雑誌論文〕(計 14 件)

Wen Shi, Xiantao Jiang, Tian Song, Takashi Shimamoto, Edge Detector Based Fast Level Decision Algorithm for Intra Prediction of HEVC, Journal of Signal Processing, 査読有, Vol.19, No.2, 2015, pp.67-73

Wen Shi, Xiantao Jiang, Tian Song, Jeng-Shiou Leu, Takashi Shimamoto, Efficient Intra Coding for HEVC Based on Spatial Locality, Proceedings of International Forum on Advanced Technologies, 査読有, 2015, pp.168-170

Xiantao Jiang, Tian Song, Jeng-Shiou Leu, Takashi Shimamoto, High Efficiency Inter CU Size Prediction Algorithm for HEVC, Proceedings of International Forum on Advanced Technologies, 査読有, 2015, pp.165-167

Xiantao Jiang, Tian Song, Takashi Shimamoto, Wen Shi, Lisheng Wang, Temporal Prediction Improvement for Parallel Processing of HEVC, Proceedings of IEEE Asia Pacific Conference on Circuits and Systems, 査読有, 2014, pp.515-518

Xiantao Jiang, Tian Song, Takashi Shimamoto, Lisheng Wang, AMVP Prediction Algorithm for Adaptive Parallel Improvement of HEVC, Proceedings of IEEE Asia Pacific Conference on Circuits and Systems, 査読有, 2014, pp.511-514

Wen Shi, Xiantao Jiang, Tian Song, Takashi Shimamoto, Edge Information Based Fast Selection Algorithm for Intra Prediction of HEVC, Proceedings of IEEE Asia Pacific Conference on Circuits and Systems, 査読有, 2014, pp.17-20

Yutaro Tanida, Wen Shi, Tian Song, Takashi Shimamoto, Complexity Reduction Algorithm for Intra Prediction of HEVC, Proceedings of International Technical Conference on Circuits/Systems, Computers and Communications, 査読有, 2014, pp.221-224

Xiantao Jiang, Tian Song, Takashi Shimamoto, Lisheng Wang, High Efficiency Video Coding (HEVC) Motion Estimation Parallel Algorithms on GPU, Proceedings of IEEE International Conference on Consumer Electronics-Taiwan, 査読有, 2014, pp.115-116

Wen Shi, Xiantao Jiang, Tian Song,

Takashi Shimamoto, Edge Detector Based Fast Level Decision Algorithm for Intra Prediction of HEVC, Proceedings of International Workshop on Nonlinear Circuits, Communications and Signal Processing, 査読有, 2014, pp.129-132

Tsuyoshi Sotetsumoto, Tian Song, Takashi Shimamoto, Low Complexity Algorithm for Sub-Pixel Motion Estimation of HEVC, Proceedings of IEEE International Conference on Signal Processing, Communications and Computing, 査読有, 2013, pp.1-4

Yuto Nagao, Naozumi Ogawa, Naoyuki Ishikura, Tian Song, Takashi Shimamoto, Fast Motion Estimation for Spatial Scalability of H.264/SVC, Proceedings of International Workshop on Nonlinear Circuits, Communications and Signal Processing, 査読有, 2013, pp.444-447

Tian Song, Naoyuki Ishikura, Kenji Watanabe, Takashi Shimamoto, Efficient Architecture for Motion Vector Management of H.264/AVC Decoder for 4K Resolution, Journal of Signal Processing, 査読有, Vol.16, No.6, 2012, pp.611-616, DOI: 10.2299/jsp.16.611

Tsuyoshi Sotetsumoto, Takuya Miki, Tian Song, Takashi Shimamoto, Computational Complexity Reduction Algorithm of Sub-Pixel Motion Estimation for HEVC, Proceedings of International Technical Conference on Circuits/Systems, Computers and Communications, 査読有, 2012, pp.1-4

Tian Song, Kentaro Takei, Takashi Shimamoto, Low Complexity Algorithm for Inter-layer Prediction of H.264/SVC, International Journal of Innovative Computing, Information and Control, 査読有, Vol.8, No.5(A), 2012, pp.3103-3113

〔学会発表〕(計 18 件)

Wen Shi, Xiantao Jiang, Tian Song, Jeng-Shiou Leu, Takashi Shimamoto, Efficient Intra Coding for HEVC Based on Spatial Locality, International Forum on Advanced Technologies, 2015.3.9, 徳島大学(徳島県徳島市)

Xiantao Jiang, Tian Song, Jeng-Shiou Leu, Takashi Shimamoto, High Efficiency Inter CU Size Prediction Algorithm for HEVC, International Forum on Advanced Technologies, 2015.3.9, 徳島大学(徳島県徳島市)

Xiantao Jiang, Tian Song, Takashi Shimamoto, Wen Shi, Lisheng Wang, Temporal Prediction Improvement for

Parrallel Processing of HEVC, IEEE Asia Pacific Conference on Circuits and Systems, 2014.11.17-20, ANA Intercontinental Ishigaki Resort (沖縄県石垣市)

Xiantao Jiang, Tian Song, Takashi Shimamoto, Lisheng Wang, AMVP Prediction Algorithm for Adaptive Parallel Improvement of HEVC, IEEE Asia Pacific Conference on Circuits and Systems, 2014.11.17-20, ANA Intercontinental Ishigaki Resort (沖縄県石垣市)

Wen Shi, Xiantao Jiang, Tian Song, Takashi Shimamoto, Edge Information Based Fast Selection Algorithm for Intra Prediction of HEVC, IEEE Asia Pacific Conference on Circuits and Systems, 2014.11.17-20, ANA Intercontinental Ishigaki Resort (沖縄県石垣市)

Yutaro Tanida, Wen Shi, Tian Song, Takashi Shimamoto, Complexity Reduction Algorithm for Intra Prediction of HEVC, International Technical Conference on Circuits/Systems, Computers and Communications, 2014.7.1-4, Phuket(THAILAND)

Xiantao Jiang, Tian Song, Takashi Shimamoto, Lisheng Wang, High Efficiency Video Coding (HEVC) Motion Estimation Parallel Algorithms on GPU, IEEE International Conference on Consumer Electronics, 2014.5.26-28, Taipei(Taiwan)

Wen Shi, Xiantao Jiang, Tian Song, Takashi Shimamoto, Edge Detector Based Fast Level Decision Algorithm for Intra Prediction of HEVC, International Workshop on Nonlinear Circuits, Communications and Signal Processing, 2014.2.28-3.3, Honolulu(USA)

Tsuyoshi Sotetsumoto, Tian Song, Takashi Shimamoto, Low Complexity Algorithm for Sub-Pixel Motion Estimation of HEVC, IEEE International Conference on Signal Processing, Communications and Computing, 2013.8.5-8, Kunming(China)

Yuto Nagao, Naozumi Ogawa, Naoyuki Ishikura, Tian Song, Takashi Shimamoto, Fast Motion Estimation for Spatial Scalability of H.264/SVC, International Workshop on Nonlinear Circuits, Communications and Signal Processing, 2013.3.4-7, Kona(USA)
Tsuyoshi Sotetsumoto, Takuya Miki, Tian Song, Takashi Shimamoto,

Computational Complexity Reduction Algorithm of Sub-Pixel Motion Estimation for HEVC, International Technical Conference on Circuits/Systems, Computers and Communications, 2012.7.15-18, 札幌コンベンションセンター(北海道札幌市)

上記国際会議以外に国内会議発表7件有

6. 研究組織

(1) 研究代表者

島本 隆 (SHIMAMOTO, Takashi)
徳島大学・ソシオテクノサイエンス研究部
・教授
研究者番号：20170962

(2) 研究分担者

宋 天 (SONG, Tian)
徳島大学・ソシオテクノサイエンス研究部
・准教授
研究者番号：10380130