

## 科学研究費助成事業 研究成果報告書

平成 27 年 6 月 22 日現在

機関番号：82723

研究種目：基盤研究(C)

研究期間：2012～2014

課題番号：24560436

研究課題名(和文) 生体医用分野用途に適した超低周波用集積化能動フィルタに関する研究

研究課題名(英文) Study on ultra-low-frequency integrated active filters for biomedical electronic devices

研究代表者

松元 藤彦 (Matsumoto, Fujihiko)

防衛大学校(総合教育学群、人文社会科学群、応用科学群、電気情報学群及びシステム工・応用科学群・教授)

研究者番号：10531767

交付決定額(研究期間全体)：(直接経費) 3,200,000円

研究成果の概要(和文)：本研究では、超小型医用電子機器へ応用可能な超低周波用アナログ集積化フィルタを実現するための、インピーダンススケールリング回路と低Gm線形トランスコンダクタの性能改善手法および新しい設計法を提案した。インピーダンススケールリング回路の研究成果は、接地型従来回路の周波数特性の改善、非接地型回路の新しい構成手法である。特に、対称構成の非接地型回路は、我々の知る限りでは同様の基本原理に基づく構成は他では提案されていない独自のアイデアに基づいている。低Gm線形トランスコンダクタの研究成果として、バルク端子にも信号を入力し、バルク電位を制御することにより線形性を改善する新しい線形化手法を提案した。

研究成果の概要(英文)：Impedance scaling circuits and low-Gm linear transconductors to realize ultra-low-frequency integrated active filters have been developed for small-sized biomedical electronic devices. The impedance scaling technique is one to enhance apparent capacitance applying current feedback theory. The frequency characteristic of the conventional grounded impedance scaling circuit has been improved and designs of floating impedance scaling circuits have been proposed. A notable result of this work is a design of a symmetry-type floating impedance scaling circuit. This circuit is effective for implementation of fully differential active filters and reduction of the occupied area of them. For improving linearity of low-Gm transconductor, two bulk-driven techniques have been proposed. One is a method to use bulk-input signals as adaptively bias control. The other is a method to suppress the change of degeneration resistances by the bulk-drive signals.

研究分野：電子回路

キーワード：能動フィルタ 超低周波フィルタ 集積回路 アナログ電子回路 インピーダンススケールリング回路  
トランスコンダクタ MOSFET 生体医用電子回路

## 1. 研究開始当初の背景

近年、扱いやすさや携帯性への要求から、医用関連電子機器の小型化の重要性が高まっている。電子回路の低電圧化により、小型電子機器において大きな体積を占めるバッテリーを小さくすることができる。さらに動作電流を低減できれば、バッテリーの持続時間を大幅に延ばすことができ、超小型医用携帯・装着型電子機器への応用が可能となる。

様々な信号処理用回路において必要不可欠な回路であるフィルタの医用関連の応用として、補聴器用集積フィルタが古くから研究されてきた。近年では、心拍モニタ、Brain-machine Interface (脳介機装置)、人工内耳などの低周波用のフィルタ・帯域通過増幅器の研究結果が報告されている。

無線通信機器のような高周波信号処理に適した集積回路の高集積化・高周波化は、MOS デバイスの微細化技術とともに進展してきた。一方、生体医用電子機器のような低周波回路は、受動素子で言えば大きな素子値が必要となり、ムーアの法則に牽引される微細デバイスの発展とは無縁である。従来回路技術では装置全体の小型化に限界があり、また、厳しい要求仕様に応えるだけの性能改善が進んでいなかった。

## 2. 研究の目的

本研究は、超小型医用電子機器への応用が可能となる超低周波用アナログ集積化フィルタの設計手法を確立し、実験によりその性能を検証することを目的とした。

生体医用信号処理用の集積化フィルタは、大きな静電容量のコンデンサと小さな値の電圧電流変換係数 ( $G_m$  値) を持つトランスコンダクタと呼ばれる回路を用いて構成される。小さな静電容量を大きな静電容量に見せかけるインピーダンススケーリング回路が知られているが、厳しい要求仕様に応えるだけの性能改善が進んでいなかった。一方、低  $G_m$  を持つ従来のトランスコンダクタは、信号電流を捨てることによって低い値を得るもので、電力消費に大きな無駄が生じる。

本研究では、インピーダンススケーリング回路および低  $G_m$  線形トランスコンダクタの従来回路の性能を改善する新しい設計法を提案し、超低周波用アナログ集積化フィルタへ応用する。

## 3. 研究の方法

本研究の内容は以下の3項目に分かれている。いずれも超低周波用アナログ集積化フィルタの実現に関連するものであるが、並列に研究を遂行した。

### (1) インピーダンススケーリング回路

本研究ではまず、接地型インピーダンススケーリング回路の周波数特性改善手法の検

討を行った。よく知られている従来型回路では、大容量コンデンサとして機能する周波数帯域が著しく狭いという問題があった。そこで、低周波側、高周波側それぞれについて特性を悪化させている原因を理論的に導き出し、その影響を低減する手法を提案した。理論計算およびシミュレーションにより提案手法の効果の確認を行った。

また、非接地型インピーダンススケーリング回路の開発に取り組んだ。接地型回路は、低周波用ローパスフィルタの実現に有用であるが、ハイパスフィルタやバンドパスフィルタでは非接地型回路が必要となる。本研究を開始する以前に、我々は非接地型インピーダンススケーリング回路の基本概念をすでに提案している。本研究では、その基本概念を基にした回路設計と、別の新しい設計基本概念の検討を行った。

### (2) 低 $G_m$ 線形トランスコンダクタ

超低周波用フィルタを構成するために必要となる低  $G_m$  線形トランスコンダクタの入出力特性の線形化手法に関する研究を行った。低  $G_m$  値を得るためにトランジスタの動作電流を小さくすると、トランジスタの動作は弱反転領域動作となり、電圧と電流の関係が指数関数で表される。それにより、トランスコンダクタの線形入力電圧範囲が狭くなるという問題が生じる。

本研究では、バルク端子にも信号を入力し、バルク電位を制御することにより線形性を改善する新しい線形化手法を検討した。回路構成から入出力特性を表す理論式を導出し、MATLAB を用いて線形入力範囲が最大となる最適条件を算出した。提案回路の有効性を、回路シミュレーションにより確認した。

### (3) 実験用 IC チップの試作・実験環境整備

東京大学大規模集積システム設計教育研究センター (VDEC) の提供サービスを利用して回路解析シミュレーションおよびレイアウト設計を実施する準備および、同センターに IC チップの試作依頼の準備を進めた。

## 4. 研究成果

### (1) インピーダンススケーリング回路

接地型回路の動作帯域の改善:

動作周波数帯域を狭くしている原因が、インピーダンススケーリング技術の要となっている電流増幅回路の入出力抵抗にあることを小信号解析により見出した。そこで、局所負帰還を導入して入力抵抗を低くし、カスコード接続を導入して出力抵抗を高くすることで、動作帯域の拡大を図った。これにより、従来回路と比較して低周波側に 100 倍以上、高周波側に 10 倍以上の周波数帯で、理想的なコンデンサの周波数特性とほぼ一致した特性が得られた。

非接地型回路の提案：

非接地型インピーダンススケーリング回路の設計技術として接地型回路を並べて非接地型回路のごとく使用する手法の文献を見つけたものの、純粋な非接地型回路としての設計法を見出すことはできなかった。そこで我々は、本研究テーマを遂行する以前に、ユニティゲイン差動電圧増幅回路と帰還のための電流増幅回路から成る非接地型回路を提案している。その基本構成ブロックを図1に示す。

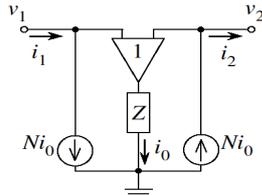


図1：非接地型インピーダンススケーリング回路の基本構成ブロック

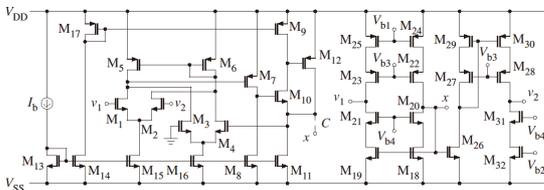


図2 DDAを用いた非接地型インピーダンススケーリング回路

本研究では、ユニティゲイン差動増幅回路部を既提案手法とは異なる原理に基づいて構成することにより、別バージョンの回路として提案した。図2にその回路図を示す。この回路の性能、素子数、専有面積、消費電力はいずれも従来回路と比較してほぼ同程度であることがわかった。2つの回路のユニティゲイン差動増幅回路部のトランジスタの配置はほぼ等しいにもかかわらず、負帰還の経路が異なるだけで、異なる動作原理に基づくユニティゲイン差動増幅回路を構成しているという興味深い知見を得た。

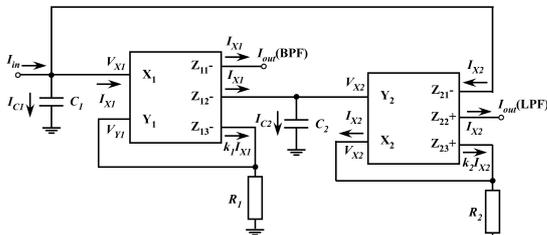


図3 低周波用電流モードバイカッドフィルタのブロック図

非接地型回路を実現する別のアプローチとして、CC (Second Generation Current Conveyer) と呼ばれる能動ブロックを使用した構成法も提案した。CCを用いた接地型回路の構成法は他の文献で発表されているが、非接地型回路の構成法は我々が初めて提案

した手法である。また、CCは電流モードフィルタにも広く用いられていることから、本研究で進めてきたインピーダンススケーリング技術を応用して、CCを用いた低周波用電流モードフィルタの構成法を提案した。そのブロック図を図3に示す。CCの $Z_{13}^-$ 端子および $Z_{23}^+$ 端子における電流増幅率 $k$ が低周波化の係数となり、インピーダンススケーリング回路の容量の拡大係数に相当する。本研究では遮断周波数および中心周波数100Hzのローパス・バンドパスフィルタを得ることができた。

対称構成の非接地型回路：

非接地型回路は雑音除去に優れた完全差動型ローパスフィルタの実現にも有効である。通常の構成法では、原型フィルタで使用する各コンデンサを2個ずつ使用して差動型フィルタを構成するが、非接地型インピーダンススケーリング回路を使用すれば、コンデンサは原型回路の半分の容量となる。したがって、非接地型回路を使用することにより、容量が1/4、トランジスタの占有面積が1/2ですむことから、集積化に際して大幅な面積削減を達成できる。しかしながら、ユニティゲイン差動増幅回路やCCを用いた非接地型インピーダンススケーリング回路は、2つの端子周辺の回路構成が非対称であるため、オフセット電圧が大きく異なるという問題があることがわかった。オフセット電圧が高くても、両端子で同程度の値ならば、同相帰還によってある程度低減できる。しかし、値が大きく異なると、同じ動作条件となるべき2つの対称な節点の動作点が異なり、直流の差動電圧が生じていることと等価になるため、同相帰還回路が機能しなくなるという致命的な欠点があり、完全差動型フィルタは1次の回路でさえ実現することができなかった。そこで、対称な回路構成を有する非接地型インピーダンススケーリング回路を提案した。基本構成ブロックを図4に、具体的回路構成を図5に示す。

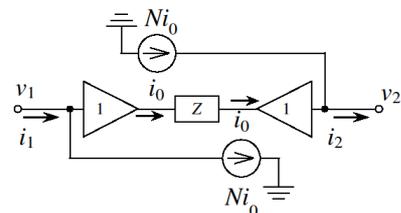


図4 対称構成の非接地型インピーダンススケーリング回路の基本構成ブロック

この回路を3次完全差動バターズローパスフィルタへ応用した。周波数特性のシミュレーション結果を図6に示す。図中のProposedが提案回路を用いたフィルタの結果である。Conventionalと表示された従来の接地型回路を用いたフィルタと比較して良好な特性が得られていることがわかる。

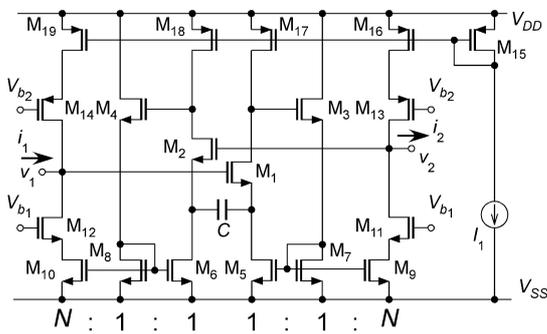


図 対称構成の非接地型インピーダンススケールリング回路

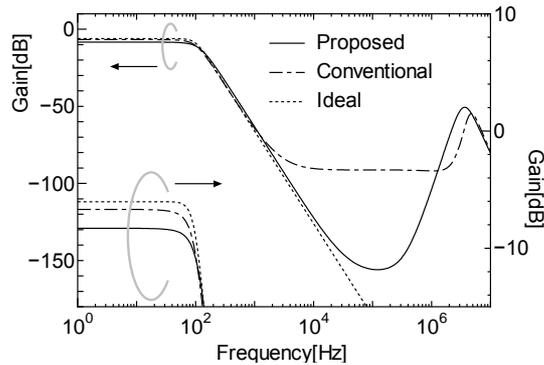


図6 シミュレーションによる3次完全差動バタワースローパスフィルタの周波数特性

上述の通り、非接地型インピーダンススケールリング回路は、我々の知る限りでは、これまで国内はもとより国外でも発表されていない。本研究で開発した回路は、いずれも全く新しい構成手法によるもので、特に、対称型回路の設計技術およびその応用は、様々なところで引用され、利用されていくものと期待している。

## (2)低 Gm 線形トランスコンダクタ

信号をバルクに入力する線形化手法：

我々は以前、拡張 SINH セルトランスコンダクタという線形回路を提案している。この回路の入力トランジスタのバルクを利用する手法を導入して、さらなる線形性の改善を図った。提案回路を図7に示す。トランジスタ M1~M4 のバルク端子に減衰させた信号を入力することにより線形性を改善している。

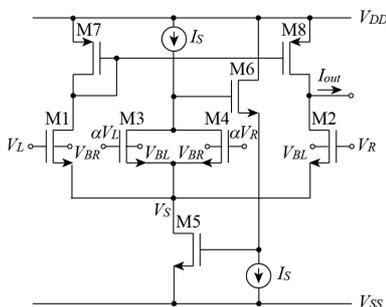


図7 拡張 SINH セルトランスコンダクタを基本とした新しい線形トランスコンダクタ

図8に正規化 Gm 特性のシミュレーション結果を示す。Gm 値の変動が 1%以内となる線形入力範囲が従来回路の 54 mV から 98 mV へと大幅に改善していることを確認した。

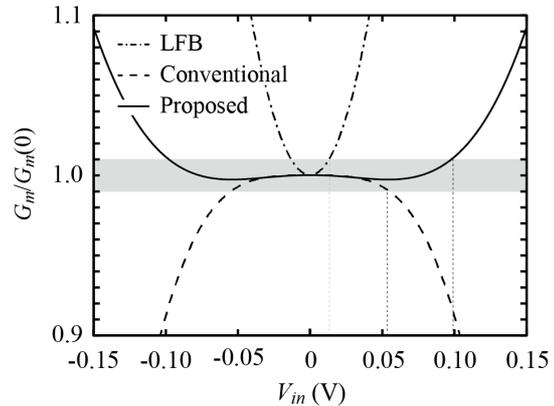


図8 シミュレーションによる図7の回路の正規化 Gm 特性

バルク入力信号によりデジェネレーション抵抗を制御する手法：

弱反転領域動作する低 Gm トランスコンダクタの線形化手法として、トランジスタをデジェネレーション抵抗として使用方法が知られている。しかし、入力電圧振幅が大きくなるほど抵抗値が高くなり、Gm 値が低下する。その結果線形性が悪化する。そこで、図9に示すように、抵抗として利用しているトランジスタ M5 と M6 のバルクにも信号を入力することで急激な抵抗値の変化を抑え、線形性を改善した。

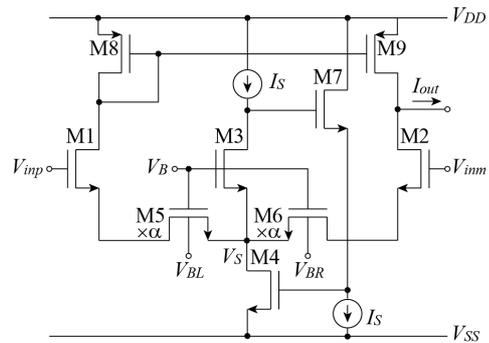


図9 バルク制御デジェネレーション抵抗を有するトランスコンダクタ

図10に正規化 Gm 特性のシミュレーション結果を示す。Gm 値の変動が 1%以内となる線形入力範囲が従来回路の 50 mV から 108 mV へと大幅に改善していることを確認した。また、図7に示す提案回路は入力トランジスタのバルク電圧に減衰した入力信号を印加することにより、入力換算雑音が悪化するという問題があったが、図9の回路では、入力換算雑音を悪化させることなく線形性が改善されており、広いダイナミックレンジを実現することができる。

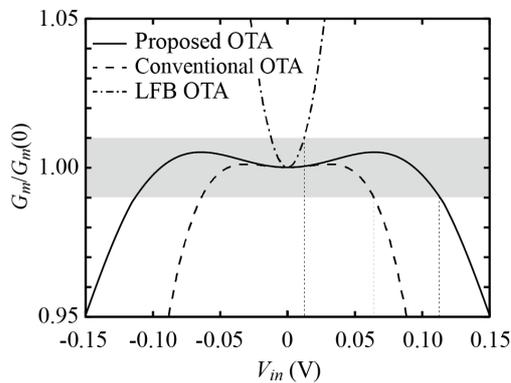


図 10 シミュレーションによる図 9 の回路の正規化  $G_m$  特性

(3) 実験用 IC チップの試作・実験環境整備  
 本校のネットワーク環境が一般大学と異なり、以前は東京大学大規模集積システム設計教育研究センター (VDEC) の提供サービスの利用条件を満たすことができなかったが、調査・交渉により VDEC の登録申請が可能となり、各種設計・解析ツール等の開発環境の整備が可能となった。しかしながら、試作の支払い方法に関して、本校指定の様式書類の発行の依頼が困難であることがわかり、民間の業者による LSI 設計・試作サービスの利用に切り替えた。ようやく本研究期間の最終年度に第 1 回目の試作を実施することができた。

(4) まとめ  
 本研究では、超低周波用アナログ集積化フィルタを実現するために、インピーダンススケールリング回路と低  $G_m$  線形トランスコンダクタに関する新規手法と性能向上技術の提案をし、多くの成果を得た。特に、インピーダンススケールリング回路は、我々独自のアイデアに基づいており、今後低周波アナログ信号処理技術の発展に大きく貢献できると考えている。

5. 主な発表論文等  
 (研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計 2 件)

T. Ohbuchi, F. Matsumoto, A New Design of a Linear Local-Feedback MOS Transconductor for Low Frequency Applications, Analog Integrated Circuits and Signal Processing, 査読有, Vol. 75, No. 2, pp. 257-266, 2013, DOI 10.1007/s10470-012-0006-6

F. Matsumoto, S. Nishioka, T. Ohbuchi, T. Fujii, Design of a Symmetry-type Floating Impedance Scaling Circuits for a Fully Differential Filter, Analog Integrated Circuits and Signal

Processing, 査読有, 2015 (in Press), DOI: 10.1007/s10470-015-0569-0

〔学会発表〕(計 19 件)

F. Matsumoto, S. Nishioka, T. Fujii, T. Ohyama, Y. Kobayashi, T. Ohbuchi, A Design of a Symmetry-type Floating Impedance Scaling Circuit and Improvement of Operation Bandwidth, The 3rd Solid State System Symposium and The 17th International Conference on Analog VLSI Circuits, pp.175-180, 2014 年 10 月 23 日, ホーチミン市(ベトナム)

T. Ohbuchi, F. Matsumoto, A Linearization Technique for a Low-Transconductance Transconductor Utilizing Control of a Threshold Voltage, The 3rd Solid State System Symposium and The 17th International Conference on Analog VLSI Circuits, pp.161-167, 2014 年 10 月 23 日, ホーチミン市(ベトナム)

西岡 周造, 松元 藤彦, 大淵 武史, 藤井 達哉, 負性抵抗による対称型フローティングインピーダンススケールリング回路の動作帯域の改善, 電気学会 電子回路研究会, ECT-14-083, pp. 111-116, 2014 年 10 月 10 日, 秋田大学(秋田県秋田市)

大淵 武史, 松元 藤彦, しきい値電圧制御による低  $G_m$  線形トランスコンダクタの一構成法, 電気学会 電子回路研究会, ECT-14-076, pp. 71-76, 2014 年 10 月 9 日, 秋田大学(秋田県秋田市)

松元 藤彦, 西岡 周造, 大山 貴之, 小林 勇太, 大淵 武史, 第 27 回 回路とシステムワークショップ, pp. 282 - 287, 2014 年 8 月 5 日, 淡路夢舞台国際会議場(兵庫県淡路市)

西岡 周造, 松元 藤彦, 藤井 達哉, 大淵 武史, 対称型フローティングインピーダンススケールリング回路の諸特性に関する考察, 電気学会 電子回路研究会, ECT-14-052, pp. 1-6, 2014 年 7 月 3 日, 大社文化プレイス(島根県出雲市)

松元 藤彦, 西岡 周造, 大山 貴之, 小林 勇太, 大淵 武史, フローティング型インピーダンススケールリングキャパシタの対称型構成法とその動作帯域の改善, 電気学会 電子回路研究会, ECT-14-045, pp.59-63, 2014 年 3 月 7 日, 神奈川大学(神奈川県横浜市)

T. Ohbuchi, F. Matsumoto, A Design of a Low-Transconductance Linear Transconductor Utilizing Body Effect for Low Frequency Applications, The 2013 International Symposium on Intelligent Signal Processing and Communication Systems, pp. 674-679, 2013年11月15日, 沖縄県市町村自治会館(沖縄県那覇市)

F. Matsumoto, T. Fujii, S. Nishioka, T. Abe, T. Ohbuchi, Design of a Floating-type Impedance Scaling Circuit for Large Capacitances, The 2013 International Symposium on Intelligent Signal Processing and Communication Systems, pp.391-396, 2013年11月14日, 沖縄県市町村自治会館(沖縄県那覇市)

松元 藤彦, 西岡 周造, 大淵 武史, DDAを用いた非接地型インピーダンススケールリング回路の一構成法, 電気学会 電子回路研究会, ECT-13-091, pp. 67-72, 2013年10月4日, 東大寺総合文化センター(奈良県奈良市)

大淵 武史, 松元 藤彦, 基板効果を利用した低 Gm 線形拡張 SINH セル MOS トランスクンダクタの一構成法, 電気学会 電子回路研究会, ECT-13-080, pp. 5-10, 2013年10月3日, 東大寺総合文化センター(奈良県奈良市)

大淵 武史, 松元 藤彦, 基板バイアス効果を利用した弱反転領域動作低 Gm 線形 OTA の一構成法, 第 26 回 回路とシステムワークショップ, pp. 73-78, 2013年7月29日, 淡路夢舞台国際会議場(兵庫県淡路市)

大淵 武史, 松元 藤彦, 基板バイアス効果により線形性を改善した局所負帰還型低 Gm トランスクンダクタの一構成法, 電気学会 電子回路研究会, ECT-13-034, pp. 11-16, 2013年3月7日, 明治大学(東京都千代田区)

阿部 友美, 松元 藤彦, 大淵 武史, CCを用いたインピーダンススケールリング回路による低周波電流モードバイカッドフィルタの一構成法, 電気学会 電子回路研究会, ECT-13-012, pp. 61-66, 2013年1月25日, 香川大学(香川県高松市)

大淵 武史, 松元 藤彦, 基板バイアス効

果により線形性を改善した局所負帰還型低 Gm トランスクンダクタの一構成法, 電気学会 電子回路研究会, ECT-12-091, pp. 21-26, 2012年12月21日, 東京理科大学(東京都新宿区)

阿部 友美, 松元 藤彦, 大淵 武史, CCを用いた低周波フィルタ用非接地型インピーダンススケールリング回路の構成, 電気学会 電子回路研究会, ECT-12-074, pp. 69-73, 2012年10月5日, 熊本大学(熊本県熊本市)

T. Ohbuchi, F. Matsumoto, A Linearization Design for a Local-Feedback MOS Transconductor in Low Transconductance, The 27th International Technical Conference on Circuits/Systems, Computers and Communications 2012, B-M2-04 (CDROM), 2012年7月16日, 札幌コンベンションセンター(北海道札幌市)

T. Abe, F. Matsumoto, T. Ohbuchi, A Design of an Impedance Scaling Circuit for Low-frequency Filters, The 27th International Technical Conference on Circuits/Systems, Computers and Communications 2012, B-M1-02 (CDROM), 2012年7月16日, 札幌コンベンションセンター(北海道札幌市)

大淵 武史, 松元 藤彦, 局所負帰還型低 Gm 線形トランスクンダクタにおける線形入力範囲の一改善法, 電気学会 電子回路研究会, ECT-12-043, pp. 23-28, 2012年6月21日, 岐阜大学(岐阜県岐阜市)

## 6. 研究組織

### (1) 研究代表者

松元 藤彦 (MATSUMOTO, Fujihiko)  
防衛大学校・応用科学群・教授  
研究者番号: 10531767

### (2) 研究分担者

大淵 武史 (OHBUCHI, Takeshi)  
防衛大学校・応用科学群・講師  
研究者番号: 40582896

### (3) 連携研究者

淡野 公一 (TANNO, Koichi)  
宮崎大学・工学部・教授  
研究者番号: 50260740