科学研究費助成事業　　研究成果報告書

平成　２６　年　　６　月　１７　日現在

機関番号：　１０１０１
研究種目：　挑戦的萌芽研究
研究期間：　2012～2013
課題番号：　２４６５００３３

研究課題名（和文）サイバーフィジカルな世界に向けた「反射型情報処理アーキテクチャ」の創出

研究課題名（英文）Toward Reflexive Processing Architecture for Cyber-Physical Systems

研究代表者
本村　真人（Motomura, Masato）

北海道大学・情報科学研究科・教授

研究者番号：９０５７４２８６

交付決定額（研究期間全体）：（直接経費）　　3,000,000円、（間接経費）　　900,000円

研究成果の概要（和文）：ストリーム処理応用における反射型情報処理アーキテクチャの研究を、実アプリケーション設計とそのハードウェアによる評価という形で進めた。初年度はDRP上でWindowJoin演算をハードウェア化する研究に取り組んだ。その結果200倍の性能向上結果を得るとともに、ソフトウェア技術者がハードウェア開発を行う際に意識しなければならない点を整理して示すことができた。次年度は、SQLベースのストリーム処理プログラムを高位合成用のC言語コードに変換する技術の研究を行い、2倍の性能向上を確認した。更に、Memcachedを題材にして、サーバーのNWインタフェースにおける反射型情報処理アーキテクチャ評価を行った。

研究成果の概要（英文）：We have conducted research on hardware-oriented stream processing using real applications. For a first year, we've used DRP (Dynamically Reconfigurable Processor) as our platform, where we examined a WindowJoin operator. We've found 200x perfromance improvement, as wellas list of must-aware-of issues for software engineers' to know about hardware. For the second year, we have worked on SQL to C translation of stream applications, where 2x performance improvement has been confirmed. Lastly, we've studied reflexive processing architecture at NW interface of server systems, using a memcached application.

研究分野：　総合領域

科研費の分科・細目：　情報学・メディア情報学データベース

キーワード：　サイバーフィジカル　ストリーム処理　リコンフィギュラブル

１．研究開始当初の背景

今後の到来が期待されるサイバーフィジカルな世界とは、フィジカルな世界(＝現実空間)に埋め込まれた多種多様なセンサ群から得られた大量のセンシングデータをサイバーな世界(＝電脳空間)でリアルタイム処理して有用な情報を抽出・活用することで、より豊かで安全・安心な社会を目指すものである。その到来と共に、今後センシングデータは爆発的に増大して計算機処理対象の大半を占めるようになり、情報処理能力の劇的な拡大を要求することになると考えられている。

センシングデータは時々刻々と生成されるストリームデータであり、大量のストリームデータを計算機でリアルタイム処理するためには、本来ならば一旦主記憶やストレージに蓄えることで生じる処理遅延やデータアクセスの逐次化を避け、入力ストリームをそのまま並列処理することが性能や電力効率上望ましい。しかし、従来のノイマン型計算機アーキテクチャはプログラムとデータの双方を主記憶に置くことを大前提としており、そのような情報処理の枠組みを提供できていない。センシングデータの高速処理を狙った研究は、「ストリーム処理」ないしは「複合イベント処理」と呼ばれて国内外で進められているが（以下まとめてストリーム処理と呼ぶ)、ストレージに蓄えずに主記憶上で処理するソフトウェア方式か、FPGA を利用して周辺装置を作りこむ応用特化型ハードウェア方式に留まっている。

２．研究の目的

今後のサイバーフィジカルな世界においては時々刻々と変化するセンシングデータのストリーム処理が計算機負荷の大半を占めるようになり、その利用形態は蓄積データ処理中心の過去の時代から大きく変質する。本研究は、このような時代に向けて、既存ノイマン型アーキテクチャを補完する「反射型情報処理アーキテクチャ」の創出を目指すものである。その着想は人間における「反射」－「認知」の二段階情報処理とのアナロジーに基づいており、その特徴は、複数・大量の入力ビットストリームに対して、(1)論理深度が浅い情報処理を、(2)リアルタイムで、(3)非蓄積的に、(4)高速・低消費電力で実行することである。

３．研究の方法

(1) ソフトウェアの開発とハードウェアの開発には全く違うスキルを必要とするため、ハードウェア処理が広く使われるようになる上で障害となっている。しかしストリーム処理のアルゴリズムを開発するのは多くの場合ソフトウェアエンジニアであるため、ソフトウェアエンジニアがハードウェアを開発できるようになることには大きな価値がある。そこでまず高位合成ツールを用いた際にどのようなハードウェア開発の知識が必要になるかを検証した。

評価用のハードウェアには、DRP（Dynamically Reconfigurable Processor）という動的に内部回路を再構成できるデバイスを用い、ハードウェア構成の開発は C 言語で記述したアプリケーションを CyberWorkBench という現在最も高機能／高性能と言われる高位合成ツールを用いて変換することにより行った。また、実装するアプリケーションには、ストリーム処理の中でも最も重要で計算コストの高いオペレータの一つである Window Join を選んだ。開発は全て C 言語で行い、一般的で非常に単純な C のコードから始め、その後段階的にコードを改変することにより最適化を行った。

最適化の各段階では性能を計測し、最終的に各段階で行った最適化においてどのようなハードウェア開発の知識が必要になり、その最適化がどの程度の性能向上をもたらしたのかを分析した。

(2) ソフトウェアエンジニアによるハードウェア開発を可能にするためのもう一つの技術は、SQLベースストリーム処理言語のようなアプリケーションに特化した言語を使うことである。この手法では開発できるハードウェアの応用範囲が特定の分野に限られてしまうという欠点があるため、我々は高位合成とSQLベースストリーム処理コンパイラを組み合わせてハードウェアを開発する手法が提案した。この手法をDynamically Reconfigurable Processor (DRP) に適用し、初期的な評価として単純なストリームクエリをコンパイルすることを試みた。

(3) Memcachedは多数のサーバのメモリ上にデータをキャッシングすることでWebサーバなどの応答を高速化する技術である。Memcachedの処理は非常に単純である一方大きなメモリバンド幅を必要とするが、既存の汎用プロセッサでは低消費電力と高メモリバンド幅を両立することが難しいため、FPGAを用いてMemcachedを高速化する研究が近年盛んに行われている。この研究では、Memcachedの機能全体をFPGAに実装する従来のアプローチとは異なり、Memcachedサーバ上に搭載したFPGA搭載NIC上にMemcachedの機能とデータの一部をキャッシングするアプローチを提案した。

４．研究成果

(1) DRP における 8 段階の最適化の結果、図 1（上）のようなシンプルなアーキテクチャから、図 1（下）に示すような内部でデータを柔軟にバッファリングするアーキテクチャを得た。各段階で測定した性能を図 2 に示す。最後の段階における処理速度は最初と比べて約 200 倍向上した。また、Intel Core i5 と比べて電力効率は 27 倍高かった。

各段階で施した最適化の分析の結果、ソフトウェア技術者が高位合成ツールを用いてハードウェア開発を行う際には次のような

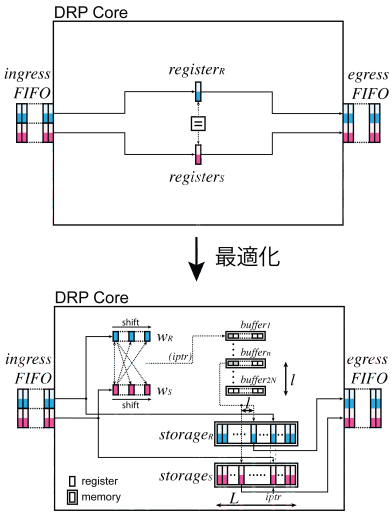

図 1：最適化前（上）と最適化後（下）のアーキテクチャ

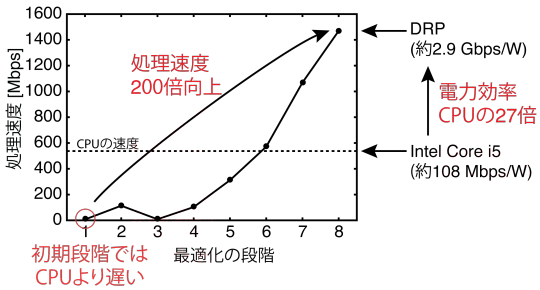

図 2：最適化による DRP の性能向上と CPU との比較

点についてハードウェア開発の知識が必要であることが明らかになった。

1. 入出力
2. バッファリング
3. リソース量
4. リソースの性質
5. ループ

以上の結果から次の結論が得られた。

- 高位合成ツールを使うことでソフトウェア記述から高いハードウェア性能を引き出すことができる。
- 一方で、上記 5 点に関するハードウェア開発の知識を持っていないと、高位合成ツールを用いたハードウェア開発でも実用的な性能を得ることができない。

この結論から、上記 5 点の知識に基づいたハードウェア最適化を予めフレームワークとして準備し、それをソフトウェアで表記できるようにすることで、ハードウェア開発の知識をソフトウェアエンジニアがほとんど持つことなくハードウェア開発が可能になると考えられる。一方で、このようなフレームワークを導入すると、個々のアプリケーションに対するアーキテクチャの最適化が難しくなると考えられ、この問題にも対処していく必要がある。

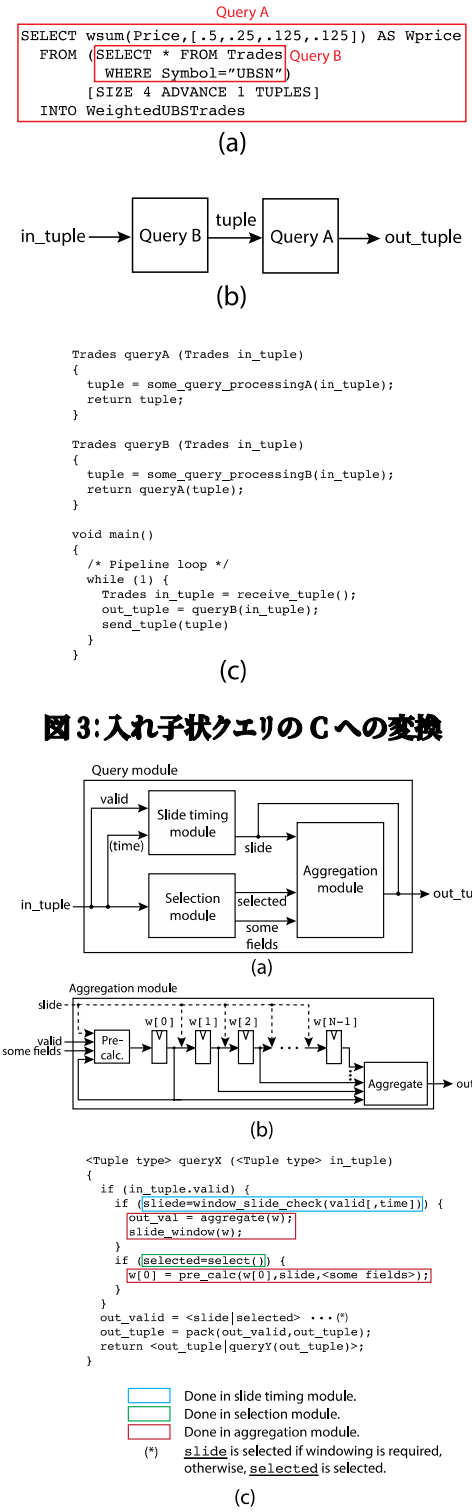

図 3：入れ子状クエリの C への変換

図 4：クエリモジュールアーキテクチャと C への変換

(2) 図3と図4に示すような、ストリームSQLクエリを高位合成用のCコードに変換する仕組みを作った。4つの単純なクエリに対して評価を行ったところ、図5に示す結果を得た。提案手法はソフトウェアエンジニアが通常の CPU に比べて24倍の電力効率、あるいはハードウェア開発の知識なしに高位合成用の C コードを書いた場合に比べて2倍のスループットでストリーム処理をすることが可能であることがわかった。

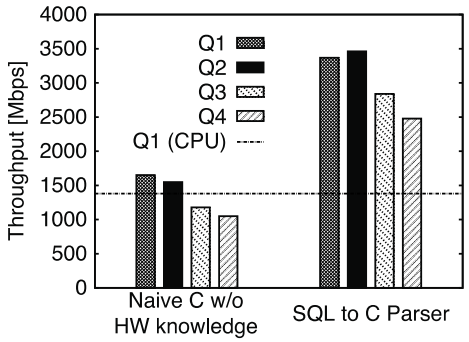

図 5:C の直接記述による評価結果と提案コンパイラによる結果の比較

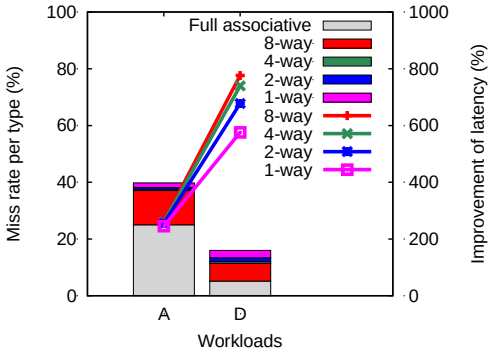

図 6：NIC における Memcached 二重キャッシングによる性能向上

(3) Memcached の機能とデータの一部を NIC に委譲する処理方式を提案した。標準的なベンチマークを入力として、シミュレーションにより有効性を評価した結果、最大で 8 倍程度遅延が改善する見込みを得た(図 6)。

5．主な発表論文等

（研究代表者、研究分担者及び連携研究者には下線）

〔雑誌論文〕（計 1 件）

① Eric S. Fukuda, Hideyuki Kawashima, Taro Fujii, Koichiro Furuta, Tetsuya Asai, and Masato Motomura, "C-based Design of Window Join for Dynamically Reconfigurable Hardware," Journal of Computer Science and Engineering, Vol. 20, Issue 2, 2013, pp. 1-9, 査読有
http://www.scribd.com/doc/185784027/C-based-Design-of-Window-Join-for-Dynamically-Reconfigurable-Hardware

〔学会発表〕（計 6 件）

① 定久紀基、福田エリック駿、浅井哲也、本村真人、実データ統計を用いた動的なMemcached評価用ロードジェネレータ、電子情報通信学会総合大会、2014年3月18日-21日、新潟県新潟市

② 福田エリック駿、定久紀基、井上浩明、竹中崇、浅井哲也、本村真人、二重キャッシングによるMemcached高速化の提案、電子情報通信学会リコンフィギャラブルシステム研究会、2014年1月28日-29日、神奈川県横浜市

③ Eric S. Fukuda, Takashi Takenaka, Hiroaki Inoue, Hideyuki Kawashima, Tetsuya Asai, and Masato Motomura, "High Level Synthesis with Stream Query to C Parser: Eliminating Hardware Development Difficulties for Software Developers," Workshop on Synthesis and System Integration of Mixed Information Technologies (SASIMI), October 21-22, 2013, 査読有、Sapporo, Japan.

④ 福田エリック駿、川島英之、井上浩明、藤井太郎、古田浩一朗、浅井哲也、本村真人、リコンフィギュラブルハードウェアを用いた高速ストリーム処理の一検討、電子情報通信学会リコンフィギャラブルシステム研究会、2013年9月18日-19日、石川県能美市

⑤ Eric S. Fukuda, Hideyuki Kawashima, Hiroaki Inoue, Tetsuya Asai, and Masato Motomura, "Exploiting Hardware Reconfigurability on Window Join," International Conference on High Performance Computing & Simulation (HPCS), July 1-5, 2013, 査読有、Helsinki, Finland.

⑥ 福田エリック駿、川島英之、井上浩明、浅井哲也、本村真人、C言語による動的リコンフィギュラブルハードウェアへのWindow Joinの実装、電子情報通信学会情報ネットワーク研究会、2013年6月20日-21日、福井県福井市

〔図書〕（計 0 件）

〔産業財産権〕

○出願状況（計 0 件）

○取得状況（計 0 件）

〔その他〕

http://lalsie.ist.hokudai.ac.jp/jp/

6．研究組織

(1)研究代表者

本村　真人　（Motomura, Masato）
北海道大学・情報科学研究科・教授
研究者番号：90574286

(2)研究分担者

なし

(3)連携研究者

川島　英之（Kawashima, Hideyuki）
筑波大学・システム情報工学研究科・講師
研究者番号：90407148