

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 11 日現在

機関番号：82626

研究種目：挑戦的萌芽研究

研究期間：2012～2014

課題番号：24656220

研究課題名(和文)原子層シリサイド半導体を用いたドーピング制御

研究課題名(英文)Control of carrier doping using atomic layer silicide semiconductors

研究代表者

内田 紀行(UCHIDA, Noriyuki)

独立行政法人産業技術総合研究所・ナノエレクトロニクス研究部門・主任研究員

研究者番号：60400636

交付決定額(研究期間全体)：(直接経費) 3,000,000円

研究成果の概要(和文)：本研究課題では、Si表面上でタングステン内包Siクラスター(WSin)を単位構造とする原子層シリサイド半導体を形成し、WSinの性質を利用することで、Siナノエレクトロニクスの革新的な要素技術の開発を行った。そのために、WSin層の2次元的なキャリア輸送特性を評価し、WSin層が、わずか1nmの厚みで、 $6.5 \times 10^{19} \text{ cm}^{-3}$ の電子密度と $8.8 \text{ cm}^2/\text{Vs}$ の移動度を持つ原子層シリサイド半導体材料であることを実証した。また、WSin膜の産業展開を目指し、熱CVD法による合成を実証した。

研究成果の概要(英文)：In this project, we fabricated W encapsulating Si cage cluster (WSin) films on Si surfaces to develop new element technologies for upcoming Si nanoelectronics. The WSin films were 1nm thick very thin semiconductor film. The electron density and the mobility of the WSin film were estimated to be $6.5 \times 10^{19} \text{ cm}^{-3}$ and of $8.8 \text{ cm}^2/\text{Vs}$ from measurements of two dimensional carrier transport properties. To use WSin films widely in the device fabrication process, we developed a thermal chemical vapor deposition method of WSin films.

研究分野：ナノエレクトロニクス材料

キーワード：原子層シリサイド半導体 キャリアドーピング エピタキシャル成長

1. 研究開始当初の背景

微細化により性能の向上や消費電力の低減を図ってきた Si デバイスの開発は、原子レベルの構造制御性を必要とする時期がやってきている。しかし、材料物性的な限界や、不純物分布の揺らぎなど様々なランダムネスが顕在化し、微細化の工学的な限界が見えている。そこで、ナノドット (0次元)、ナノワイヤー・チューブ (1次元)、ナノシート (2次元) などの低次元材料により、原子スケールの物質制御を導入しランダムネスを抑え、さらに、低次元性に起因する新規機能を利用する検討がなされている。低次元材料は、集積化など現行の Si LSI プロセスへの適応を考えると Si をベースとしたものが好ましく、実際、Si ナノドットやナノワイヤーに関する多くの研究が展開されている。最近では、グラフェンライクな構造を持つ Si (silicene) の形成が報告され (B. Aufray *et al.*, *Appl. Phys. Lett.* 96, (2010) 183102)、Si の 2次元材料として急速に認知されつつあるが、silicene はグラフェン同様に金属的な性質を有することが知られている。応募者は、若手研究 B (H21-22)「シリコン表面上での原子層シリサイド半導体形成」において、第一原理計算結果から、遷移金属 M (= Zr, Mo, W) を周期的に配置することで、単層ないし 2 層の silicene が 0.2 - 0.5 eV のギャップを持った半導体になることをヒントに (*Mater. Res. Soc. Symp. Proc.* 1142 (2009) 123-128, 特開 2008 - 28125 号)、遷移金属内包した Si ケージクラスター (M@Si_n) を M 原子とモノシランガス (SiH₄) の気相反応で形成し Si 表面上に配列することで、Si 原子層間に M 原子を周期配列した数原子層のシリサイド半導体がヘテロエピタキシャル形成できることを実証した。

2. 研究の目的

本研究では、Si 表面上の原子層シリサイド半導体 (MSi_n 層) を用い、単位構造とする MSi_n

の特異な性質を利用することで、数原子層の領域に 10²¹-10²² cm⁻³ のキャリアドーピングを行い、低次元材料による原子スケールの物質制御を実証する。これは、Si への不純物ドーピングでは実現できない空間的な急峻性とキャリア密度であり、いわば、ドーピング技術における極限の追及である。その上で、エレクトロニクス応用に向けて、MSi_n 層と Si との接合の評価、第一原理計算から予測されている新機能、電界や電荷注入による M@Si_n 層のバンドギャップ制御、の実証を行う。

3. 研究の方法

研究目的を達成するために、レーザーアブレーションで合成した MSi_n を Si 基板表面に堆積する方法で作製した原子層シリサイド半導体 (MSi_n 層) の原子配列構造や電子状態を明らかにし、MSi_n 層の 2 次元的なキャリア輸送特性や、MSi_n/Si ヘテロ接合の接合特性を測定する。これまでの研究経緯から、1) M の種類を変更することによる原子数層での 10²¹ - 10²² cm⁻³ レベルの高密度キャリアドーピング、2) 外部電界や電荷注入によるバンドギャップ変調、を実証することを研究の重点課題とする。MSi_n 層は、新規な材料であるため、第一原理計算による構造・物性のシミュレーションが材料設計に非常に効果を発揮する。実験から得られた結果は、迅速にシミュレーションに反映し、双方の結果を比較検討する。

4. 研究成果

電流-電圧、容量-電圧測定から WSi_n/Si 接合特性を評価した。レーザーアブレーションで生成した W 原子と SiH₄ ガス (50 Pa) との反応により WSi_nH_x クラスター (n=10) を合成し、n 型 (P ドープ、8 cm) 及び p 型 (B ドープ、8 cm) の Si (100) 基板 (n-Si, p-Si) 上に堆積して、500 で熱処理により WSi_n(n=10) を単位構造とする厚さ 2 nm 程度のヘテロエピタキシャル層を作製した。接合

特性評価用に WSi_n 層の上に W 電極を形成した。n-Si との接合では、オーミック特性を示す一方で、p-Si との接合では、0.6 eV の障壁高さを持つ整流特性が得られた。n-Si との接合特性の温度依存性から、室温付近では WSi_n 層が $1.7 \times 10^{19} \text{cm}^{-3}$ 以上の高い電子密度を持っているため、トンネル電流が支配的となり、実質的なオーミック接合を形成すること、220 以下では、WSi_n 層のキャリアが凍結し空乏層が形成され、 $\sim 0.4 \text{ eV}$ の障壁を持つ接合を形成したと考えられる。WSi_n 層は、高い電子密度を持つ原子層シリサイド半導体材料であり、n-Si に対してオーミック接合、p-Si に対して高い障壁 (0.80 eV) を有する接合材料であり、n-Si に対して、低抵抗かつ急峻な接合を形成できることを実証した。

WSi_n 層の2次元的なキャリア輸送特性を評価するために、極薄 SOI (silicon on insulator) 基板上に WSi_n 層をヘテロエピタキシャルした。上述と同じように、低ドーパ型 (p 型) の厚さ 12 nm の SOI 基板 (9 cm) 上に、WSi_n (n=10) を単位構造とする厚さ 1 nm 程度のヘテロエピタキシャル層が作製した。SOI 基板を用いるために、フッ化水素溶液処理による清浄化を行い、表面平坦化プロセス温度も低温化し、デバイス作製プロセスに実装できる WSi_n/Si ヘテロ接合の形成手法を確立した。WSi_n 層の上に W 電極を形成し、Hall 測定でキャリア移動度と密度を評価した。その結果、WSi_n 層が、8.3-8.8 cm²/Vsec の移動度を持ち、 $6.5\text{-}8.1 \times 10^{19} \text{cm}^{-3}$ の電子密度を持つ n 型半導体であることが判った。これは、これまでに WSi_n/Si の接合特性の解析から得られた、WSi_n 層が、 $1.7 \times 10^{19} \text{cm}^{-3}$ 以上の電子密度を持つ原子層シリサイド半導体材料であるという描像と一致した。本成果は、学術雑誌 (N. Okada, N. Uchida, and T. Kanayama, J. Appl. Phys. 117 095302 (2015).) に掲載された。

また、WSi_n 層の産業展開を目指した WSi_n

膜の熱 CVD 合成プロセスを開発した。WF₆ ガスと SiH₄ ガスを原料に、ガス雰囲気温度の最適化を行い、WSi_n を気層合成し、それを固体基板に堆積することで WSi_n 膜 (n=10-12) が形成できる条件を確立した。電気伝導特性、及びラマン散乱測定の結果、レーザーアブレーション膜と同様な構造を持つ WSi_n 膜が形成されていることが判明した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計3件)

1. Naoya. Okada, Noriyuki Uchida, Toshihiko. Kanayama, "Electrical properties of amorphous and epitaxial Si-rich silicide films" J. Applied Physics, **117**, 095302-1-7 (2015).
2. 内田紀行, 岡田直也, 金山敏彦, "遷移金属内包 Si クラスタ凝集による新規シリサイド半導体薄膜" 第23回シリサイド系半導体研究会講演予稿集, **23**, 12-18 (2014).
3. Naoya Okada, Noriyuki Uchida, Toshihiko Kayanama, "Fermi-level depinning and contact resistance reduction in metal/n-Ge junctions by insertion of Wencapsulating Si cluster films" Applied Physics Letters, **104** 062105-1-4 (2014).

[学会発表](計5件)

1. 岡田直也, 内田紀行, 金山敏彦, W を内包した Si クラスタを凝集したシリサイド薄膜の電気伝導特性, 第62回応用物理学会春季学術講演会, 東海大学湘南キャンパス, 2015年3月13日
2. 岡田直也, 内田紀行, 金山敏彦, W を内包した Si クラスタを凝集した原子層厚シリサイド薄膜の電気伝導特性, 第75回応用物理学会秋季学術講演会, 北海道大学札幌キャンパス, 2014年9月18日.
3. 内田紀行, 岡田直也, 福田浩一, 宮崎剛英, 金山敏彦, WSi_n/Ge 接合の結合状態とフェルミレベルピニング解除, 第75回応用物理学会秋季学術講演会, 北海道大学札幌キャンパス, 2014年9月18日.
4. 内田紀行, 岡田直也, 金山敏彦, 遷移金属内包 Si クラスタ凝集による新規シリサイド半導体薄膜, 第23回シリサイド系半導体研究会講演予稿集(招待講演), 筑波大学東京キャンパス文京校舎, 2014年3月21日.
5. 岡田直也, 内田紀行, 金山敏彦, タングステン内包 Si クラスタ薄膜を用いた Ge との金属接合技術の開発, 第74回応

用物理学会秋季学術講演会，同志社大学
京田辺キャンパス，2013年9月19日。

6．研究組織

(1)研究代表者

内田 紀行 (UCHIDA Noriyuki)

国立研究開発法人産業技術総合研究所・ナ
ノエレクトロニクス研究部門・主任研究員

研究者番号：60400636