

## 科学研究費助成事業 研究成果報告書

平成 27 年 6 月 10 日現在

機関番号：11301

研究種目：挑戦的萌芽研究

研究期間：2012～2014

課題番号：24656221

研究課題名(和文) 磁束量子・反磁束量子対の生成・消滅に基づく高速論理演算・記憶方式の開発研究

研究課題名(英文) High speed logic and memory system based on pair-creation and -annihilation of shingle flux quanta

研究代表者

中島 康治 (Nakajima, Koji)

東北大学・電気通信研究所・教授

研究者番号：60125622

交付決定額(研究期間全体)：(直接経費) 3,100,000円

研究成果の概要(和文)：磁束量子・反磁束量子の生成・消滅に基づく高速論理演算・記憶方式の研究開発において当初検討対象としたrf-SQUIDラダー回路がノンラッチング動作のマーヅンが狭いため、磁束量子パラメトロンを参考に、磁束量子を予め設置しその位置により論理状態を判別する新たな回路を提案、その回路動作やパラメータマーヅンを解析した。それによりAND,OR,NOTなどの基本論理・演算回路の構成を確認した。更に関連研究として超伝導集積回路ニューラルネットワークについても改良を加えて動作の確実性を高めた。これに関連してニューラルネットワークの解析も進めて超伝導集積回路ニューラルネットワークに導入する検討を進めた。

研究成果の概要(英文)：We studied a possibility of superconducting level logic system in single flux quantum algorithm to investigate rf-SQUID ladder circuits and modified flux quantum parametron circuits. We confirmed the operations of AND, OR, NOT logic by using the presented circuits. Moreover, we demonstrated successfully a 4-bit parallel multiplier using a carry look-ahead adder with niobium integrated circuits to improve the performance of high-speed operation for the single flux-quantum fast Fourier transform and designed a 8-bit parallel multiplier. A neural network using superconducting quantum interference devices was fabricated and successfully demonstrated. Furthermore, we fabricated a neuron circuit using SQUIDs with niobium integrated circuits and successfully demonstrated.

研究分野：知的集積回路工学

キーワード：単一磁束量子 超伝導集積回路 ニューラルネットワーク 論理演算記憶回路

## 1. 研究開始当初の背景

磁束量子を情報担体とする単一磁束量子回路は近年急速な進歩を遂げ、すでに数十 GHz で動作するマイクロプロセッサや 120GHz 動作のシフトレジスタなどが実証され、配線も導波路により電磁波パルスを送る技術によって半導体では成し得ないサブテラヘルツ領域での集積回路の可能性が示された。しかし基本動作がパルス論理のため、遅延やジッタを考慮した精密な同期達成の要求により、従来の確立した半導体回路方式がそのままでは流用できない問題点がある。今後の回路規模の増大にはこの点の克服が最重要課題となるため、半導体方式を基本的に流用可能とした磁束量子・反磁束量子対の生成・消滅に基づく論理演算・記憶方式を提案する。

## 2. 研究の目的

磁束量子を情報の担い手とする単一磁束量子回路は、高速・超低消費電力な論理演算システムを提供できる。近年急速な進歩を遂げ、すでに数十 GHz で動作するマイクロプロセッサや 120GHz 動作のシフトレジスタなどが実証され、半導体では成し得ないサブテラヘルツ領域での集積回路の可能性が示されている。配線技術についても導波路を用いてそれを集積回路に取り込み電磁波パルスを無分散で弾道的に伝送する技術が取り入れられている。これまでに我々は、磁束量子のパルスの性質を生かした高速パイプライン並列乗算回路の提案を行い、乗算・加算・減算の各ブロックを設計し、シミュレーションによる性能評価と集積化チップによる実証を行った。今後の実用化にあたって残された問題は大規模集積化と高信頼性の確立である。しかし基本動作がパルス論理のため、回路設計には遅延やジッタを考慮した精密な同期が要求されるとともに、従来の確立した半導体回路方式がそのままでは流用できない問題点がある。今後の回路規模の増大にはこの点の克服が最重要課題となるため半導体方

式を基本的に流用可能な方式として磁束量子・反磁束量子対の生成・消滅に基づく高速論理演算・記憶方式を提案し基本システムの構成を試作を通して評価する。

## 3. 研究の方法

(1) 磁束量子・反磁束量子対の生成・消滅に基づく信号伝送方法についてのパラメータマージンと伝送速度に関する評価をシミュレーション並びに集積回路試作により検証する。

(2) 磁束量子・反磁束量子対の生成・消滅に基づく基本論理演算機能をシミュレーションし、最適回路構成を確立するとともに動作マージンと動作速度を評価し、集積回路試作により検証する。

(3) 単一磁束量子方式で開発した並列乗算、加算、減算の各ブロックを磁束量子・反磁束量子対の生成・消滅に基づく方式に置き換えてその性能をシミュレーションと集積回路試作により評価する。

(4) 磁束量子・反磁束量子対の生成・消滅に基づく記憶回路についてその構成法を検討して、上記回路との結合によるシステム化を実行する。

(5) 磁束量子・反磁束量子対の生成・消滅に基づく高速論理演算・記憶方式の基本システム構成を確立し、低消費電力・超高速動作を実証する。

## 4. 研究成果

磁束量子・反磁束量子の生成・消滅に基づく高速論理演算・記憶方式の研究開発において当初検討対象とした rf-SQUID ラダー回路がノンラッチング動作のマージンが狭いことが判明したため、磁束量子パラメトロンを参考に、磁束量子を予め設置しその位置により論理状態を判別する新たな回路を提案し、その回路動作やパラメータマージンを解析した。それにより AND, OR, NOT などの基本論理・演算回路の構成が可能であることを確認した。これにより磁束量子・反磁束量子の生成・消滅

に基づく高速レベル論理演算・記憶方式の基本回路構成を確定することができた。その機能を広範囲に確認するため、詳細な回路動作の解析を進めるとともに、集積回路として実現しその動作を実証するための回路設計やシミュレーションを実行した。最終的に回路製作まで達成することは時間的な制約上困難となり、実測までは実施することができなかった。しかし今後の回路構成について多くの有用なデータを取得することができ、その可能性の高さを示すことができたことは一定の成果であったと思われる。更に関連研究として組み合わせ最適化問題を解く超伝導集積回路ニューラルネットワークについてもさらなる改良を加えて動作の確実性を高めた。これに関連してニューラルネットワークの解析も進めてその学習方法やディープラーニングにおける様々な改良や新たな提案を行い、それらを超伝導集積回路ニューラルネットワークに導入する検討を進めて良好な成果を得た。

#### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 4 件)

① T. Onomi, and K. Nakajima, “Neuron Circuit using Coupled SQUIDs Gate with Flat Output Characteristics for Superconducting Neural Network,” IEICE Trans. Electron., vol.E97-C, pp. 173-177, Mar. 2014. (査読有)

② 逆関数遅延ネットワークを用いた最適化問題解探索のための高次形式エネルギー関数設計法、曾田尚宏、早川吉弘、佐藤茂雄、中島康治、電子情報通信学会論文誌A、vol. J96-A, no. 1, pp. 12-21, Jan. 2013. (査読有)

③ 中島康治、早川吉弘、“ニューラルネットワークのアクティブ化と非線形解析”、IEICE Fundamentals Review, Vol. 6, 2, pp. 1-11(2012). <https://www.ieice.org/ess/ESS/Fundam-Review.html> (査読有)

④ Koji Nakajima, Shigeo Sato, and Yoshihiro Hayakawa, “Dynamic characteristics of a simple bursting neuron model,” Nonlinear Theory and Its Applications, IEICE, vol. 3, no. 3, pp. 436-456, (2012). (査読有)  
<http://www.nolta.ieice.org/index.html>

[学会発表] (計 17 件)

① K. Nakajima, “Over View from Josephson Transmission Line to SFQ Logic Circuit and Inverse Function Delay-Less Model ,” Proceedings of Superconducting SFQ VLSI Workshop SSV 2014, pp.8-9, National Institute of Information and Communications Technology (NICT), Kobe, Japan, Dec. 1, 2014

② A.Yamada, T. Onomi, and K. Nakajima, “High-speed single flux quantum parallel multiplier using Dadda type partial product addition,” 7th International WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale Integration", P-16, Tohoku University Miyagi Sendai, Japan, Jan. 28, 2014.

③ K. Matsui, Y. Hayakawa, S. Sato, and K. Nakajima, “FPGA Implementation of the Discrete Inverse-function Delayed Neural Network with High Order Synaptic Connections,” 7th International WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale Integration", P-17, Tohoku University Miyagi Sendai, Japan, Jan. 28, 2014.

④ “Back Propagation Learning Based on an IDL Model,” Yuta Horiuchi, Yoshihiro Hayakawa , Takeshi Onomi, and Koji Nakajima, Proceedings of the 2014 International Symposium on Nonlinear Theory and its Applications (NOLTA2014), Luzern, Switzerland, Sep. 17, 2014.

⑤ “Performance Analysis of Bidirectional Associative Memories by Using the Inverse Function Delay-less Model,” Chunyu Bao, Takeshi Onomi , Yoshihiro Hayakawa, Shigeo Sato, and Koji Nakajima, Proceedings of the 2014 International Symposium on Nonlinear Theory and its Applications (NOLTA2014), Luzern, Switzerland, Sep. 17, 2014.

⑥ 中島康治 “Josephson 伝送線路から逆関

数ゼロ遅延神経回路への足跡とその周辺”、超伝導エレクトロニクス第146委員会、第93回研究会、学士会館本館（東京都、千代田区）、2014年10月29日

⑦ニューラルネットワークによるDTNルーティング手法、電子情報通信学会非線形問題研究会、NLP2013-136, pp. 41-44, Jan. 2014, ニセコパークホテル（北海道、倶知安）、佐々木大輔、早川吉弘、佐藤茂雄、中島康治（2014年1月21日）

⑧ DS-net と IDL モデルを用いた最適化問題探索、電子情報通信学会非線形問題研究会、NLP2013-137, pp. 45-50, Jan. 2014, ニセコパークホテル（北海道、倶知安）、渡邊裕斗、早川吉弘、佐藤茂雄、中島康治（2014年1月21日）

⑨逆関数ゼロ遅延モデルを用いたニューラルネットワークの学習、電子情報通信学会非線形問題研究会、NLP2013-142, pp. 73-76, Jan. 2014, ニセコパークホテル（北海道、倶知安）、堀内優太、早川吉弘、佐藤茂雄、中島康治（2014年1月21日）

⑩広い引き込み領域を持つ神経回路連想記憶のハードウェア化に関する研究、電子情報通信学会非線形問題研究会、NLP2013-147, pp. 99-102, Jan. 2014, ニセコパークホテル（北海道、倶知安）、蔣靖、早川吉弘、佐藤茂雄、中島康治（2014年1月22日）

⑪単一磁束量子対を伝送する rf-SQUID ラダー回路の動作特性、電子情報通信学会 2014 年総合大会、C-8-7、新潟大学（新潟県新潟市）、2014年3月、辻祐也、小野美武、中島康治（2014年3月21日）

⑫ “Comparative Study of SFQ Parallel Multipliers,” A. Yamada, T. Onomi, and K. Nakajima, Proceedings of Superconducting SFQ VLSI Workshop SSV 2013, pp.78-81, Tsukuba Central 2, AIST Ibaraki, Tsukuba, Japan, Nov. 2013. (2013年11月21日)

⑬ “Characteristics of rf-SQUID Ladder Circuits,” Y. Tsuji, T. Onomi, and K. Nakajima, Proceedings of Superconducting SFQ VLSI

Workshop SSV 2013, pp.60-63, Tsukuba Central 2, AIST Ibaraki, Tsukuba, Japan, Nov. 2013. (2013年11月21日)

⑭ “Dynamic Characteristics of Neuron Models and Microchip Integration,” K. Nakajima, CNSE and JSPS Core-to-Core Program Joint Seminar “Atomically Controlled Processing / Nanotechnology for Ultralarge Scale Integration,” Albany New York USA, June 2012. (2012年6月8日)

⑮ “Dynamic Characteristics of Neuron Models and Microchip Integration of Active Neural Networks,” K. Nakajima, CNSE and JSPS Core-to-Core Program Joint Seminar “Atomically Controlled Processing / Nanotechnology for Ultralarge Scale Integration,” Vigo Spain, Sep. 2012. (2012年9月4日)

⑯ “A Modular Neural Network for Parallel Computation,” Y. Hayakawa, D. Sasaki, and K. Nakajima, Proceedings of the 2012 International Symposium on Nonlinear Theory and its Applications, pp. 723-726, Palma, Spain, Oct. 2012 (2012年10月25日)

⑰ “Design and Fabrication of an Improved Neural Circuit for Superconducting Neural Network Solving a Combinatorial Optimization Problem,” T. Onomi and K. Nakajima, Proceedings of Superconducting SFQ VLSI Workshop SSV 2012, pp.63-66, Nagoya University Aichi Nagoya Japan, Dec. 2012. (2012年12月8日)

〔図書〕（計 件）

〔産業財産権〕  
○出願状況（計 件）

名称：  
発明者：  
権利者：  
種類：  
番号：  
出願年月日：  
国内外の別：

○取得状況（計 件）

名称：  
発明者：  
権利者：  
種類：  
番号：  
出願年月日：  
取得年月日：  
国内外の別：

[その他]  
ホームページ等

## 6. 研究組織

### (1) 研究代表者

中島 康治 (NAKAJIMA, Koji)  
東北大学・電気通信研究所・教授  
研究者番号：60125622

### (2) 研究分担者

佐藤 茂雄 (SATO, Shigeo)  
東北大学・電気通信研究所・教授  
研究者番号：10282013

小野美 武 (ONOMI, Takeshi)  
東北大学・電気通信研究所・助教  
研究者番号：70312676

### (3) 連携研究者

( )

研究者番号：