

機関番号：12301

研究種目：挑戦的萌芽研究

研究期間：2012～2013

課題番号：24656435

研究課題名(和文)自己組織化法による量子ドット列形成法の研究と3次元量子ドット太陽電池への応用

研究課題名(英文) Formation of 3-dimensional (3D) Si quantum dot arrays using block copolymer self-assembly and its application to 3D quantum dot solar cell

研究代表者

保坂 純男 (Hosaka, Sumio)

群馬大学・理工学研究院・教授

研究者番号：10334129

交付決定額(研究期間全体)：(直接経費) 2,800,000円、(間接経費) 840,000円

研究成果の概要(和文)：本研究は、加工方式による3次元量子ドット太陽電池形成を目的に、3次元量子ドット太陽電池形成のための基板形成および3次元量子ドット形成プロセスの確立を行った。前者では、多層トンネル接合PIN型Si太陽電池基板を提案し、3次元量子ドット太陽電池基板の構造を決定した。試作評価では、絶縁膜の膜厚の決定、多層構造の影響等を調べ、絶縁膜厚1nm、3層構造までは、太陽電池特性が出ることを実証した。また、後者では、電子線描画では達成できない10nm径以下のドット列形成を自己組織化法で行い、これを、SF₆+O₂プラズマエッチング耐性のあるカーボン膜に転写し、最終的には多層膜基板を加工するプロセスを確立した。

研究成果の概要(英文)：We studied a formation of multi-tunnel junction PIN type solar cell substrate and masking and etching of very fine cylinder structure of the substrate for three-dimensional (3D) quantum dot solar cell. In the former, we proposed structure of 3D quantum dot solar cell and process for its fabrication using LP-CVD (Low pressure chemical vapor deposition), thermal oxidation and impurity diffusion. After the fabrications, we evaluated the solar cell properties and obtained adaptive structure with 1nm-thickness in LP-CVD SiO₂ layer for tunneling current. Furthermore, we obtained the substrate with 3-PIN-multi-layers structure for 3D solar cell. In the latter, we developed very fine dot pattern formation using self-assembly with PS-PDMS block copolymer, multi-resist method with thin Si layer and carbon layer to transfer it to carbon dot pattern for etching mask, and reactive-ion-etching (RIE) of the Si substrate as very fine cylinders with multi-tunnel junction PIN type solar cell.

研究分野：工学

科研費の分科・細目：材料工学、材料加工・処理

キーワード：自己組織化 量子ドット 太陽電池

1. 研究開始当初の背景

近年、環境エネルギーを利用した発電技術の研究が推進されている。中でも太陽電池は、世界各国で研究されており、将来は第三世代の3次元量子ドット太陽電池の出現が予測されている。これまでに岡田らは GaAs を用いた3次元量子ドット太陽電池の研究を行っているが、効率が約7%と低い[1]。これは、トンネル結合量子ドットの不ぞろいに原因があると考えられるが、原理的に未だ分からない点が多い。岡田らは、3次元量子ドット太陽電池を GaAs の自己組織化現象を用いて作成するプロセスを提案し、研究している。我々は、この方法では、正確に GaAs ドットが3次元に並ぶことが難しいと考えた。この不ぞろいを解消するため、我々は、電子線描画法、ドライエッチング法、多層トンネル結合 PIN 型基板を用いて高精度の3次元量子ドット列の形成法を提案した。これまでに、我々は、簡易電子線描画装置を用いて、13nm ドット径を持つ2次元ドット列を20nmのピッチの量子ドット列を形成した[2]。さらに、ドライエッチングを用いて Si 基板に転写することができ[3]、この技術を3次元量子ドット列に拡張できることが分かった。しかし、これまでの我々の研究で、電子線描画は、スループットが低いこと、10nm以下のサイズを描画することが難しいことが分かった。そこで、本研究では、自己組織化を用いたドット列形成法を採用することとした。ここでは、ブロックコポリマー(BCP)を用いた自己組織化法採用し、微小ドット列を形成する方法を用いる。自己組織化法には、ポリスチレン(PS)とPDMSとが結合したBCPを用い、スピンコーターで50nm以下の厚さに塗布し、これを約170℃で約12時間アニールするとPDMSの微小ドット列が形成できる。これをRIEエッチングによりPSを除去し、PDMSの微小ドット列を形成する。さらに、本研究では、これを第1マスクとし、2層レジスト技術を開発する。次に、これを用い、ドライエッチング法による高アスペクト微細構造形成技術を確立する。また、応用としては、多層トンネル結合 PIN 太陽電池基板を開発し、3次元量子ドット太陽電池の基礎研究を行う。我々のアイディアは大面積微細構造形成技術と多層膜を使用した3次元量子ドット形成法である。

[1]岡田至崇、“自己組織化量子ドット超格子と太陽電池への応用”**33**,89-93 (2006).

[2]S. Hosaka et al., “Extremely small proximity effect in 30 keV electron beam drawing with thin calixarene resist for 20x20 nm² pitch dot arrays”, Appl. Phys. Express, **1**, 027003-1-3 (2008).

[3] S. Hosaka et al., “Nanosilicon dot arrays –”, Appl. Phys. Lett. **89**, 223131-1-3 (2006).

2. 研究の目的

本研究の目的は、多層トンネル結合 PIN 太陽電池基板の開発と、自己組織化法による量子ドット列形成技術、2層レジスト法(多層レジスト法)の確立、多層トンネル結合 PIN 太陽電池基板を高アスペクト微細加工技術により3次元量子ドット構造を実現することにある。

3. 研究の方法

本研究は主に次の二つの研究課題に分かれる。(1)多層構造でかつトンネル接合で結合されたPIN構造をした太陽電池基板の作製である。特に、Iの領域(真性半導体の領域)は、規則正しく3次元量子ドットとなるように作成するため、薄いSiO₂層で分離した多層のI層となる構造である。(2)ブロックコポリマーによる自己組織化法を用いて微小ドットパターンを形成し、これをマザーパターンとして最終エッチングで耐エッチングに優れた材料に転写するパターン転写(多層レジスト法)および最終パターン形成法の開発である。特に、挑戦的研究項目として、(1)項では、多層トンネル接合 PIN 太陽電池基板の作成で各I層間がトンネル接合で結ばれること(太陽電池特性を得られること)、(2)項では、自己組織化パターンを最終段階で使うエッチングに対して耐性のある材料に転写可能かを実証することである。

(1)多層トンネル接合PIN太陽電池基板

図1は本研究で提案した多層トンネル接合PIN太陽電池基板の構造を示す。本研究は以下に述べるプロセスで多層トンネル接合PIN太陽電池基板を作製した。以下の説明は、トンネル接合PIN構造を一式作成したプロセスを示す。

基板洗浄：使用したP型Si基板をRCA洗浄法で洗浄した。

薄膜成膜：P型Si基板の上にSiO₂の薄膜を成膜するために熱酸化膜法を使用し

た。絶縁膜上に厚さ 10 nm の Poly-Si 薄膜を減圧化学気相堆積 (LP-CVD) 法で製膜した。更にその上に、LP-CVD 法によりトンネリング可能な SiO₂ 薄膜を形成した。更に、ダイオードの N 型 Si 層を 50nm の厚さで LP-CVD により poly-Si 層を形成した。尚、各薄膜の膜厚は M-2000J.A. WOOLLAM のエリプソメーターで計測した。最表面に露出している poly-Si は真性半導体であるので、N 型化する必要があり、熱拡散によりリンドーピングを行った。POCl₃ ガスを流しながら 850 でリン拡散を 30 分間行った。

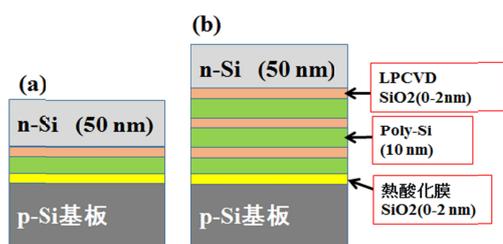


図 1 試作した多層膜トンネル接合 PIN 太陽電池基板；(a)1 層の太陽電池基板，(b)3 層の太陽電池基板

上記は、i 層、1 層のものであるが多層の場合は の工程で、LP-CVD 法によりトンネリング可能な SiO₂ 薄膜を形成した後、poly-Si(10nm 厚)層および LP-CVD 法による SiO₂ 薄膜を何回か繰り返し、その後、N 型 Si 電極部分を形成して多層構造の PIN 太陽電池基板を形成する。図 1(a)は一層の PIN 太陽電池基板、図 1(b)、3 層の場合を示す。実験では、SiO₂ の膜厚は 1 nm と 2 nm の 2 種類を形成した。また、熱酸化膜の厚さは 0.5 nm、1 nm と 2 nm に 3 種類実験した。

(2) ブロックコポリマーを用いた自己組織化のパターン転写技術

本研究では、後述する理由により Si-C-Si 基板を採用し、最終的に多層レジスト法を用いて Si 基板をベースにした多層トンネル接合 PIN 太陽電池基板に自己組織化ナノドットのパターン転写を行うことを目的として研究を進めた。具体的には以下の実験を行った。

1. 自己組織化法で形成した PDMS ナノドットパターンをマスクに、Si 薄膜をエッチングするために CF₄ ガス RIE を行い、まず、Si ドットパターンを形成する。次に、これをマスクに、O₂ ガス RIE を行い、カーボンドットパ

ターンを形成する。このようにして、カーボン膜に転写し、カーボンナノドット列を形成する。PDMS 層の下層に PS 層があり、また、Si 薄膜層の下にカーボン層、カーボン層の下に Si 基板があり、それぞれの被エッチング層の下層材料がストッパーの役割をしている。

2. カーボンナノドットがマスクとして利用できることを示すため、カーボンナノドットパターンを RIE 法を用いて Si 基板に転写し、Si ナノドットパターンを形成する。

実験では、直径 10 nm の自己組織化ナノドットを形成する分子量 11,700-2,900 g/mol の PS-PDMS を用いた。また、多層レジスト法を開発するため RIE 法を用い、最終の Si ナノドット形成には RIE を用いた。パターン転写の実験手順を図 2 に示す。パターン転写の

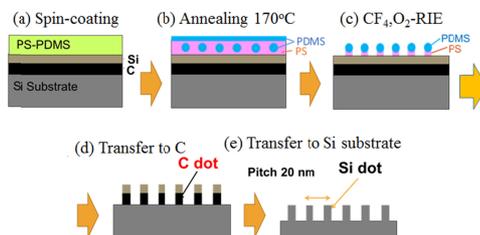


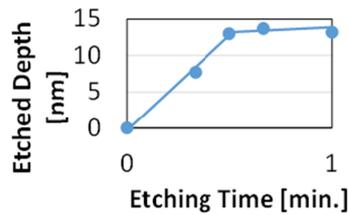
図 2 自己組織化パターンを用いて Si 基板を微小柱状構造にドライエッチングするプロセス

ために Si 薄膜-C 層-Si 基板を使用した。Si 薄膜を用いた理由としては、カーボンが空気によって酸化することを防ぐ、基板とブロックコポリマー薄膜の親和性を維持し、また PDMS ドット形成の際の CF₄-RIE のストッパー層として機能する。尚、カーボン膜はスパッタ後に空気中に晒されてしまうと気化するため、カーボン膜の上に Si 膜を成膜し、空気中に晒さないようにした。この基板は ULVAC 社製 MNS-3000-RF スパッタ装置で作製した。実験では、1x1 cm² の基板を使用した。

最初に、Si-C-P 型 Si 基板の上に PS-PDMS ブロックコポリマーを塗布して自己組織化法でナノドットパターンを形成した (図 2(a-c))。その後、形成した PDMS ナノドットは CF₄-RIE によって基板の表面の Si 層に転写し、Si ナノドットパターンを形成した。次に、Si ナノドットをマスクとして O₂-RIE によってカーボン膜に転写し、カーボンナノドットパターンを形成した (図 2(d))。最終的に、形

成したカーボンナノドットパターンをマスクとして目的膜に転写する。実験では、イオンミリング法とRIEを用いてパターン転写実験を行った。

図3は、SF₆+O₂ ガス RIE で Si-C-Si 基板をエッチングすると、最初はエッチングが進行するが、



その後、その後のエッチングが進行していないことが分かる。即ち、カーボン層にエッチングが達すると、エッチングが進まず、カーボンマスクが有力なマスク材料であることを示している。エッチング速度は、Si に対して約 28nm/min、カーボンに対して約 2nm/min である。このことより本研究では、カーボンマスクを Si 基板用エッチングに用いることとした。

4. 研究成果

上記の研究方法に対応して実験を進めた結果、トップダウン加工方式による3次元量子ドット太陽電池形成のための基盤技術を確立できた。即ち、(1) 3次元量子ドット太陽電池形成のための基板形成、(2) 3次元量子ドット形成プロセスの確立ができた。前者では、多層トンネル接合 PIN 型 Si 太陽電池基板を提案し、3次元量子ドット太陽電池用基板の構造を決定した。試作評価では、絶縁膜の膜厚の決定、多層構造の影響などを調べ、絶縁膜厚 1nm を用いた素子で、1層から3層構造まで、太陽電池特性が出ることを実証した。また、後者では、電子線描画では達成できない 10nm 径以下のドット列形成を自己組織化法で行い、これを、SF₆+O₂ プラズマエッチング (RIE) 耐性のあるカーボン膜に転写して、最終的には多層膜基板を加工するプロセスを確立した。以下に詳細を述べる。

(1) 多層トンネル接合 PIN 太陽基板の試作

図1に示したように SiO₂ の膜厚を 0.5 nm、1 nm と 2 nm とし、数種類の酸化膜を形成した。また、1層は1層から3層までのものを

試作した。

試作した PIN 太陽電池の評価するために、基板に電極を設けて、基板の I-V 特性を半導体パラメータアナライザーにより測定した。従来は電極とした銅基板に接着して、測定を行っていた。このために、銀ペストを使用した。接続が不安定で I-V 特性が正確に測れず、再現しにくかった。何回か試作評価をすることにより太陽電池基板と銅基板との接続に問題があることが分かった。この問題を解決するために、InGa 合金による接着が良いことが分かり、安定な接続を得た。尚、ここでは上部の電極に ITO 層を使用しなかった。図 4(a)は SiO₂ の膜厚を変化させた際の試作太陽電池基板の I-V 特性を示す。SiO₂ の膜厚が厚くなると薄膜の抵抗が高くなり、トンネル電流が流れ難くなった。この結果より、全て

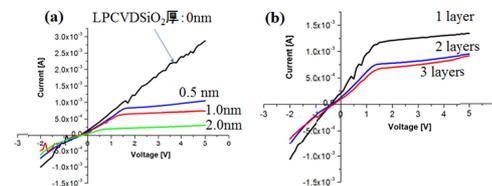


図 4 試作基板の太陽電池特性、(a) SiO₂ の膜厚依存性、(b)多層構造依存性

の SiO₂ の膜厚は 1nm の時に光発電効率が一番高いことが分かった。図 4(b)は、SiO₂ の膜厚を 1nm とした時の 1層から 3層までの I-V 特性を示す。短絡電流は減少するが、3層まで太陽電池特性を確認することが出来た。

(2) ブロックコポリマーを用いた自己組織化のパターン転写技術

以上の実験で自己組織化 PDMS ナノドットを Si 層、C 層へパターン転写することができ、カーボンナノドットを形成した。このカーボンナノドットをマスクとしてさらに目的とする材料に転写することができると考える。本研究は、図 2(a)のような Si-C-Si 基板を使用した。Si-C の膜厚が 7.5 nm、10 nm とした。

図 5 は分子量 11,700-2,900 g/mol の PS-PDMS を用いて形成したナノドットの SEM

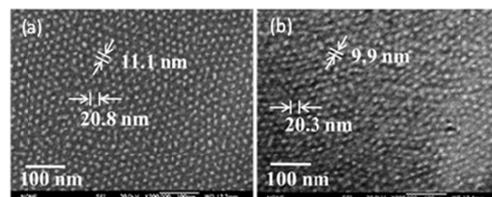


図 5 形成したナノドット、(a)PDMS ナノドット、(b)カーボンナノドット

像を示す。図 5(a)はマイクロ相分離プロセス後に CF_4 と O_2 エッチングし、形成した PDMS 自己組織化ナノドットの SEM 像を示す。明るい部分は PDMS 自己組織化ナノドットである。ナノドットの平均ピッチは 20.8 nm であり、平均直径は 11.1 nm である。ピッチの標準偏差は 1.9 nm であり、直径の標準偏差は 1.4 nm である。図 5(b)は表面の Si 膜を除去する CF_4 -RIE とカーボン膜を除去する O_2 -RIE を行った後の SEM 像を示す。明るい部分はカーボンナノドットである。ナノドットの平均ピッチは 20.3 nm であり、平均直径は 9.9 nm である。ピッチの標準偏差は 1.7 nm であり、直径の標準偏差は 1.8 nm である。実験結果によると直径 10 nm のカーボンナノドットが CF_4 -RIE のエッチングによって Si 基板にパ

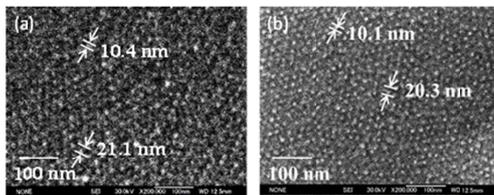


図 6 Si 基板へのパターン転写、(a)イオンミリング法による Si ドット、(b) SF_6+O_2 -RIE による場合

ーン転写することが出来なかった。このため、転写方法としてイオンミリング法と SF_6+O_2 -RIE 法を使用した。図 6(a)は図 5(b)に対して、イオンミリングを行い、カーボンナノドットを Si 基板転写し、Si ナノドットを形成した。Si ナノドットの平均ピッチは 21.1 nm であり、平均直径は 10.4 nm である。ピッチの標準偏差は 1.9 nm であり、直径の標準偏差は 1.8 nm である。図 6(b)は図 5(b)に対して、 SF_6+O_2 -RIE を行い、カーボンナノドットを Si 基板転写し、Si ナノドットを形成した。Si ナノドットの平均ピッチは 20.3 nm であり、平均直径は 10.1 nm である。ピッチの標準偏差は 1.8 nm であり、直径の標準偏差は 1.9 nm である。イオンミリング法と SF_6+O_2 -RIE 法を比べると、 SF_6+O_2 -RIE 法の方が SF_6+O_2 -RIE によって殆どエッチングされなく、高い耐性を示した。 SF_6+O_2 -RIE によるパターン転写の実験では、エッチングパワー 40 秒、エッチング時間 10 秒で行った。

パターン転写の実験では以下の研究成果を得た。

1. 多層レジスト法の Si-C (7.5 nm - 10 nm) -Si 基板を用いて、分子量 11,700-2,900 g/mol の PS-PDMS から形成される平均ピッチ 20 nm の自己組織化ナノドットを CF_4 -RIE(26 秒)、 O_2 -RIE(30~40 秒)により C 層にパターン転写することができ、カーボンナノドット列を形成できた。
2. 平均ピッチ 20 nm のカーボンナノドット列をハードマスクとして、Si 基板にイオンミリング(3 分)でパターン転写することができた。パターン転写した結果の Si ナノドットのサイズは約 10 nm であった。
3. 平均ピッチ 20 nm のカーボンナノドット列をハードマスクとして、Si 基板に (SF_6+O_2)-RIE(エッチングパワー 40 W、エッチング時間 10-20 秒)でパターン転写することができた。

以上まとめると、多層トンネル接合 PIN 型 Si 太陽電池基板を提案し、3次元量子ドット太陽電池用基板の構造を決定した。試作評価では、絶縁膜の膜厚の決定、多層構造の影響などを調べ、絶縁膜厚 1nm、3層構造までは、太陽電池特性が出ることを実証した。

また、微細針状構造の加工技術では、電子線描画では達成できない 10nm 径以下のドット列形成を自己組織化法で行い、これを、イオンミリングや SF_6+O_2 プラズマエッチングに耐性のあるカーボン膜に転写して、最終的には多層膜基板を加工するプロセスを確立した。これにより、当初提案したリソグラフィ技術を用いた規則正しく配列できる 3次元量子ドット太陽電池作成のための要素技術は確立できた。

5. 主な発表論文等

〔雑誌論文〕(計 5 件)

J. Liu, M. Huda, Z. Mohamad, H. Zhang, Y. Yin, and S. Hosaka, Fabrication of carbon nanodot arrays with a pitch of 20 nm for pattern-transfer of PDMS self-assembled nanodots, Key Engineering Materials, 596, pp.88-91 (2014). (査読有)

M. Huda, J. Liu, Z. Mohamad, Y. Yin, and S. Hosaka, Pattern transfer of 23-nm-diameter block copolymer self-assembled nanodots using CF_4 etching with carbon hard mask (CHM) as mask, Materials Science Forum, 737, 133-136 (2013). (査読有)

M. Huda, J. Liu, Y. Yin, and S. Hosaka,

Fabrication of 5-nm-sized nanodots using self-assemble of polystyrene-poly(dimethyl siloxane), Jpn. J. Appl. Phys., 51, 06FF10 1-5 (2012). (査読有)

M. Huda, T. Tamura, Y. Yin, and S. Hosaka, Formation of 12-nm nanodot pattern by block copolymer self-assembly technique, Key Engineering Materials, 497, 122-126 (2012). (査読有)

他、1 編

[学会発表](計 11 件)

H. Zhang, M. Huda, J. Liu, Y. Zhang, Y. Yin, and S. Hosaka, Long Range Ordering of Nanodots with Sub-10-nm-Pitch and 5-nm-dot Size using EB-drawn Guide Line and Self-assembly of Polystyrene-Poly(dimethyl siloxane), 5th International Conference on Advanced Micro-Device Engineering (AMDE), Gunma, Japan (Dec. 2013)
M. Huda, H. Zhang, J. Liu, Y. Yin, and S. Hosaka, Fabrication of Ultrahigh Density 10-nm-Order Sized Si Nanodot Array by Pattern-Transfer of Block Copolymer Self-Assembled Nanodot Array, 5th International Conference on Advanced Micro-Device Engineering (AMDE), Gunma, Japan (Dec. 2013)
S. Hosaka, M. Huda, H. Zhang, T. Komori, and Y. Yin, Single-nanodot Arrays and Single-nanohalf-pitch Lines Formed using PS-PDMS Self-assembly and Electron Beam Drawing, 26th International Microprocesses and Nanotechnology Conference (MNC 2013), Sapporo, Hokkaido, Japan (Nov. 2013) (Invited)

M. Huda, J. Liu, Y. Yin, and S. Hosaka, Fabrication of Ultrahigh Density 10-nm-order Sized C Nanodot Array as a Pattern-transfer Mask, 26th International Microprocesses and Nanotechnology Conference (MNC 2013), Sapporo, Hokkaido, Japan (Nov. 2013)
M. Huda, J. Liu, Y. Yin, S. Hosaka, Large Area Ultrahigh Density 10-nm-Order Sized C Nanodot Array as a Pattern-Transfer Mask, the 39th

International Micro & Nano Engineering Conference (MNE 2013), London, UK (Sep. 2013)
Sumio Hosaka, You Yin, Takuya Komori, Miftakful Huda, Hui Zhang, "Long-range-ordering of 6-nm-sized nanodot arrays using self-assemble and EB-drawing", 7th Int. Conf. Mat. Adv. Technol. (ICMAT2013), Singapore (July 2013).

S. Hosaka, T. Akahane, M. Huda, J. Liu, Y. Yin, N. Kihara, Y. Kamata, and A. Kikitsu, Ordering of 12 nm-pitched nanodot arrays using block copolymers self-assemble and EB drawn guide line template for 5 Tbit/in² magnetic recording, the 38th International Micro & Nano Engineering Conference (MNE 2012), Toulouse, France (Sep. 2012).

他、4 件

[図書](計 0 件)

[産業財産権]
出願状況(計 1 件)

名称：光電変換素子およびその製造方法
発明者：酒井武信、保坂純男、インユウ、田村拓郎
権利者：請求なし
種類：特許
番号：特願 2011-184581
出願年月日：2011.08.26
国内外の別：国内

取得状況(計 0 件)

[その他]
ホームページ：
<http://www.ps.eng.gunma-u.ac.jp/~hosaka-lab/>

6. 研究組織

(1) 研究代表者
保坂 純男 (HOSAKA SUMIO)
群馬大学・理工学研究院・教授
研究者番号：10334129

(2) 研究分担者 なし

(3) 連携研究者 なし