様　式　Ｃ－１９、Ｆ－１９、Ｚ－１９　（共通）

科学研究費助成事業　　研究成果報告書

平成　２８　年　　６　月　１５　日現在

機関番号：　２２６０４
研究種目：　基盤研究(C)（一般）
研究期間：　2013～2015
課題番号：　２５４２０２６３

研究課題名（和文）超高速モータドライブ用高周波PWMインバータ開発

研究課題名（英文）Development of High-Frequency-Switching Inverter Circuit for High-Speed Motro Drive

研究代表者
和田　圭二（Wada, Keiji）

首都大学東京・理工学研究科・准教授

研究者番号：００３２６０１８

交付決定額（研究期間全体）：（直接経費）　　3,900,000円

研究成果の概要（和文）：本研究では，高速モータドライブ駆動に適用可能な500 kHzスイッチングの高周波PWMインバータを実現することを目的として研究を行った。まず，Si-MOSFET と SiC-SBD をパワーデバイスで使用することを前提として，パワーデバイスの冷却手法としてヒートシンク分割手法を提案した。さらに，ゲート電圧を従来手法に比べて低くとすることによるデッドタイムレスゲート駆動回路の提案を行った。本研究の提案手法の妥当性を確認するために，直流電圧300V，スイッチング周波数 500 kHzのPWMインバータを設計製作し，実験により明らかにした。

研究成果の概要（英文）：This research focuses on a three-phase inverter using a Si-MOSFETs and SiC-SBD to realize a higher-frequency switching operation and discusses both the loss analysis and thermal resistance. First of all, a laboratory experimental system of a PWM inverter focused on a cooling structure is produced with separating heat sinks. The experimental results for 300-kHz switching operation rated at 300 V and 3.2 kVA are presented to verify the separating heat sinks structure. Secondly, this research discusses a gate drive circuit without the dead time for high-frequency switching PWM inverter. In order to realize the dead-time less inverter, the 5-V gate drive circuit is proposed. The experimental results, rated at 500 kHz switching frequency and 300 V DC, are presented.

研究分野：　パワーエレクトロニクス

キーワード：　PWMインバータ　電力変換回路

１．研究開始当初の背景

パワーエレクトロニクス回路の代表例であるインバータは数百W～数MWクラスのモータ駆動用電源として家電・産業機器・輸送機の分野において広く実用化されている。近年では，新領域分野への応用を目的とした福祉・医療機器用の超高速モータや小型化・高効率化を目的とした自動車用ターボチャージャ，熱交換用コンプレッサー用の超高速モータ駆動の研究が行われている。従来，超高速モータは矩形波電流により駆動する方式がとられてきたが，正弦波電流駆動とすることによるモータ制御性能向上・損失低減が期待できる。そこで，交流モータの回転速度はインバータの出力周波数で決まることから，これまで以上の高周波正弦波出力(5～20 kHz)が可能な PWM インバータが必要である。従来，スイッチング動作をさせない線形増幅回路を用いた高周波出力も実用化されているが，原理的な効率限界が低いためにモータ駆動用電源としては有用ではない。また，オーディオ用D級（スイッチング）アンプの開発事例も報告されているが，出力電圧・電流共に実用化レベルには十分ではない。

２．研究の目的

研究代表者はこれまで，高速・高周波スイッチングを実現するための回路実装技術として回路構造と浮遊パラメータ（インダクタンス・キャパシタンス）の関係を定量的に明確にし，実用化レベルでの電圧・電流を取り扱った実験により高周波PWMインバータ実現に向けた課題を明らかにした。特に，パワーデバイスの熱抵抗とデッドタイムの低減が高周波PWMインバータの実現に向けた最大の課題である。そこで，本研究課題では，この 2 つの制約を実用的な手法で解決し 500 kHz スイッチングの PWM インバータの開発を行う。

第一点目として，高速スイッチング回路に必要な冷却・絶縁・浮遊パラメータの条件を明らかにして，それを実現するための電力変換回路の実装技術に関する研究を行う。第二点目として，高周波数スイッチングの制約条件となるデッドタイムを実質上ゼロ(100 ns 以下) にできる高周波インバータ用ゲート駆動回路の研究を行う。

以上の2つの課題を解決して，インバータ回路への適用を想定したプロトタイプモデルとして，本研究の目的である500 kHz, 3 kW出力の三相インバータの設計・製作を行う。なお，入手可能な電気電子部品や冷却技術を用いた限界点をそれぞれ導出するだけでなく，最新のパワーデバイスの研究データや周辺技術の調査結果に基づいた限界点予測を行う。そのため，本研究課題の目標値の実現に向けて，既存部品では達成できないことが明らかになった場合には，提案するインバータを実現するために必要な技術課題を整理する。さらに，既存部品での動作限界点を明らかにしてインバータの設計・製作を行う。

３．研究の方法

本研究では，高周波スイッチングPWMインバータを実現するために，Si-MOSFET と SiC-SBD を対象とした回路を対象に検討を行った。

まず，高周波スイッチングPWM インバータを対象としてパワーデバイスの損失解析を実験により詳細に検討を行う。次に，Si-MOSFET と SiC-SBD を対象にしたアーム内部における熱抵抗の分離・解析を行う。さらに，パワーデバイスの電力損失に伴うデバイスの温度上昇を制約としたスイッチング周波数と出力電力の関係性について実験結果を元にして検討を行う。

４．研究の成果

本研究課題の要求仕様を満足するためには，Si-MOSFET の冷却能力改善を目的としたヒートシンク分割構造を適用することが有効であることを定量的に示した。この方式の欠点は，パワーデバイス間の距離が長くなり，その結果，パワーデバイス間の寄生インダクタンスが大幅に増加することである。各素子の配線と配置のレイアウトを考慮すると，基板サイズはヒートシンク 2 台のサイズにより 120 ㎜ × 110 ㎜ となる。ここで，寄生インダンスはスイッチング時のサージ電圧の増加とスイッチング損失増加を引き起こす。そのため，本研究課題で検討したヒートシンク分割手法ではパワーデバイス間の寄生インダクタンスを極力低減する必要がある。この課題を解決するために，各パワーデバイスを接続するための配線構造に平行平板構造を採用することによって，アーム間の寄生インダクタンスを大幅に低減できる。これは，ディスクリート部品の内部寄生インダクタンスに比べても小さい値であるため，一般的な冷却構造に比べてヒートシンク分割手法による寄生インダクタンスが大幅に増加することはない。以上のことから，冷却と配線構造の両方を考慮した電力変換回路実装を実現した。

次に，高スイッチング周波数のインバータで問題となるデッドタイムの影響を低減するため，ゲート駆動回路について検討を行った。一般に，Si-MOSFETを使用する際には，上下スイッチの同時ONを回避するために1us程度の同時OFF期間（デッドタイム）を挿入する。しかし，デッドタイムの影響により出力電流のひずみ，出力電力低減などの課題が生じる。これまでにも，デッドタイム補償の研究は数多く行われてきているが，追加センサが必要であるだけでなく，複雑な制御演算が必要である。つまり，回路の複雑化や高度な実装技術が要求される。本研究では，従来の回路構成と同一でかつ，追加センサの必要のないゲート駆動回路の検討を行った。その

結果，高周波スイッチング周波数のインバータでは 5 V ゲート電圧動作が有効であること提案し，その妥当性を実験により明らかにした。従来は 15V の電圧を使ったゲート駆動回路が一般的である。本研究課題で提案する方式では，Si-MOSFET のドレイン電流の上限はゲート電圧によって制限されるため，ゲート電圧を低く設計することで，上下アームがオン時でもアーム短絡を防ぐことができる。この方式により，デッドタイムゼロ動作が可能であることを明らかにした。実験では電源電圧 300 V，スイッチング周波数 500 kHz の単相 PWM インバータを用い，低力率動作と高力率動作を行った。低ゲート電圧駆動によるデッドタイムゼロ設計により，低力率動作時は出力電圧パルスの欠落を防ぐことができ，高力率動作時は電流振幅の減少を防ぐことができ，提案法の有効性を確認した。

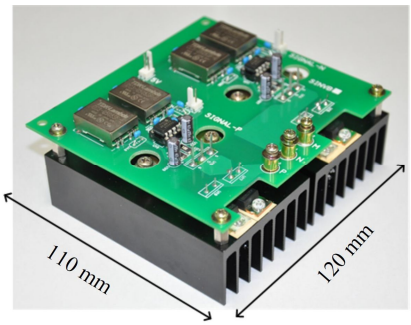

図 1 Si-MOSFET と SiC-SBD を用いて試作したインバータ回路

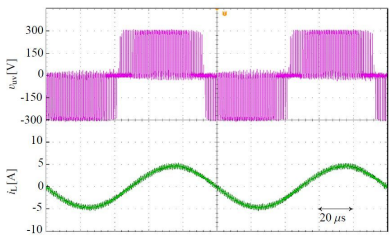

図 2 500kHz スイッチングの実験波形

図 1 は試作した高周波単相 PWM インバータの実験回路，図 2 は出力 750 W 出力時の実験波形である。当初の研究計画では，3 kW 出力の三相 PWM インバータであるために，三相出力に当研究成果を換算すると 2.2 kW となる。なお，500 kHz スイッチングのインバータの電力変換効率は 60%であることから，これ以上の出力電力の増加は現実的ではない。この理由の主要な原因としては，Si-MOSFET のスイッチング時間が長いために，スイッチング損失が大きいことが挙げられる。そこで，次世代パワーデバイスの一つである GaN パワーデバイスの使用を前提とした高周波 PWM インバータ実現に向けて検討を行った。本研究で利用したパワーデバイスは，半導体メーカがサンプル提供している，最新のパワーデバイスである。図 3 はスイッチング周波数と効率の関係を示したものである。その結果，GaN パワーデバイスを使用した場合，500k Hz スイッチング動作では効率が 90%を実現できるために，Si-MOSFET を使用した場合と比較して大幅な効率の改善が見込めることが確認できる。以上のことから，高周波 PWM インバータの実現には GaN パワーデバイスの使用が妥当であると結論付けた。

当研究で実現したインバータを用いることによって 10 kHz 以下のひずみの少ない正弦波電流を出力できることから，高速モータドライブ用インバータとしての適用が期待できる。

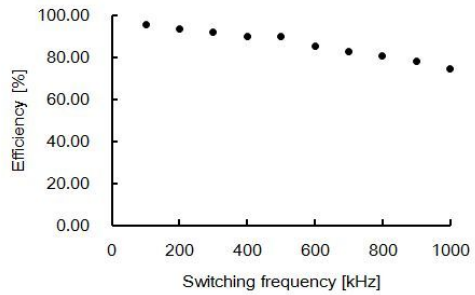

図 3 GaN パワーデバイスを用いたインバータのスイッチング周波数と効率の関係

５．主な発表論文等

（研究代表者、研究分担者及び連携研究者には下線）

〔雑誌論文〕（計１件）

1. 田栗賢人，和田圭二，“ ヒートシンク分割手法を用いた高周波スイッチング PWM インバータの回路実装 ”，電気学会論文誌 D, Vol. 134, No. 8, pp. 734-741 (2014), DOI:10.1541/ieejias.134.734

〔学会発表〕（計５件）

1. Keiji Wada, Takuya Fujii, ``Design and implementation of a 500 kHz switching PWM inverter without a dead-time, ’ ’ 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia), pp. 2175-2179, 2015 年 6 月 4 日， ソウル市（韓国）
2. 藤井拓也，和田圭二，“ 500 kHz スイッチング PWM インバータのゲート駆動回路

に関する検討”，電気学会半導体電力変換，SPC-14-125，pp. 71-76，2014 年 10 月 30 日，産業技術総合研究所(茨城県つくば市)
3. 藤井拓也，和田圭二，“500kHz スイッチング単相 PWM インバータのゲート駆動電圧に関する検討”，平成 26 年電気学会産業応用部門大会，1-61，pp. 275-278，2014 年 8 月 28 日，東京電機大学（東京都足立区）
4. 藤井拓也，和田圭二，「400 kHz スイッチングハーフブリッジ PWM インバータの実験検証」平成 26 年電気学会全国大会，4-008，2014 年 3 月 19 日，愛媛大学（愛媛県松山市）
5. K. Wada, and K. Taguri, ``Switching-Frequency Limitations of a Three-Phase PWM Inverter using Si-MOSFETs and SiC-SBDs, International Conference on Integrated Power Electronics Systems'', pp. 123-127, 2014 年 2 月 25 日，ニュルンベルグ市（ドイツ）

〔図書〕（計 0 件）

〔産業財産権〕
○出願状況（計０件）

○取得状況（計０件）

〔その他〕
なし

６．研究組織
(1)研究代表者
和田 圭二（WADA, Keiji）
首都大学東京・理工学研究科・電気電子工学専攻・准教授
研究者番号：00326018

(2)研究分担者
清水 敏久（SHIMIZU, Toshihisa）
首都大学東京・理工学研究科・電気電子工学専攻・教授
研究者番号：30254155