

科学研究費助成事業 研究成果報告書

平成 28 年 6 月 8 日現在

機関番号：32665

研究種目：基盤研究(C) (一般)

研究期間：2013～2015

課題番号：25420344

研究課題名(和文)柔軟でロバストな高集積デバイスの開発

研究課題名(英文)Development of VLSI Devices with Flexibility and Robustness

研究代表者

佐伯 勝敏 (SAEKI, Katsutoshi)

日本大学・理工学部・教授

研究者番号：60256807

交付決定額(研究期間全体)：(直接経費) 4,000,000円

研究成果の概要(和文)：本研究は、現在のノイマン型コンピュータにはない、学習機能を有した情報処理システム、すなわち脳型情報処理システムを構築することを目指し、柔軟でロバストな高集積デバイスの開発を行うことを目的に研究を行った。その結果、高集積化を目指し、低容量であるニューロンモデルを実装し、回路面積を従来に比べ、1/30程度とした。また、寄生容量のみで動作するモデルを提案した。さらに、フィードバック制御機能を担う入力部を付加することで、ロバスト性の高いモデルを提案し、新たに提案したシナプス学習モデルと組み合わせることで、認識モデルを提案した。

研究成果の概要(英文)：Recent neural networks studies have been undertaken with the purpose of applying engineering to the brain function. As a method for modeling the information processing function of the brain, the artificial neural network (ANN) has been suggested. Therefore, it is necessary to construct ANN using neuron models. When a large-scale ANN is constructed, it is desired that its neuron models has a small area.

In this research, we propose the constitution of the low value capacitor implementation model. As a result, it is shown that the proposed model is able to achieve oscillation using 1 fF capacitors. Furthermore, we suggest novel model with input unit. As a result, we clarify the proposed neuron model is superior with the robustness. So, we combine the novel model with a synaptic learning model, suggested an ANN that specializes in image recognition and corresponds to high resolution images. As a result, we clarify the proposed ANN is able to recognize various input data.

研究分野：集積回路工学

キーワード：デバイス 実装 ニューロンモデル セルラーニューラルネットワーク ロバスト 集積回路 VDEC 低容量

1. 研究開始当初の背景

現在、脳の優れた情報処理システムを工学的に応用するために、脳型情報処理システムの構築に対する研究が盛んに行われている。人間の脳のような柔軟な発想をもった脳型情報処理システムを構築するためには、脳内で学習を司ると言われているシナプス部における可塑性、すなわちシナプス可塑性を有する神経回路網モデルの構築が重要である。また、神経回路網モデルを構築し、ロバスト性を持たせるためには、神経回路網モデルを構成するニューロンモデルの個数は、数多く用いる方が有利である。しかし、ニューロンモデルを増やすと、それらを接続する配線量は膨大となり、単体ニューロンモデルのサイズも影響する。そこで、チップサイズに制限があることから、単体ニューロンモデルのサイズを小さくし、また配線量についても抑える工夫が必要となる。

一方、生理学では、生体の海馬や大脳皮質等でパルスタイミングに依存してシナプス荷重が変化する STDP(Spike Timing Dependent synaptic Plasticity)が発見され、パルスの発生順序、および時間差に依存してシナプスの結合の荷重値の増強や抑圧が生じる非対称型の特性が報告されている。この報告を基に、数々のハードウェアモデルが提案されている。しかし、工学的に応用する場合、回路が大規模化してしまう。

2. 研究の目的

本研究の目的は、柔軟でロバストな高集積デバイスの開発を行うことである。私は、現在のノイマン型コンピュータにはない、学習機能を有した情報処理システム、すなわち脳型情報処理システムを構築することを目指している。そのためには、脳内の神経回路網のハードウェアモデルを提案し、急速な発展を遂げている集積回路技術を用い、新たなデバイスを構築する必要がある。具体的には次の4つのテーマを掲げて実装を行う。(1)低容量化ニューロンモデル。(2)ロバスト性を有するニューロンモデル。(3)容量結合型セルラーニューラルネットワーク。(4)仮想三次元構造の学習モデルを有するセルラーニューラルネットワーク。

3. 研究の方法

本研究は、開発が急務である学習機能を持たせたロボットの開発にも繋がるような柔軟でロバストな高集積デバイスの開発を行うために、単体のニューロンモデルにおいて小面積で外乱の影響にも耐性を有するモデルを開発し実装を行う。またネットワークは、セルラーニューラルネットワーク構成として、それぞれのニューロンモデルを容量結合させ、配線量を減らす。また、生体の海馬 CA3 における2つの特性が海馬 CA3 の深さ方向に依存して得られることから、2つの特性を結合荷重値として埋め込むことにより、仮想的

な三次元構造の神経回路網モデルを提案し、高集積化を行い、VDEC を通して実装する。この実装したモデルを用い、応用として、記憶の保持・想起を行い、連想記憶モデルについて検証を行う。

具体的な方法を以下に示す。

- (1)低容量化ニューロンモデルの提案と試作。
- (2)ロバスト性を有するニューロンモデルの提案と試作。
- (3)容量結合型セルラーニューラルネットワークの提案と試作。
- (4)仮想三次元構造の学習モデルを有するセルラーニューラルネットワークの提案と試作。
- (5)セルラーニューラルネットワークを用いた連想記憶モデルの検証。

4. 研究成果

上記3の研究方法(1)~(5)のそれぞれの成果として、以下が得られた。

- (1) 低容量化ニューロンモデルの提案と試作

図1に今回提案する低容量化ニューロンモデルの回路構成を示す。同図は、 Δ 形負性抵抗素子を構成する FET である M_{AN} と M_{AP} 、漏れ抵抗に相当する M_R 、 Δ 形負性抵抗素子に対し静的なバイアス電圧を供給する FET である M_D 、 Δ 形負性抵抗素子に対するバイアス電圧を動的に変化させるキャパシタである C_G 、バイアス電圧の変化を補助する役割を持つ FET である M_C 、生体における膜容量に相当するキャパシタ C_M 、の6要素で構成している。同図は、従来モデルの C_G に溜まった電荷を強制的に引き抜くよう M_C を新に追加したモデルである。

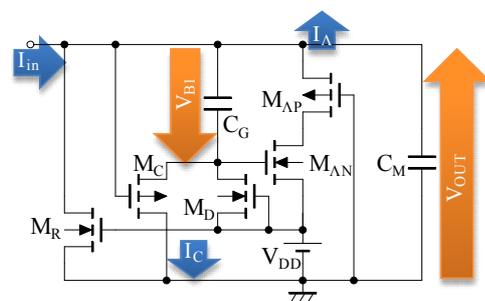


図1 低容量化ニューロンモデル

図2に C_G に対する V_{OUT} の自励発振周波数特性のグラフを示す。図中、横軸に C_G 、縦軸に周波数 f を示す。同図において、 C_M の値は C_G の2倍となるよう設定し、その他の素子については固定値とした。同図より、図1の構成をとることで C_G が 1fF と低容量キャパシタを用いた場合においても V_{OUT} の発火応答を得られることが可能であり、ニューロンモデルを集積化する際に、より少ない面積で実装することが可能であることを示している。

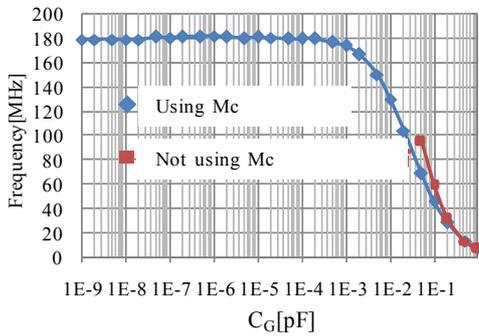


図2 C_G に対する V_{OUT} の自励発振周波数特性

実際に VDEC(大規模集積回路設計教育センター)を通し、試作設計を行い(0.18 μ m デザインルール),動作の確認を行った。なお、従来の回路において、 C_M と C_G の 2 個のキャパシタは、それぞれ 1pF の容量であったが、今回提案したモデルでは、32fF で動作した。実装面積は、従来に比べ 1/30 程度となり、カオス発振も確認出来た(現在、論文投稿中)。

そしてさらなる高集積化を目指して、図 3 に示すような容量は寄生容量を用い、nch-MOSFET のみで構成したモデルを提案し、発火動作を確認した。現在、VDEC を通し、試作中である。

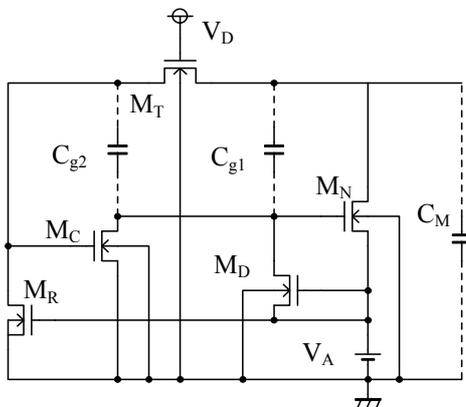


図3 寄生容量を用いたニューロンモデル

(2)ロバスト性を有するニューロンモデルの提案と試作

図 4 にロバスト性を有するニューロンモデルを示す。同図は入力部と出力部の 2 要素で構成しており、生体の細胞体が生ずる電気パルスを模擬した信号が得られる。ニューロンモデルを構成する場合、各モデルが出力するパルスのタイミングが異なるため、位相差が生じる伝搬信号を積分する構造が必要となる。さらに、応用に向けて、パターン認識の正確さや柔軟性を向上できる構造が必要である。そこで、本モデルに時空間加算特性と、学習時の自身の出力を基に認識時の出力を制御することで、パターン認識の補助を行えるフィードバック制御機能を担う入力部を付加した。同図は、スイッチ M_I , M_S , カレントミラーの参照元 M_M , 参照先 M_J , フィード

バック制御用の素子に相当する M_O , M_F , C_F , 動的なバイアスを得るための M_D , C_G , バイアス変動を補助するための M_C , 不要な漏れ電流を消費するための M_R , Δ 形負性抵抗素子を構成する M_{A1} , M_{A2} と M_{A3} , M_{A4} , 他の細胞体モデルから伝搬される電流を積分するための C_I , 生体の膜容量に相当する負荷容量 C_M から成る。さらに、 V_{IN} は外部からの入力信号、 V_{WL} はニューロンモデルを構成した場合に学習と認識を切り替えるためのスイッチング信号を示している。また、本モデルで使用した Δ 形負性抵抗素子は 2 つの MOSFET から成る 4 端子デバイスであり、ドレイン端子間の電位差が減少するにも関わらず出力電流が増加する負性抵抗領域を有する。本モデルは HSPICE にて、モンテカルロ解析を行い、1 万回の解析においても動作することを確認していることからロバスト性を有していると言える。

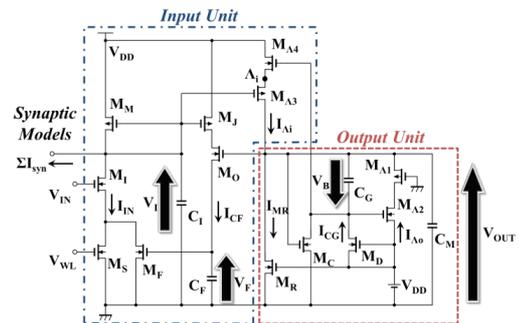


図4 ロバスト性を有するニューロンモデル

(3)容量結合型セルラーニューラルネットワークの提案と試作

容量結合に関しては、特別なプロセスを使用する必要があり、VDEC の提供するプロセスルールでは実装できず、当初予定の MIM 容量で構成することが出来ないため、(1)で検討した寄生容量を用いたニューロンモデルでネットワーク全体の小面積化を計る。また、容量ではなく、誘導結合型について検討を行った。誘導結合型セルラーニューラルネットワークの実装は、高周波用シミュレータを使用し、誘導結合部の動作を確認している。現在、誘導結合部分を VDEC にて実装中である。

(4)仮想三次元構造の学習モデルを有するセルラーニューラルネットワークの提案と試作

先に、パルスタイミングの時間差により学習状態が変化する STDP の非対称型の特性とメキシカンハット型の特性を、一つの回路で得ることが可能なシナプス回路を提案している。非対称型の特性に関しては、VDEC を通して低容量化 STDP モデルの集積回路化を行い、動作を確認した。メキシカンハット型の特性に関しては、現在、特性を確認中である。

図 5 に STDP の回路図を，図 6 に 0.18 μm デザインルールにて設計したチップ写真(赤い四角の部分)が提案回路を示す。図 7 に異なるチップ間の出力ばらつきを示す。横軸は，二つのニューロン PRE と POST の発火時間差を示している。同図は，ばらつきはあるものの異なるチップ間において，5 つのチップすべてが生理学実験のデータと同様な STDP 特性を出力可能であることを示しており，ロバスト性を有していることを示している。

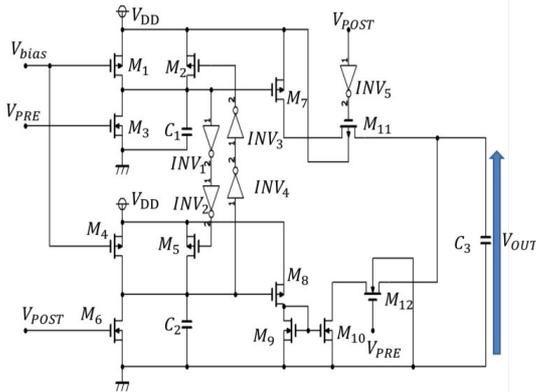


図 5 低容量を用いた STDP モデル

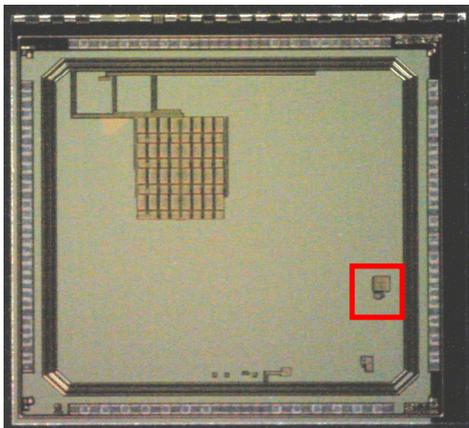


図 6 今回提案した STDP モデルのチップ写真

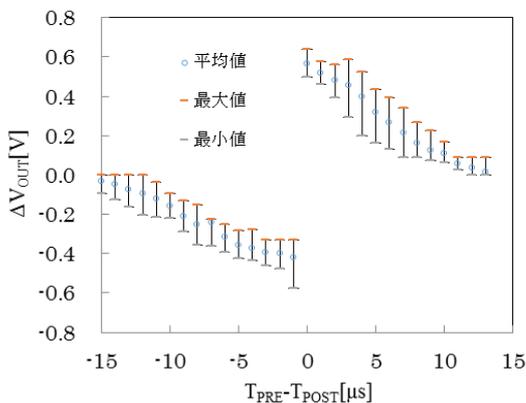


図 7 $T_{PRE} - T_{POST}$ に対する ΔV_{OUT} の実測結果

さらに学習モデルとして，過去のシナプスの活動周波数に依存して結合強度を変化させる Bienenstock- Cooper- Munro (BCM) 理論を基に，電子回路モデルを提案し，生理学を基

に提案された数理モデルの特性を再現可能であることを明らかにした。

(5) セルラーニューラルネットワークを用いた連想記憶モデルの検証

(4) にて提案した学習モデルを用いて，連想記憶モデル構築にあたり，まずは認識モデルについて検討を行った。図 8 に一例として 3×3 の多値画像のパターン認識モデルを示す。本モデルは，周波数と色の濃淡を対応させることで多値画像の表現が可能である。同図において，学習に用いられた周波数と入力された周波数を比較する周波数比較回路と，BCM 理論に基づいた STDP モデルで，入力層とセルラーニューラルネットワーク間を接続している。また，セルラーニューラルネットワーク内の STDP シナプスモデルは，画像パターンの形を学習し，入力される画像パターンに応じて結合する細胞体モデルに信号を伝搬する。学習させる際，セルラーニューラルネットワークでは，画像パターンの画素と対応する細胞体モデルを $N1 \sim N9$ の順番で発振させ STDP シナプスモデルが画像パターンの形の学習を行う。その後，各画素の色の濃さを決定するために，入力層とセルラーニューラルネットワークの細胞体モデルを色の濃さに対応した周波数で交互に発振させる。これにより，学習した周波数に近い周波数を入力層に与えた場合には，周波数比較回路が ON となり，後段の細胞体モデルが発振し，STDP シナプスモデルを通して，セルラーニューラルネットワーク内部で増強信号となる。発振していない細胞体モデルは，セルラーニューラルネットワーク内部の増強信号が閾値を超えた場合に発振する。

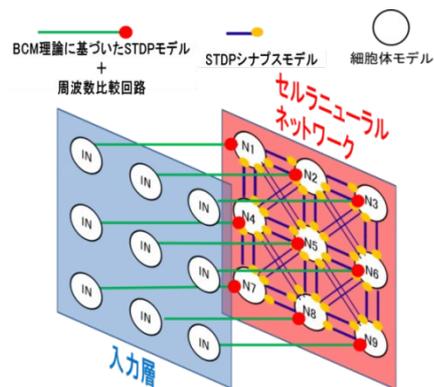


図 8 3×3 の多値画像のパターン認識モデル

今回，一例として， 5×5 の画像パターンにて，認識を行った結果，構築したモデルは多値画像のパターン認識が可能であることを確認した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者に

は下線)

〔雑誌論文〕(計4件)

奥山敦司, 佐伯勝敏, 関根好文, 高集積化のための細胞体モデルに対する検討, 電気学会論文誌 C, Vol. 136, No. 1, pp.16-21, 2016.1, 査読有.

大瀧光彦, 大和田賢, 佐伯勝敏, 関根好文, STDP 学習則を取り入れたパルス形ハードウェアモデル, 電気学会論文誌 C, Vol. 134, No. 10, pp. 1485-1491, 2014.10, 査読有.

Katsutoshi Saeki, Daisuke Nihei, Tatsuya Tatebe, Yoshifumi Sekine, IC implementation of interstitial cell-based CPG model, An International Journal, Analog Integrated Circuits and Signal Processing, Vol.81, No.3, pp.551-559, ISSN 0925-1030, DOI 10.1007/s10470-014-0349-2, Springer, Published online 17 June 2014, 査読有.

櫻井翼, 中江佑太, 佐伯勝敏, 関根好文, メンブクロウに着目した2次元音源定位用パルス形ハードウェア下丘外側核モデル, 電気学会論文誌 C, Vol. 134, No. 3, pp. 369-373, 2014.3, 査読有.

〔学会発表〕(計32件)

山下大地, 佐伯勝敏, 関根好文, “連続スパイクの発振周波数に依存した可塑シナプスモデルを用いたパターン認識に対する一検討”, 電気学会電子回路研究会, 徳島大学(徳島県・徳島市), 2015.11.13.

佐伯勝敏, “パルス形ニューロデバイスの開発とその応用”, 2015年電気学会電子・情報・システム部門大会, 長崎大学(長崎県・長崎市), 2015.8.28.

奥山敦司, 佐伯勝敏, 関根好文, “大規模 ANN 構築に向けた細胞体モデルの実装面積に対する一検討”, 電気学会電子回路研究会, 高知市文化プラザ(高知県・高知市), 2015.1.23.

Daichi Yamashita, Katsutoshi Saeki, Yoshifumi Sekine, IC Implementation of Spike-timing-dependent Synaptic Plasticity Model Using Low Capacitance Value, 2014 IEEE Asia Pacific Conference Circuits and Systems, ANA Hotel (Okinawa, Ishigaki Island), Japan, 18 Nov. 2014.

Katsutoshi Saeki, Daisuke Nihei, Tatsuya Tatebe, Yoshifumi Sekine, An Interstitial Cell-based CPG Device Model Implemented using a 0.18um CMOS Process, Proc. International Conference on Analog VLSI Circuits, Montreal, Canada, 17. Oct. 2013.

Atsushi Okuyama, Katsutoshi Saeki, Yoshifumi Sekine, A Study on Cell Body Model Considering Total Ionizing Dose Effects, Proc. International Technical Conference on Circuits/Systems, Computers

and Communications, Yeosu, Korea, 2 July 2013.

Ken Ohwada, Katsutoshi Saeki, Yoshifumi Sekine, A Study on Firing Waveform Propagation of Neuron Based on Pulse-type Hardware Model, Proc. International Technical Conference on Circuits/Systems, Computers and Communications, Yeosu, Korea, 2 July 2013.

奥山敦司, 佐伯勝敏, 関根好文, “低周波発振可能な低容量を用いた細胞体モデルに対する検討”, 電気学会電子回路研究会, 日本大学(東京都・千代田区), 2013.11.29.

大和田賢, 佐伯勝敏, 関根好文, “パルス形ハードウェアモデルを用いたニューロン発火波形の STDP 特性に及ぼす影響に対する検討”, 電気学会電子回路研究会, 日本大学(東京都・千代田区), 2013.11.29.

眞下祐一, 佐伯勝敏, 関根好文, “パターン認識のためのパルス形ハードウェアニューラルネットワークモデルに対する一検討”, 2013年電気学会電子・情報・システム部門大会, 北見工業大学(北海道・北見市), 2013.9.6.

〔産業財産権〕

出願状況(計2件)

名称: 負性抵抗回路および発振回路

発明者: 佐伯勝敏, 奥山敦司

権利者: 同上

種類: 特許

番号: 特許願 2015-099175

出願年月日: 平成 27 年 5 月 14 日

国内外の別: 国内

名称: 低周波発振回路

発明者: 佐伯勝敏

権利者: 同上

種類: 特許

番号: 特開 2015-109597

出願年月日: 平成 25 年 12 月 5 日

国内外の別: 国内

〔その他〕

ホームページ等

<http://chip.ecs.cst.nihon-u.ac.jp/>

6. 研究組織

(1) 研究代表者

佐伯 勝敏 (SAEKI, Katsutoshi)

日本大学・理工学部・教授

研究者番号: 60256807