科学研究費助成事業

平成 28 年 6 月 23 日現在

研究成果報告書

	ᅚᄓ
機関番号: 82108	
研究種目: 基盤研究(C)(一般)	
研究期間: 2013 ~ 2015	
課題番号: 25420349	
研究課題名(和文)省電力ノーマリオフ型pチャネルダイヤモンドFETの大電流動作化	
研究課題名(英文)Energy Saving Normally-off p-Channel Diamond FET with High-Current Operation	
研究代表者	
井村 将隆(Imura, Masataka)	
国立研究開発法人物質・材料研究機構・環境エネルギー材料部門・主任研究員	

研究者番号:80465971

交付決定額(研究期間全体):(直接経費) 4,000,000円

研究成果の概要(和文):ダイヤモンドは多くの優れた特性を有するため、過酷な環境下で動作可能なパワーデバイスの材料として有望なワイドギャップ半導体である。本研究では、ダイヤモンド表面の正孔キャリアの形成方法及び電界効果トランジスタ(FET)デバイスプロセス条件とノーマリオン・オフ動作との関係を調査し、ノーマリオフ動作のメカニズムについて議論した。またゲート絶縁膜の種類と構造の最適化を行い、ノーマリオフ型ダイヤモンドEFTの大電流動作化の検討を行った。その結果、オン電流値としては比較的良好な値(-100~-200 A/mm)を比較的再現性良く得ることに成功した。

研究成果の概要(英文): Diamond is promising wide-gap semiconductor for the power devices operated under the hash environment owing to its excellent material property. In this study, we investigated the impact of formation method of hole carrier at the diamond surface and the device process condition of field-effect transistor on the normally-on and -off operation to discuss the normally-off operation mechanism. Based on the results, we optimized the gate material and structure. Finally, we reproducibly obtained the high on current (-100 to -200 A/mm) for normally-off FET devices.

研究分野:半導体

キーワード: ダイヤモンド 電界効果トランジスタ MOSFET ゲート絶縁膜 原子層体積成長法 電子デバイス パ ワーデバイス スパッタ法



1. 研究開始当初の背景

ダイヤモンドは多くの優れた特性を有する ため、過酷な環境下で動作可能なパワーデバ イスの材料として有望なワイドギャップ半導 体である。またダイヤモンドは水素終端構造 を形成させると正孔キャリアを最表面に誘 起することができるため、この表面キャリ アを用いたダイヤモンド電界効果トランジ スタ(FET)の研究が近年積極的に行われてい る。ここでは、表面に自発的に誘起された 正孔キャリアをFETのチャネルに用いてお り、FETデバイスはゲート絶縁膜/表面チャ ネル/ダイヤモンド構造になっている。

しかしながら、この自発的に誘起された表 面キャリアは、無電圧時に導通状態であるノ ーマリオン特性を呈するため、オフ状態を維 持する際、常に電源供給が必要という欠点を 有していた。またノーマリオフ特性を得るた めに表面のキャリアを一旦空乏化させると、 キャリア密度は著しく低下し、FETの大電流 動作は非常に困難であった。そのため、研 究着手当時、ノーマリオフ型ダイヤモンド FETの試作・検討は殆ど行われていない状況 であった。

このような状況下にて申請者は、ダイヤモ ンド表面の正孔伝導層の形成方法及びFETデ バイスプロセス条件がノーマリオフ動作と密 接に関係している事を先駆的に見出しため、 本研究にてノーマリオフ型ダイヤモンドFET の試作・検討とFETの大電流動作化について 検討を行った。

2. 研究の目的

本研究では、まずダイヤモンド表面の正孔 キャリアの形成方法及び FET デバイスプロ セス条件とノーマリオン・オフ動作との関係 を調査し、その結果を踏まえ(1)ノーマリオフ 動作のメカニズムについて議論した。続いて (2)ゲート絶縁膜の種類と構造の最適化を行 い、ノーマリオフ型ダイヤモンド FET の大電 流動作化の検討を行った。

研究の方法

(1)表面正孔キャリアの形成方法

表面正孔伝導層は、水素プラズマ処理及び 水素+アンモニア高温熱処理にて形成した。 水素プラズマ処理は、マイクロ波プラズマ気 相成長(MPCVD)装置を用いた。水素+アンモ ニア高温熱処理は、有機金属化合物気相成長 (MOVPE)装置を用いた。

(2)FET デバイスプロセス

デバイスプロセスは、素子分離→ソース-ドレイン電極形成→ゲート絶縁膜形成→ゲ ート電極形成の工程を経て作製した。各工程 で適宜、DMD を用いたレーザーリソグラフ ィー法、リフトオフ法、UV オゾン処理法、 誘導結合プラズマエッチング法、電子ビーム 蒸着法、高真空 DC プラズマ堆積法を用いた。 ソース-ドレイン電極は Pd/Ti/Au、ゲート電極 は Ti/Au を用いた。FET 特性は、半導体パラ メータアナライザーを用いて評価した。

(3)ノーマリオフ動作のメカニズム

FET 静特性、静電容量-電圧(C-V)特性、ホ -ル効果測定、収差補正走査型透過電子顕微 鏡法を用いた表面微細構造観察の結果をも とにメカニズムを議論した。

(4)ゲート絶縁膜の種類と構造最適化

ゲート絶縁膜は、窒化アルミニウム(AlN)、 酸化アルミニウム(Al₂O₃)、酸化ハフニウム (HfO₂)、ランタンアルミネート(LaAlO₃)、酸 化タンタル(Ta2O5)、酸化物物合ニウル(包rO2) を選定し、MOVPE 装置、高真空 AC スパッ タ装置、原子層体積成長(ALD)装置を適宜。用annealing $V_{GS}=-5$ VGS: -5.0-2.5 V いて堆積した。 -30Step: +0.5 V -25 4. 研究成果 -20 (1)ノーマリオフ動作のメカニズム 表面正孔キャリアの形成方法及びゲ 絶縁膜堆積後のプロセス温度がノ ン・オフ動作に影響を与えた。その 成方法、プロセス温度、ノーマリオ 動作、プロセス前後のシート正孔素(b) Annealing at 180°C for 5 min 度の関係を以下にまとめる。 VGS: -5.0-2.5 V VGS=-5. -30Step: +0.5 V ① 水素プラズマ処理→プロセス温 度:120 ℃→ノーマリオン動作²⁰ プロセス前後: $\sim 1 \times 10^{13} \rightarrow \sim 1 \times 10^{13} \text{ cm}^{-2}$ ② 水素プラズマ処理→プロセス温度180 →ノーマリオフ動作 -5 プロセス前後:~1×10¹³ → ~5×10¹² ③ 水素+アンモニア高温熱処理→プロセス 4 温度 120 ℃→ノーマリオフ動作 (c) Annealing at 180 °C for 10 min VGS=-5. プロセス前後: $\sim 1 \times 10^{14} \rightarrow \sim 1.30 10^{121}$ cm^{-25.0-2.5 V} 水素+アンモニア高温熱処理・プロセス^{0.5 V} 温度180 ℃→ノーマリオフ動作 プロセス前後:~1×10¹⁴ → 5×10¹¹ cm⁻² 上記のように各条件においてノ、 上記のように各条件においてノー フ動作は得られるものの、シート正れ ア密度の減少が伴うため、一番キャリ トキャリ の多い②の条件を中心に実験を行った -3 プロ VDS(V) セス温度 180 ℃前後の典型的な FET 静特性、

CV 特性、微細構造観察結果を図Vbs clouceristo of LaAlO₃/Al₂O₃/H-diamond before and after annealing at 180° for (b) 5 and (c) 10 min. V 3 に示す。 from -5.0 to 2.5 V in steps of +0.5 V.



curves, which indicates the ed between Au/Ti/Pd metal ie maximum I_{DS} (I_{DSmax}) of the $-31.3 \,\mathrm{mA} \cdot \mathrm{mm}^{-1}$, while the ealing at 180 °C for 5 and $mA \cdot mm^{-1}$, respectively. The e MISFETs before and after 5. 3. The threshold voltage (V 1g to the relationship betwee nnealing, V_{TH} was 0.8 ± 0.1 nally on characteristic. How $3_{\rm C}$ for 5 and 10 min, V_{TH}

 $\sqrt{I_{DS}}$ -V快路 樹植 onship between V_{TH} and effective mobil μ_{eff} before and after annealing at 180 °C for 5 a were calculated to be 56.5 ± 0.5 , $57.7 \pm 58.2 \pm 0.5$ cm² · V⁻¹ · s⁻¹, respectively. Note that almost constant for both the D- and E-mode which indicates that annealing does not deteriora interface. Post annealing can change the operation



13:09:02

5) M. Imura, H. Ohsato, E. Watanabe, D. Tsuya, J. W. Liu, M. Y. Liao, and Y. Koide: "Diamond field effect transistors using Al₂O₃ insulator / surface p-channel diamond prepared by thermal treatment with hydrogen and ammonia atmosphere", International Conference on Diamond and Carbon Materials 2013 09/02-09/05 (2013) Riva del Garda-Fierecongressi S.p.A., Riva del Garda, Italy.

〔その他〕 ホームページ等 http://samurai.nims.go.jp/IMURA_Masataka-j.ht ml

6.研究組織
(1)研究代表者
井村 将隆 (IMURA, Masataka)
国立研究開発法人 物質・材料研究機構
環境エネルギー材料部門
主任研究員
研究者番号: 80465971

(2)連携研究者

 小出康夫(KOIDE, Yasuo)
 国立研究開発法人物質・材料研究機構
 環境エネルギー材料部門
 グループリーダー
 研究者番号:70195650

天野 浩(AMANO, Hiroshi) 名古屋大学・工学研究科・教授 研究者番号: 60202694