

**科学研究費助成事業 研究成果報告書**

平成 27 年 5 月 28 日現在

機関番号：12201

研究種目：若手研究(B)

研究期間：2013～2014

課題番号：25730026

研究課題名(和文) プロセスネットワークを基にしたFPGA向け分散並列処理システム設計手法

研究課題名(英文) A design method of distributed-parallel processing system for FPGAs based on process network

研究代表者

大川 猛(Ohkawa, Takeshi)

宇都宮大学・工学(系)研究科(研究院)・助教

研究者番号：80392596

交付決定額(研究期間全体)：(直接経費) 3,200,000円

研究成果の概要(和文)：リコンフィギャラブルなシステムの設計生産性向上のために、ソフトウェア開発者がFPGA開発に参加可能な設計手法として、KPN(Kahn Process Network)並列プロセスモデルを基にしてソフトとハードを標準的な分散オブジェクトCORBAのインターフェイスで部品化する設計手法を提案した。アプリケーションのKPNモデルを、FPGA上で実装・テスト・実行することを想定して(1)KPNモデルの機能・性能シミュレーション環境、(2)KPNモデルのFPGA上の実行環境、(3)提案手法の有効性を実証するためのデモシステム(3種類)を開発した。

研究成果の概要(英文)：In order to raise the design productivity of reconfigurable systems, a design method was proposed, to which software developers can join the FPGA development, based on KPN (Kahn Process Network) parallel process model by utilizing component technology of an interface by the standard distributed object CORBA. To implement, test and run the KPN model of the application on an FPGA, following items are developed: (1) a simulation environment of KPN models for its functionality and performance, (2) run-time environment of the KPN model on an FPGA and (3) three demonstration systems to show the effectiveness of the proposed method.

研究分野：ハードウェア・ソフトウェア協調設計手法

キーワード：ハードウェア・ソフトウェア協調設計手法 リコンフィギャラブルシステム FPGA 分散並列処理 プロセスネットワーク 設計生産性 CORBA 分散オブジェクト

### 1. 研究開始当初の背景

FPGA (Field Programmable Gate Array) はリコンフィギャラブルな処理を行う基盤となるデバイスであり、近年急速に大容量化・高速化・低消費電力化が進んでいる。原理的に FPGA は、マルチコア・メニーコアプロセッサ・GPGPU 等の処理基盤と比較して、アプリケーションに最適化された処理システムを、任意のデジタル回路をビット単位でプログラムして実現可能なことが特長である。一般にヘテロジニアスな処理環境においては、図 1 に示す KPN(Kahn Process Network)モデルの考え方を基にしたストリーム型並列処理が有効であることが見出されつつある。KPN モデルでは、集中的なタスクスケジューリングを不要とし、データ並列だけではなくタスク・パイプライン並列性を引き出すことが出来る。更に、KPN モデルの利点は、ハードウェアとソフトウェアを、統一した設計言語で書けることではなく、むしろ各プロセスが独立しており FIFO のインターフェイスが決まっていれば、各プロセスの実装方法は自由である、という点である。すなわち各プロセスを、それぞれ最も開発しやすい(機能・性能要求を達成可能な)記述言語で開発可能である。

一方、FPGA の開発においては論理合成と配置配線に時間がかかるために、実装の変更に伴う機能・性能の確認に手間がかかりソフトウェア開発者には扱いづらいという問題があった。ソフトウェアとハードウェア開発者の共通の機能・性能モデルとして KPN モデルを持ち、異なる設計言語で各プロセスを実装できるプラットフォームを使用する設計手法により、FPGA 開発にソフトウェア開発者を呼び込み設計生産性を向上することが可能であると考えられる。

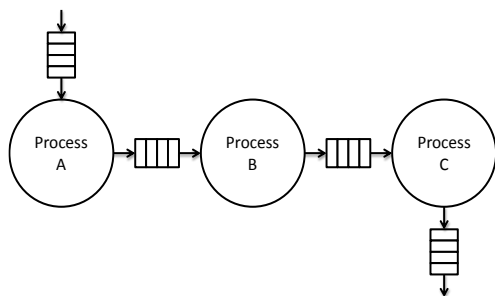


図1 KPN モデルによる並列処理モデル

### 2. 研究の目的

リコンフィギャラブルなシステムの設計生産性向上のために、ソフトウェア開発者が FPGA 開発に参加可能な設計手法を提案する。具体的には、KPN(Kahn Process Network)並列プロセスモデルを基にしてソフトとハードを分散オブジェクト CORBA のインターフェイスで部品化する設計手法を提案する。アプリケーションの KPN モデルを実装・テストし FPGA 上での処理を行うた

め (1) KPN モデルの機能・性能シミュレーション環境、(2) KPN モデルの FPGA 上の実行環境、(3) 提案手法の有効性を実証するためのデモシステムを開発する。

### 3. 研究の方法

#### (1) KPN モデルの機能・性能シミュレーション環境

FPGA 開発にソフト開発者とハード開発者が参加して設計生産性を向上するには、プログラミングモデルとして KPN モデルを共有し、各プロセスを最も開発しやすい設計言語で開発する手法が有効であると思われる。そのため、KPN モデルによる機能・性能シミュレーションフレームワークを CORBA を用いて作成し、ソフトウェア開発者が機能・性能の検証を行えるようにする。

#### (2) KPN モデルの FPGA 上の実行環境

KPN モデルの FIFO 入出力を CORBA のメソッド呼出しにマッピングして部品間を通信させる、FPGA 向けの分散処理プラットフォームを開発する。図 2 に示すように、CORBA の枠組みでチップ内・外での分散並列処理をソフト・ハードを問わず位置透過的に扱うことを可能とする。この際 KPN モデルおよび CORBA のオブジェクト指向インターフェイスの定義 (IDL) を基にして、プロセッサ間通信のためのハードウェアを自動合成することで、処理性能向上と同時に設計生産性の向上を狙う。

#### (3) デモシステム開発とプラットフォーム導入効果の実証

設計生産性と実行時性能の向上を実証するために、プラットフォーム実証デモシステムを作製する。具体的には、FPGA を用いて分散並列プロセスによる画像処理システムを構築し CORBA の枠組みで、FPGA と外部システム (PC および Android タブレット端末等) と連携したシステムを開発し、提案手法の有効性を実証する。

### 4. 研究成果

#### (1) KPN モデルの機能・性能シミュレーション環境

具体的なアプリケーションとして、航海画像安定化処理を題材とし、東京海洋大学で開発された航海画像安定化ソフトウェアを基にして、ソフトウェア・ハードウェア (FPGA) 協調処理を想定し、KPN モデルの抽象度で分散並列処理システムを設計した。また設計したモデルを用いて機能・性能シミュレーションするための環境を構築した。構築した環境を用いて、要求 (水平画素数 4000 画素の入力画像における処理性能 10 フレーム毎秒) を満たすためのシステム構成を見出し、その結果を国内外の学会で発表した。

【関連成果：発表③⑤⑥】

## (2) KPN モデルの FPGA 上の実行環境

本研究においては、KPN モデルのプロセス間の通信を、開発言語に拠らずに行うために、開発言語から独立したメソッド呼び出しを行う枠組みとして CORBA を用いることを提案している。そのために、FPGA を分散オブジェクト CORBA の一つのオブジェクトとして扱うための実行環境「ORB エンジン」を開発した。開発には、Java からのハードウェア合成ツールである JavaRock (現在は Synthesijer が後継) を用いて、Java 言語とハードウェアのインターフェイス操作を、CORBA の GIOP プロトコルで表現された遠隔操作メッセージのハードウェア処理により実現することで、従来 1.5ms かかっていたメソッド呼び出し遅延時間を、0.2ms まで短縮することに成功した。(図 2)

【関連成果：論文①、発表①②④⑦⑭】

### Our Proposal: Platform for networked FPGA design

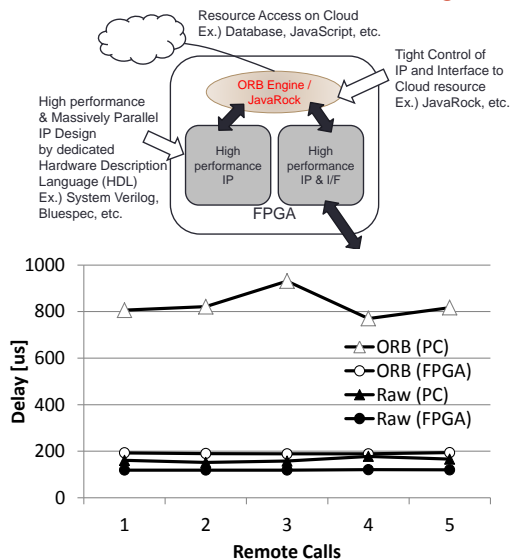


図2 ソフトウェアからFPGA上の回路IPの操作を行うFPGA実行プラットフォーム提案(上)およびORBエンジンのハードウェア処理によるメソッド呼び出し遅延時間の削減

## (3) デモシステム開発とプラットフォーム導入効果の実証

本研究のコンセプトを実証するためのデモシステムとして、(A) FPGA を用いた倒立振り子ロボットの CORBA による遠隔制御システム (B) Android と FPGA の CORBA メソッド呼び出しによる連携システム、および (C) 航海画像安定化システム、の開発を行った。

なお、設計生産性の評価については、提案手法に基づく開発を被験者に行ってもらい、その開発にかかる時間を測定する実験を行ったものの、成果として公表できるまでのデータにはまとまらなかったため、今後の課題と考えている。

以下、開発したシステムについて説明する。

(A) FPGA を用いた倒立振り子ロボットの CORBA による遠隔制御システム、においては、

倒立振り子ロボットのセンサ類とモータを直接制御するための FPGA および回路を開発し、開発した FPGA を遠隔の PC から CORBA プロトコルのメソッド呼び出しで操作するための開発を行った。結果として、正常に制御を行うことが可能であり、また制御のための演算を FPGA の専用回路化することで、演算時間を大幅に削減可能であることが見出された。

【関連成果：論文①、発表①②④⑦】

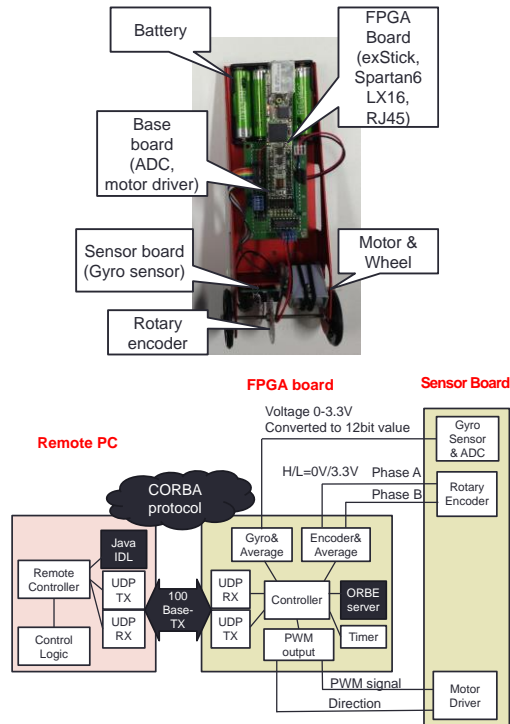


図3 FPGA を用いた倒立振り子ロボットの写真(上)と遠隔制御システム構成(下)

(B) Android と FPGA の CORBA メソッド呼び出しによる連携システムにおいては、Android 端末で処理に時間がかかる処理を FPGA で行うシステムを開発した。具体的には Android の楽器アプリケーションを題材とし、タッチスクリーンのタップから楽音が発生するまでの遅延時間を計測することで、提案手法によるシステム構築の有効性を実証した。【関連成果：発表④⑩】

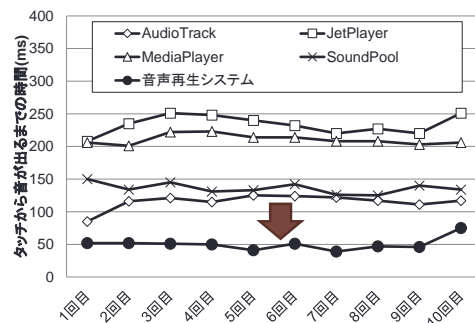


図4 FPGA と Android の連携システムによる、システム応答遅延時間の削減例

(C) 船舶の海上交通における見張りをコンピュータビジョンにより行うシステムの、画像前処理として必要となる航海画像安定化処理システムの設計・構築を行った。KPN モデルの抽象度で要求性能（水平画素数 4000 画素の入力画像における処理性能 10 フレーム毎秒）を満たす分散並列処理システムを設計し、KPN モデルに基づいたシステム開発を進めた。ソフトウェアとハードウェアが協調して処理するためのプラットフォームとして、Xilinx 社製の Zynq を用いて、まずはソフトウェアとして KPN モデルに基づいた画像処理による、航海画像安定化処理の動作を確認した。しかしながら、研究期間内では FPGA のハードウェアを活用した処理加速は行うことができなかったため、実際に要求性能を満たすことは出来なかったため、今後の課題である。

【関連成果：発表⑧⑨⑪⑫⑬】

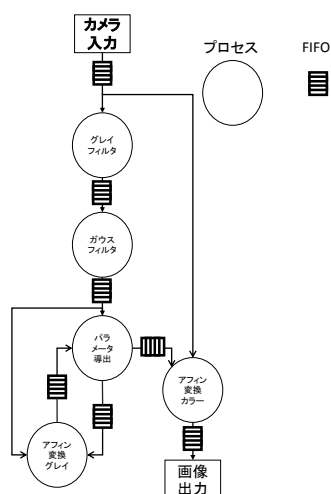


図5 航海画像安定化処理の概念(上)および KPN モデル(下)

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕 (計 1 件)

- ① Takeshi Ohkawa, Daichi Uetake, Takashi Yokota, Kanemitsu Ootsu, Takanobu Baba, "Reconfigurable and Hardwired ORB Engine on FPGA by Java-to-HDL Synthesizer for Realtime Application," (Presented in 4th International Symposium on Highly

Efficient Accelerators and Reconfigurable Technologies (HEART 2013)), ACM SIGARCH Computer Architecture News, Vol. 41, pp.77-82, Dec. 2013.

DOI=10.1145/2641361.2641374

〔学会発表〕 (計 14 件)

- ① Takeshi Ohkawa, Daichi Uetake, Takashi Yokota, Kanemitsu Ootsu, "Component-based FPGA Circuit Design and Verification for Robotic Systems using JavaRock and ORB Engine --- A Case Study," 2nd International Conference on Mechatronics and Control Engineering (ICMCE2013), Applied Mechanics and Materials, Vols.433-435 (2013), pp.1849-1852, Aug. 2013.
- ② Takeshi Ohkawa, Takashi Yokota, Kanemitsu Ootsu, "A Prototyping System for Hardware Distributed Objects with Diversity of Programming Languages --- Design and Preliminary Evaluation," Proc. 2013 International Conference on Field Programmable Technology (ICFPT 13), pp.474-477, Dec. 2013.
- ③ Takeshi Ohkawa, Takashi Yokota, Kanemitsu Ootsu, Masahiro Aoyagi, Katsuya Kikuchi and Hiroshi Nakagawa, "HW/SW Hybrid Processes Network with Application Layer Communication for 3D Chip Stacking Systems," Proc. 16th International Workshop on Innovative Architecture for Future Generation High-Performance Processors and Systems (IWIA 2014), Mar. 2014.
- ④ Takeshi Ohkawa, Daichi Uetake, Kanemitsu Ootsu, Takashi Yokota, "Component-based System Design of FPGA and Software for Intelligent Real-time Systems," Proc. 2014 International Workshop on Smart Info-Media Systems in Asia (SISA 2014), pp.64-69, Presented in 2014 International Workshop on Smart Info-Media Systems in Asia (SISA 2014) 8-10 October, 2014, Hotel Majestic Saigon, Ho Chi Minh City, Vietnam, Oct. 2014.
- ⑤ Takanobu Baba, Kazuki Ohshima, Kanemitsu Ootsu, Takeshi Ohkawa, Takashi Yokota, "Consideration of Loop Parallelization on Heterogeneous Multicore Architecture Using Path and Data Dependence Profiling," Proc. 1st Workshop on Software Engineering for Parallel Systems (SEPS), October 2014
- ⑥ 椎名 敦之, 大津 金光, 大川 猛, 横田 隆史, "コード差分シミュレーション法におけるチェックポイント削減の検討", 信学技報, Vol.113, No.169, pp.73-78

- (CPSY2013-22), 2013年8月2日.
- ⑦ 植竹 大地, 大川 猛, 三好 健文, 横田 隆史, 大津 金光, “高位合成ツール JavaRock による倒立振り制御処理の高速化”, 信学技報, Vol. 113, No. 221, (RECONF2013-29), pp. 55-60, 2013年9月19日.
- ⑧ 植竹 大地, 大川 猛, 横田 隆史, 大津 金光, 松本 洋平, “SW/HW 協調処理による船舶自動見張りシステム —航海画像安定化処理の高速化に関する初期検討—”, 情報処理学会 第76回全国大会講演論文集, pp. 1-71~1-72, 2014年3月11日.
- ⑨ 高橋 良平, 植竹 大地, 大川 猛, 横田 隆史, 大津 金光, 松本 洋平, “SW/HW 協調処理による船舶自動見張りシステム —船舶発見に用いる画像認識の高速化—”, 情報処理学会 第76回全国大会講演論文集, pp. 1-73~1-74, 2014年3月11日.
- ⑩ 大川 猛, 高野 創司, 植竹 大地, 横田 隆史, 大津 金光, “Android アプリケーションと FPGA の連携を支援するハード・ソフト混在設計環境 ~ Project Based Learning (PBL) 授業での活用事例 ~”, 信学技報, Vol. 113, No. 497, pp. 295-300 (CPSY2013-118), 組込み技術とネットワークに関するワークショップ ETNET2014, 2014年3月16日.
- ⑪ 大川 猛, 松本 洋平, 植竹 大地, 大津 金光, 横田 隆史, “船舶自動見張りシステム向け画像認識処理の FPGA を用いた SW/HW 協調による高速化の検討”, 信学技報, Vol. 114, No. 75, pp. 61-66 (RECONF2014-12), 2014年6月12日.
- ⑫ 植竹 大地, 大川 猛, 松本 洋平, 大津 金光, 横田 隆史, “FPGA を用いた HW/SW 協調処理による航海画像安定化処理の高速化の検討”, 信学技報, Vol. 114, No. 155, pp. 55-60 (CPSY2014-19), 2014年7月29日.
- ⑬ 伏木 麻友, 植竹 大地, 大川 猛, 松本 洋平, 大津 金光, 横田 隆史, “逆合成法による画像安定化処理のジャイロ・加速度センサを用いた効率化”, 情報処理学会 第77回全国大会講演論文集, pp. 1-97~1-98, 2015年3月19日.
- ⑭ 山科 和史, 大川 猛, 大津 金光, 横田 隆史, “ロボット応用のための ROS 準拠 FPGA 画像処理コンポーネントの基礎設計”, 情報処理学会 第77回全国大会講演論文集, pp. 1-169~1-170, 2015年3月18日.

〔図書〕(計 0件)

〔産業財産権〕

○出願状況(計 1件)

名称: LSI チップ積層システム

発明者: 大川猛、横田隆史、大津金光、青柳

昌宏、菊地克弥、仲川博

権利者: 宇都宮大学、産業技術総合研究所

種類: 特許

番号: 特願 2014-053387

出願年月日: 2014/03/17

国内外の別: 国内

○取得状況(計 0件)

〔その他〕

宇都宮大学 横田・大津・大川研究室ホームページ

<http://aquila.is.utsunomiya-u.ac.jp/ja/>

## 6. 研究組織

### (1) 研究代表者

大川 猛 (OHKAWA, Takeshi)

宇都宮大学・大学院工学研究科・助教

研究者番号: 80392596

### (2) 研究分担者

なし

### (3) 連携研究者

松本 洋平 (MATSUMOTO, Yohei)

東京海洋大学・海洋工学部・助教

研究者番号: 80572081

横田 隆史 (YOKOTA, Takashi)

宇都宮大学・大学院工学研究科・教授

研究者番号: 90334078

大津 金光 (OOTSU, Kanemitsu)

宇都宮大学・大学院工学研究科・准教授

研究者番号: 00292574

馬場 敬信 (BABA, Takanobu)

宇都宮大学・オプティクス研究教育センター・客員教授

研究者番号: 70092616