

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 17 日現在

機関番号：13501

研究種目：若手研究(B)

研究期間：2013～2014

課題番号：25870280

研究課題名(和文) 結晶欠陥形成過程の制御による超高正孔移動度歪みSi薄膜の形成と素子応用

研究課題名(英文) Control of crystalline defect generation processes for realization of high-hole-mobility strained Si thin films and its application to electronic devices

研究代表者

有元 圭介 (ARIMOTO, Keisuke)

山梨大学・総合研究部・准教授

研究者番号：30345699

交付決定額(研究期間全体)：(直接経費) 3,300,000円

研究成果の概要(和文)：Si(110)面上に固体ソース分子線エピタキシー法により歪みSi/SiGeヘテロ構造を形成し、結晶欠陥・表面モフォロジーと正孔移動度との関係を調べた。この結果、ガスソース分子線エピタキシー法と比較してラフネスを1/10に抑制することに成功した。また、600 cm²/Vsを上回る極めて高い正孔移動度が得られることを実証された。

研究成果の概要(英文)：Strained Si/SiGe heterostructures were grown on Si(110) substrates using solid source molecular beam epitaxy. Relationship between crystalline/surface morphologies and hole mobility was investigated. One order of magnitude lower surface roughness than on those grown by gas source molecular beam epitaxy was revealed. As a result, hole mobility higher than 600 cm²/Vs was achieved in the strained Si layer.

研究分野：工学

キーワード：ヘテロ構造 結晶構造・組織制御

1. 研究開始当初の背景

現在、集積回路の消費電力は既に 100 W/cm^2 に達している。微細化技術を軸とした従来のスキームによる電子素子の進歩のスピードは減速しつつあり、同時に高消費電力化が進んでいる。消費電力を抑えつつ高性能化を実現するためには、高正孔移動度・低欠陥密度・広バンドギャップ材料の開発が必須である。同時に、低価格で安定した供給量が得られる材料系であることも求められる。低コストで高正孔移動度を実現できる材料系として、(110)面を表面に有する歪みシリコンが注目されている。これは歪みシリコン中で正孔が低い有効質量をもっているためである (K. Arimoto *et al.*, *J. Cryst. Growth* 362, 276 (2013) 図 1 も参照)。これまでに、 $370 \text{ cm}^2/\text{Vs}$ という、Si デバイスとしては極めて高い正孔移動度が達成されている。デバイスは Si(110) 基板上に歪緩和 SiGe バッファ層を形成し、その上に歪みシリコン薄膜を結晶成長した積層構造からなる。研究代表者はこれまで、この構造における結晶欠陥の形成過程について研究を行っており、面欠陥の一種である microtwin の形成を伴って SiGe 層の格子歪みが緩和されるメカニズムを解明した (K. Arimoto *et al.*, *J. Cryst. Growth* 311, 819 (2009))。また、microtwin の形成による局所的な面方位変化による成長速度の空間的不均一が、表面モフォロジーの劣化要因であることをつきとめ (K. Arimoto *et al.*, *J. Cryst. Growth* 311, 809 (2009))、成長速度の空間的不均一の低減が高移動度化の鍵であるとの着想に至った。

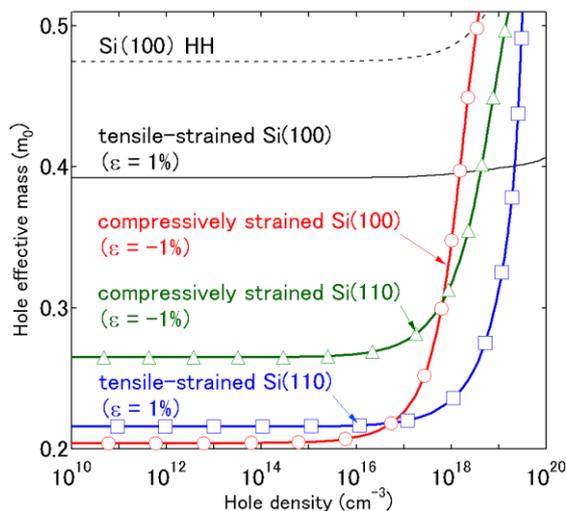


図 1 歪み Si 中の正孔有効質量

2. 研究の目的

本研究開始以前は、化学気相成長法やガスソース分子線エピタキシー装置を用いた研究がおこなわれてきたが、これらの方法では結晶成長が基板表面での化学的反応を伴いながら進行するため、成長速度の面方位依存性が大きく、表面モフォロジーが劣化する。そこで本研究課題では、成長速度の面方位依存性が小さい物理蒸着の一種である固体ソ

ース分子線エピタキシー法を用いることによって高平坦化および結晶品質の向上を実現できると考え、実証実験を行った。また、この成長法によって作製した薄膜構造中での正孔移動度の検証を行うことを目的とした。

3. 研究の方法

- (1) 結晶成長条件・試料構造の最適化、結晶欠陥形成メカニズムの解明：固体ソース分子線エピタキシー法により Si(110) 基板および傾斜基板上に歪み Si/SiGe ヘテロ構造を形成し、原子間力顕微鏡・電子顕微鏡・X 線回折法を用いて結晶欠陥の構造・表面モフォロジーおよびそれらの形成メカニズムを解明する。この結果をフィードバックし、結晶成長条件・試料構造の最適化を行う。
- (2) 移動度と結晶欠陥との関係の解明：フォトリソグラフィ法を用いて p 型 MOSFET を作製し、正孔移動度と結晶欠陥との関係を明らかにする。

4. 研究成果

(1) 結晶成長条件・試料構造の最適化、結晶欠陥形成メカニズムの解明
 ガスソース分子線エピタキシー法 (以下、GSMBE 法と表記する) を用いた以前の研究では、Si(110) 基板上の歪みヘテロ構造においては結晶欠陥の様態が結晶成長時の温度に強く依存することが明らかとなっている。本研究で用いる固体ソース分子線エピタキシー法 (以下、SSMBE 法と表記する) での結晶欠陥の形成過程を調べるため、 $500 \sim 650^\circ\text{C}$ の各基板温度で、Si(110) 基板の上に傾斜組成 SiGe 層、均一組成歪み緩和 SiGe 層、歪み Si 層の順に薄膜結晶成長を行った。図 2 に各条件で得られた原子間力顕微鏡像を示す。共通する特徴として、[-110] 方向に伸びる筋状の凸部が見られる。これは GSMBE 法での結晶成長でも見られた特徴で、内部に形成される変形双晶 (以下、microtwin と表記する) の影響によるものである。GSMBE 装置においては、microtwin 領域では結晶成長速度が大きいいため、非常に大きな凹凸が形成されていた。本研究で SSMBE 法で作製した試料の表面モフォロジーもこれと同様のメカニズムで形成されていると考えられるが、microtwin 領域とその周辺領域での結晶成長速度差が比較的小さいため、凹凸を表す RMS 値は数 nm 程度で、GSMBE 法による試料と比較して $1/10$ 以下まで凹凸を低減できることが分かった。基板温度が高くなるにしたがって筋状の形態がぼやけてくる。これは、高温では転位の発生が始まり、結晶内部のモフォロジーが乱れていくためと考えられる。更に、いくつかの試料表面において、[-112] 方向に伸びる細かい特徴的な凹凸が発生していることが分かった。この微細構造の形成メカニズムや構

造の詳細については現在研究を進めているところである。

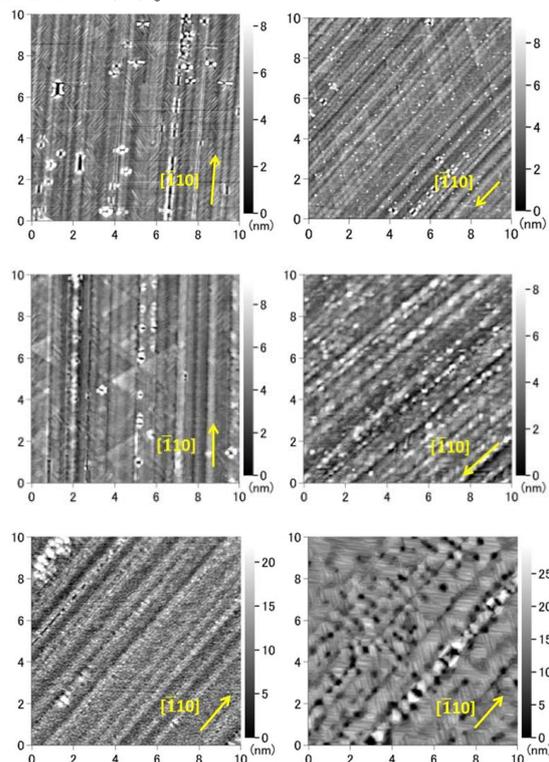


図2 原子間力顕微鏡像

結晶内部の構造を調べるため、X線逆格子マッピング測定を行った(図3)。550°C以上の基板温度で結晶成長した場合、SiGe層からのX線回折ピークが2方向に分裂する。これはmicrotwinの形成に伴って結晶格子が[001]方向に傾斜するためである(図4)。この傾斜も考慮して解析を行った結果、すべての試料において[001]方向の歪み緩和率は100%であることが分かった。

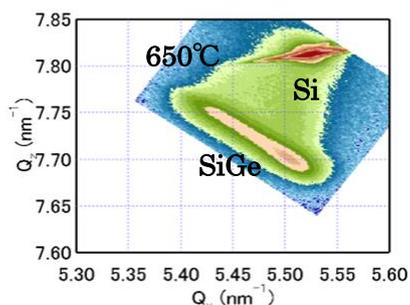
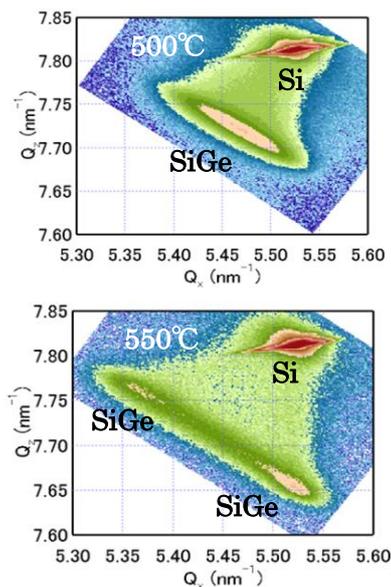


図3 (333)面 X線逆格子マップ

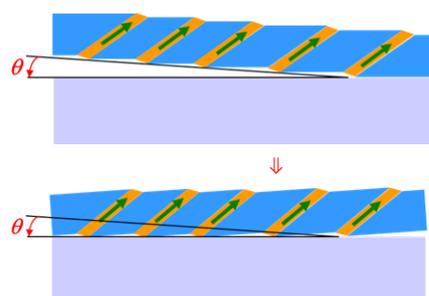
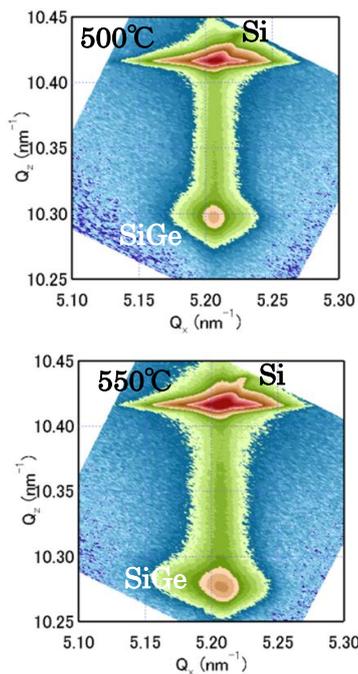


図4 microtwinの形成による結晶格子の回転

一方、図5に示す(260)面 X線逆格子マップから、[-110]方向のSiGe層の格子歪みは600°C以下の基板温度ではほとんど緩和しておらず、歪み緩和率の方位依存性が極めて顕著であることが分かった。650°Cで結晶成長した試料の逆格子マップからは、[-110]方向にも歪み緩和が起こっていることが分かる。このことから、microtwinはSiGe層の[001]方向の歪み緩和に寄与し、[-110]方向の格子歪みを緩和は転位によって引き起こされると考えられる。



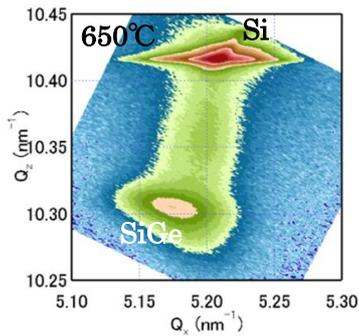


図5 (260)面 X線逆格子マップ

試料の断面 TEM 像を図 6 に示す。500°C で結晶成長した試料内には欠陥が少ないように見えるが、変形双晶とは別の、幅が広い双晶構造が観察される。これは、結晶成長がおきる表面において準安定な双晶の原子配置が形成された場合に、基板温度が不十分であると基板と整合する原子配置に変化しないまま結晶中に取り込まれてしまうためと考えられる。この温度においても[001]方向の格子歪みは 100%緩和されるが、変形双晶の形成があまり起きないため、図 4 に示した SiGe 結晶格子の傾斜が見られない。

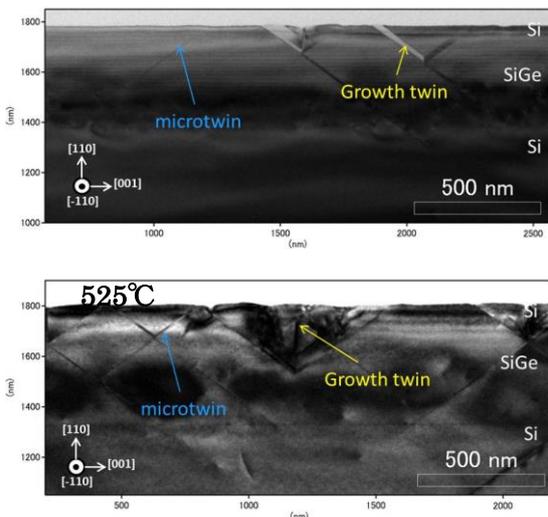


図6 断面 TEM 像

以上の様に、SSMBE 法における結晶成長時の基板温度が結晶内部および表面のモフォロジーに大きく影響することが明らかとなった。

(2) 移動度と結晶欠陥との関係の解明

結晶成長時の基板温度が異なる試料を用いて p 型 MOSFET を作製し、正孔移動度の評価を行った。以下に示す試料は(1)で述べたものとは別に作製した試料である。同じ条件での結晶成長を試みたが、X 線回折測定などからは結晶構造に違いが見られた。原因として基板温度のずれ等が考えられる。以下の記述においても (1)で述べた基板温度と結晶性の関係は同じ傾向であるが、(1)での同じ温度表

記の試料と対応付けることはできないことに注意されたい。

移動度を評価するためには、チャンネルにおける電気抵抗とキャリア密度を測定することが必要である。本研究の予備実験では、キャリア密度を見積もるための容量-電圧特性評価において、ゲート下のキャリア密度が小さいはずの条件でも容量が下がらず、キャリア密度を正しく評価できないという問題があった。そこで、この現象を改善するため、MOSFET を作製する前に試料に 800°C・Ar 雰囲気下にて 1 分間の熱処理を施し、MOSFET のソースまたはドレインとなる電極と試料の裏面との間の電流電圧特性を調べた。図 7 に結果の一例を示す。熱処理によって pn 接合の逆バイアス電流を大幅に低減できることが分かった。一方、順バイアス電流には大きな変化はなく、X 線回折測定から結晶構造への影響もないことが分かった。逆バイアス電流の低減は、熱処理によって pn 接合部の状態が改善したためと考えられる。また、容量-電圧特性における問題も解決し、正しくキャリア密度を見積もることができるようになった。

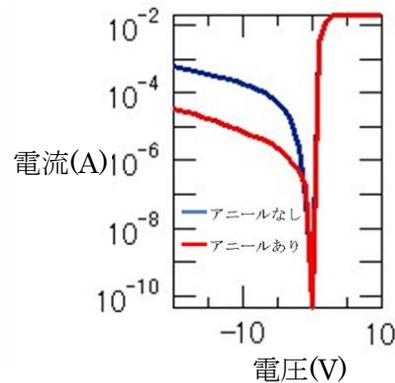


図7 リーク電流への熱処理の効果 (成長時の基板温度: 575°C)

図 8 に上記の熱処理を施した試料の正孔移動度の評価結果を示す。成長時の基板温度への依存性については試料の特性にバラつきがあるため、この結果から決定的なことは言えない。X 線回折測定の結果等を総合すると、microtwin によって SiGe 層の格子歪みが [001] 方向にのみ緩和している試料で高い正孔移動度が得られている。化学気相成長法や GSMBE での過去の報告では最高でも 400 cm²/Vs に満たない値であり、本研究で得られた正孔移動度は極めて高いと言える。また、チャンネル方位依存性が顕著で、[-110] 方向で高い移動度が得られている。このことから、[-110] 方向に沿って形成される microtwin は [-110] 方向の電気伝導には大きな悪影響を与えないことが分かった。表面に Si 層を成長していない試料でも MOSFET を作製し、正孔移動度を測定したところ、正孔移動度は極めて低かった (図 9)。このことから図 8 の高い正孔移動度は表面の Si 層中を運動する正孔のものであると言える。

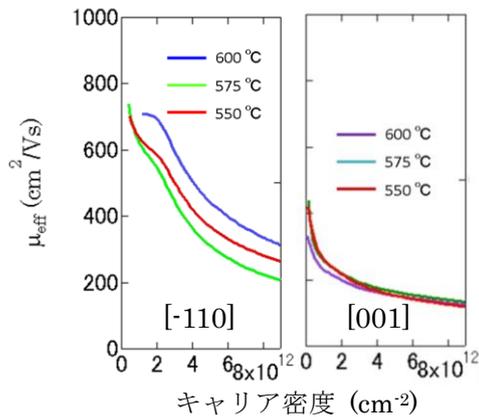


図 8 熱処理した試料の正孔移動度
左：チャンネル方位 = [-110]
右：チャンネル方位 = [001]

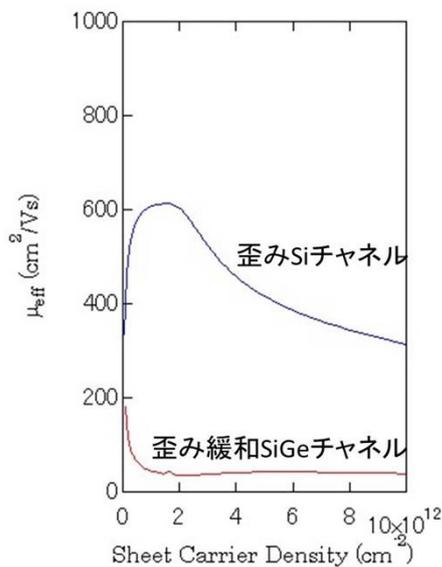


図 9 歪み Si-MOSFET と
SiGe-MOSFET の正孔移動度の比較

以上のように、Si(110)面上に固体ソース分子線エピタキシー法により形成した歪み Si/SiGe ヘテロ構造では、 $600 \text{ cm}^2/\text{Vs}$ を上回る極めて高い正孔移動度が得られることが実証された。この結果は図 1 に示した“歪みによる正孔有効質量低減効果”によるものであると考えている。また、熱処理により pn 接合特性を改善させることが可能で、移動度以外の動作特性も良好であることを実証することができた。

5. 主な発表論文等

[学会発表] (計 8 件)

- (1) “Growth of strained Si/SiGe on Si(110) substrates for realization of high-mobility devices”, K. Arimoto, EMN Collaborative Conference on Crystal Growth 2015 (2015 年 12 月、香港(中国)、招待講演)
- (2) “伸張歪み Si/緩和 SiGe/Si(110)の表面モフォロジーへの成長速度の影響”、宇津

- 山直人、佐藤圭、有元圭介、山中淳二、中川清和、宇佐美德隆、澤野憲太郎、第 62 回応用物理学会春季学術講演会 (2015 年 3 月 12 日、東海大学(神奈川県平塚市))
- (3) “伸張歪み Si/ 緩和 SiGe/Si(110) の微細構造および電気的特性への熱処理の影響”、宇津山直人、有元圭介、山中淳二、中川清和、宇佐美德隆、澤野憲太郎、第 75 回応用物理学会秋季学術講演会 (2014 年 9 月 18 日、北海道大学(北海道札幌市))
- (4) “Cap-Si/圧縮歪み SiGe チャンネル/Si(110) ヘテロ構造を有する p-MOSFET の界面準位密度と正孔移動度を与える Cap-Si 膜厚の影響”、小幡智幸、有元圭介、山中淳二、中川清和、澤野憲太郎、第 61 回応用物理学会春季学術講演会 (2014 年 3 月 17 日、青山学院大学(神奈川県相模原市))
- (5) “伸長歪み Si/SiGe/Si(110) 薄膜構造の形成と評価”、三井翔平、有元圭介、山中淳二、中川清和、宇佐美德隆、澤野憲太郎、白木靖寛、第 74 回応用物理学会秋季学術講演会 (2013 年 9 月 17 日、同志社大学(京都府京田辺市))
- (6) “高品質圧縮歪み SiGe/Si(110)の形成と nMOSFET の電子移動度評価”、井門賢輔、小幡智幸、有元圭介、山中淳二、中川清和、澤野憲太郎、白木靖寛、第 74 回応用物理学会秋季学術講演会 (2013 年 9 月 17 日、同志社大学(京都府京田辺市))
- (7) “固相成長法による Cap-Si/SiGe/Si(110) ヘテロ構造の形成と界面準位及び移動度の評価”、小幡智幸、有元圭介、山中淳二、中川清和、星裕介、澤野憲太郎、白木靖寛、第 74 回応用物理学会秋季学術講演会 (2013 年 9 月 17 日、同志社大学(京都府京田辺市))
- (8) “Linear and nonlinear optical response from strained silicon layers”, R. Carriles, R.E. Balderas-Navarro, N.A. Ulloa-Castillo, K. Arimoto, L.F. Lastras-Martínez, H. Furukawa, J. Yamanaka, A. Lastras-Martínez, N. Usami, D. Stifter, K. Hingerl, R. Herrera-Jasso, A.C. Lin, J.S. Harris, M.M. Fejer, *Optics of Surfaces and Interfaces (OSI)* (2013 年 9 月 8-13 日、チェムニッツ(ドイツ))

[その他]

ホームページ

<http://www.inorg.yamanashi.ac.jp/ccst/laboratories/nakagawa-lab>

6. 研究組織

(1) 研究代表者

有元 圭介 (ARIMOTO Keisuke)

山梨大学・大学院総合研究部・准教授

研究者番号：30345699

(2) 研究分担者

なし