

科学研究費助成事業 研究成果報告書

平成 28 年 5 月 27 日現在

機関番号：82401

研究種目：若手研究(B)

研究期間：2013～2015

課題番号：25871116

研究課題名(和文)エクサスケール計算機システムに最適な格子QCDアルゴリズムの開発

研究課題名(英文)Lattice QCD simulation algorithm for exa scale computer systems

研究代表者

中村 宜文(Nakamura, Yoshifumi)

国立研究開発法人理化学研究所・計算科学研究機構・研究員

研究者番号：40598231

交付決定額(研究期間全体)：(直接経費) 3,500,000円

研究成果の概要(和文)：本研究では、エクサスケール計算機システムにおいて高実行効率を実現する格子量子色力学シミュレーションの並列アルゴリズムの開発を行った。クォーク行列を定数シフトした複数の係数行列に対して、複数の右辺ベクトルがある連立一次方程式の解法を実装した。この解法でクォーク質量が現実世界と同じ系のクォークソルバーを安定してとくことができた。また、クォークソルバーに対し、Intel社のXeon Phi並列計算機向けの最適化を施し、Xeon Phiカード16枚までの妥当なストロングスケーリングを確認した。

研究成果の概要(英文)：We develop an efficient lattice QCD simulation algorithm on exa scale supercomputers. We have implemented quark solver for multiple sifts of Wilson Dirac operator with multiple right hand sides. By using this solver, we could stably solve Wilson Dirac equations with physical quark masses. We have optimized quark solver for Xeon Phi cards and confirmed reasonable strong scaling up to 16 cards.

研究分野：素粒子物理学

キーワード：格子QCD クリロフ部分空間法 モンテカルロアルゴリズム Xeon Phi

1. 研究開始当初の背景

(1)2018 年頃に国内で稼働が期待されていたエクサフロップス(每秒 100 京回演算)級の計算機システムは、ノード内が異なる種類の演算処理装置・深いメモリ階層といった複雑なアーキテクチャで構成され、ノード数が非常に多くノード間の通信コストが非均質になる可能性が高いと予想されていた[引用文献]。また、米国では Intel や SGI が、Intel 社の Many Integrated Core(MIC)を使用したヘテロジニアスアーキテクチャで 2020 年頃までにエクサフロップスを目指している。MIC の他にも Graphics Processing Unit(GPU)や演算特化型 CPU を従来型スカラプロセッサの混合システムが有望視されている。しかし、このようなシステムの問題点は、高い実効性能を実現できるアプリケーションは通信オーバーヘッドが少なく演算時間がドミナントになる一部のアプリケーションに限られてしまっていることである。

(2)格子量子色力学(格子 QCD)は、時空を 4 次元離散格子で置き換え、格子点にクォーク、格子点間を結ぶリンクにグルーオンを配置し、そのダイナミクスを求めることで自然界の 4 つの基本的相互作用のうち、強い力の諸性質を定量的に解く計算手法である。格子 QCD で高い実効性能を実現するためには、演算性能・メモリ性能・通信性能が高い水準でバランスがとれている必要がある。そのため、1990 年代に格子 QCD 専用計算機の開発が世界各地で盛んに行われ、TOP500(スーパーコンピュータ性能ランキングプロジェクト)の首位になった計算機や、後に商用機に発展した計算機が存在した。最近では、IBM が独自開発したエンタープライズ向け HPC 用マイクロプロセッサである PowerXCell 8i を、カスタムネットワークで接続した QCD 専用計算機 QPACE が 2010 年の Green500(スーパーコンピュータの省エネ性能ランキング)で首位を獲得した。しかし、来たるエクサスケール時代

には格子 QCD 専用計算機開発コストが莫大なものになると予想されていることから、未来のエクサスケール計算機システムを見据え、ヘテロジニアスアーキテクチャ・大規模並列・複雑なメモリアーキテクチャ等に対応した格子 QCD アルゴリズムが求められている。格子 QCD では「クォーク行列」と呼ばれる大次元疎行列を係数とする連立一次方程式の求解が計算時間の大部分を占める。計算時間はクォーク質量(シミュレーションのインプットパラメータ)が小さいと増大する。計算資源に限りがあるため、現実世界よりはるかに重いクォーク質量のシミュレーション結果を物理点に外挿する手法が採られることもあるが、その場合、物理量の系統誤差が大きくなるという問題がある。格子 QCD の解析過程では、真空の生成過程で生成した配位上で独立に物理量を計算できるため大規模並列化が容易である。さらに一配位上での計算に関しても、異なる複数の右辺に対して連立一次方程式を解く際に、ブロッククリロフ部分空間法によって計算の効率化を図ることができる。近年、Block BiCGstab 法の改良を行い、ブロック化による反復回数の減少とキャッシュの有効利用により、連立一次方程式の求解にかかる計算コストを劇的に削減できることが示された[引用文献]。一方、真空生成過程では、一般的には Hybrid Monte Carlo(HMC)法と呼ばれるマルコフ連鎖モンテカルロ法の一つを用いて配位が逐次的に生成されることから、長らく大規模並列化が困難であるとされてきた。ごく最近、準備的研究ではあるものの、HMC 法の一つで有理関数近似を使って奇数フレーバーのシミュレーションを行うことができる Rational HMC(RHMC)法[引用文献]と、シフト方程式に対するブロッククリロフ部分空間法を QR 分解で安定化した解法(SBCGrQ 法)を組合せることで、並列度向上により計算の効率化を図ることができることを示した。

2. 研究の目的

(1)以上のような背景から、本研究では、RHMC法とシフト方程式に対するブロッククリロフ部分空間法を組み合わせた真空生成アルゴリズム(RHMC法+SBCGrQ法)の性能を明らかにし、エクサスケール計算機システムにおいて高い実効性能を実現できる格子QCD真空生成アルゴリズムの研究開発を行うこととした。具体的には、SBCGrQ法の収束安定性と右辺ベクトル数の関係、RHMC法を用いた配位生成コスト、エクサスケール計算機システムを想定した汎用CPU、GPU、MICクラスタそれぞれにおけるSBCGrQ法の性能と高速化手法、RHMC法+SBCGrQ法の性能及びアーキテクチャ諸元をインプットとした実行効率算出方法、RHMC法+SBCGrQ法の実効性能向上を阻害する要因と対処方法等を調べ、アルゴリズムの研究開発を行うこととした。

3. 研究の方法

(1)クォーク質量が現実世界と同じ系、すなわち物理点でのRHMC法+SBCGrQ法のアルゴリズムの諸性質、SBCGrQ法の安定性、RHMC法の配位生成コスト、汎用計算機、Intel社MICクラスタ計算機でのSBCGrQ法の実行効率、メモリ削減や配列・演算順序変更による効果等を調べ、エクサスケール計算機システムにおいて高実行効率を実現するため並列アルゴリズムの実装及び性能テストを行う。ベースとなるプログラムとして研究代表者が開発とメンテナンスを行っているBQCD[引用文献]を用いる。

4. 研究成果

(1)SBCGrQ法の右辺ベクトルの数を128まで網羅的に変えたときの安定性及び収束までの反復回数を調べた。用いた配位は、格子サイズが $32^3 \times 64$ の2+1フレーバーの0(a)改良されたウィルソンクォーク作用と呼ばれるわりと一般的なクォークの作用でクォーク質量が現実世界と同じ系、すなわち物理点の

ものである。一般的にブロッククリロフ部分空間法は右辺ベクトルが増加すると収束が不安定になるが、毎反復実行されるQR分解のおかげで右辺ベクトル数が128でも安定し回を求めるところができることを確認した。また、反復回数が右辺ベクトルの数にほぼ比例して減少することがわかった。

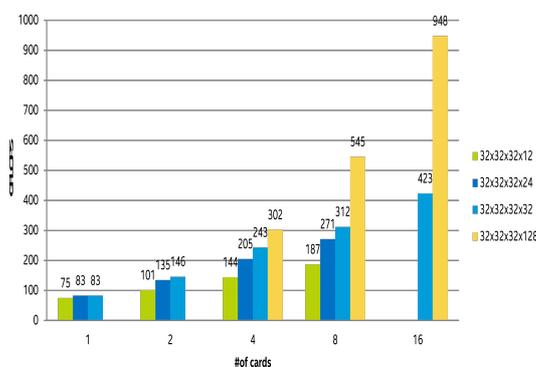
(2)Xeon Phi搭載のワークステーション上でのSBCGrQ法の実効性能は、ホストPC側、すなわち汎用計算機システムで用いられる一般的なCPUでは、ピーク性能の約20%と良好なものであった。

(3)一方、ホストCPUで良好な実効性能が得られたプログラムをそのまま、Xeon Phi用のコンパイラで翻訳したプログラムをXeon Phiで実行したときの効率率は、ピーク性能の約1%であった。性能解析ツールにかけた結果、SIMD化とプリフェッチが全く効いていないこと、OpenMPのスレッド同期待ちの時間が長いことが主な性能劣化の原因であることがわかった。実際、汎用計算機用に書かれたプログラムのデータの格納方法は、複素数の実部・虚部の2成分、スピノルの4成分、カラーの3成分、の順に並んでおり、Xeon Phiの広いSIMD幅に適したものではなかった。

(4)Xeon Phiは倍精度SIMD幅が8、単精度SIMD幅が16である。この広いSIMD幅を利用するために、配列をArray of StructureからStructure of Arrayに変更した。変更前の配列は、C言語で書くと、単精度・倍精度ともに、`[nt][nz][ny][nx][3][4][2]`であった。変更後の配列は、倍精度時、単精度時それぞれ、`[nt][nz][ny][nx/8][3][4][2][8]`、`[nt][nz][ny][nx/16][3][4][2][16]`である。この配列の良い点は、もっとも内側のxループでSIMD化しやすくなることである。この変更により、計算の主要部分の一部であるホ

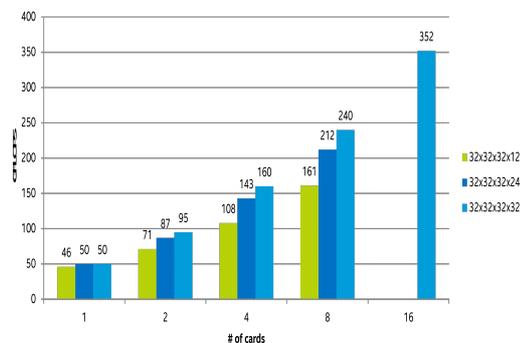
ッピング項とベクトルの積を計算する部分のベクトル化率を大幅に上げることができた。また、L1 プリフェッチとL2 プリフェッチをよどみなく行うことで、この部分の実行効率を約 1%から約 7%に向上させることができた。

(5)複数の Xeon Phi を用いて並列計算を行った際のスケラビリティを調べた。これについては、SBCGrQ 法よりもアルゴリズムが単純でメモリ使用量も少ない、CG 法とマルチシフト CG 法を用いて行った。これら 3つのアルゴリズムは、ホッピング項とベクトルの積の演算は同じで、線形代数の部分が異なる。線形代数計算の演算量は CG 法、マルチシフト CG 法、SBCGrQ 法の順に多くなる。また、格子サイズ $32^3 \times 12$ から $32^3 \times 128$ までの性能について調べた。以下に CG 法の性能を示す。



縦軸が GFLOPS で横軸が Xeon Phi カードの数 (=MPI 並列プロセス数)である。格子サイズ $32^3 \times 12$ の CG 法の実行効率は Xeon Phi カード 1 枚を用いた場合が、約 7.1%であるのに対して、Xeon Phi カード 8 枚を用いた場合は約 2.8%であった。このような小さな格子サイズでは、内部領域の計算時間が短いため袖領域の通信時間を隠ぺいできないことが、性能劣化の原因であることがわかった。格子サイズ $32^3 \times 128$ で、Xeon Phi カード 8 枚の場合の実行効率は約 6.7%であり、大きい格子サイズではスケラビリティが良くなることを確認

できた。次にマルチシフト CG 法の実行効率を示す。



格子サイズ $32^3 \times 12$ のマルチシフト CG 法の実行効率は、Xeon Phi カード 1 枚を用いた場合が約 4.1%で Xeon Phi カード 8 枚を用いた場合は約 2.5%であった。マルチシフト CG 法は CG 法に比べて線形代数計算が多いため、MPI による性能劣化は CG 法よりも小さいが、Xeon Phi カード単体での性能は出しにくいことがわかった。この結果について国際会議 Lattice 2015 で報告した。

今後は SBCGrQ 法の Xeon Phi 用の最適化を行う必要がある。ただし、現状のアルゴリズムはメモリ転送量を抑えた実装で、スレッド同期のタイミングも最適限必要な個所以外には入っておらず、SIMD 化率も高い。メモリ帯域幅を使い切っており、今の世代の Xeon Phi では、これ以上の性能向上は望めないため、次の世代の Xeon Phi で再度、最適化と効率の確認を行う必要がある。

本研究で最適化されたコードも含めて、BQCD の最新版公開準備を行っている。最新版は以下のページで公開される予定である。
<https://www.rrz.uni-hamburg.de/services/hpc/bqcd.html>

<引用文献>

「HPCI 技術ロードマップ白書」

2012年3月、石川裕、丸山直也、他 37名

「Modified Block BiCGSTAB for Lattice QCD」Y. Nakamura, K. -I. Ishikawa, Y. Kuramashi, T. Sakurai, H. Tadano, Comput. Phys. Commun. **183**, 34-37 (2012)

M. A. Clark and A. D. Kennedy, Nucl. Phys. Proc. Suppl. **129**, 850-852 (2004);
M. A. Clark, PoS(LAT2006)004; M. A. Clark and A. D. Kennedy, Phys. Rev. Lett. **98**, 051601 (2007)

Y. Nakamura and H. Stüben, PoS(Lattice 2010), 040 (2010);
(<https://www.rrz.uni-hamburg.de/services/hpc/bqcd.html>)

5 . 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計 1件)

Hirokazu Kobayashi, Yoshifumi Nakamura, Shinji Takeda, Yoshinobu Kuramashi, Optimization of Lattice QCD with CG and multi-shift CG on Intel Xeon Phi Coprocessor, PoS(LATTICE 2015)029, 査読無

[学会発表](計 1件)

Hirokazu Kobayashi, Yoshifumi Nakamura, Shinji Takeda, Yoshinobu Kuramashi, Optimization of Lattice QCD with CG and multi-shift CG on Intel Xeon Phi Coprocessor, The 33rd International Symposium on Lattice Field Theory, 14 -18 July 2015, Kobe International Conference Center, Kobe, Japan

[その他]

開発ソフトウェア公開ページ

<https://www.rrz.uni-hamburg.de/services/hpc/bqcd.html>

6 . 研究組織

(1)研究代表者

中村 宜文 (NAKAMURA, Yoshifumi)

理化学研究所・計算科学研究機構・研究員

研究者番号：40598231

(2)研究協力者

小林 広和 (Kobayashi, Hirokazu)

インテル株式会社

Hinnerk Stüben

ハンブルク大学地域計算機センター