

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 8 日現在

機関番号：17102

研究種目：研究活動スタート支援

研究期間：2013～2014

課題番号：25889041

研究課題名(和文) 金属ソース・ドレイン型ゲルマニウムスピンMOSFETの創製

研究課題名(英文) Invention of a metal-source/drain-type Germanium spin-MOSFET

研究代表者

笠原 健司 (Kasahara, Kenji)

九州大学・システム情報科学研究科(研究院・特任助教)

研究者番号：00706864

交付決定額(研究期間全体)：(直接経費) 2,100,000円

研究成果の概要(和文)：原子層レベルで急峻な界面を持つ高規則度L21-Co₂FeSi電極をスピン注入・検出電極に用いることで、従来電極(Fe/MgOトンネル接合電極など)よりも二桁近く高いGe中へのスピン生成効率(~0.12)を実現し、その検出温度を100 K以上も上昇させることに成功した。また、硫化アンモニウム水溶液によるp-Ge(111)基板の表面処理が、原子整合した体心立方構造金属/Ge(111)接合によるフェルミレベルピンニングの影響の緩和効果を大幅に安定化させることを見出した。更に、金誘起層交換成長(GIC)法を改善して大粒径化させたGe結晶粒を用い、300℃以下という低温で薄膜トランジスタの作製に成功した。

研究成果の概要(英文)：Using the lateral spin-valve devices with the highly-ordered L21-Co₂FeSi/n⁺-Ge Schottky tunnel contacts, we have realized the spin generation efficiency of ~0.12 which is about two orders magnitude larger than that for the previously reported devices with the Fe₃Si/MgO tunnel barrier contacts, and succeeded that the spin-valve signals can be obtained at 275 K. We also have demonstrated that by using a (NH₄)₂S treatment on the Ge surface, a reduction in Fermi-level pinning can reproducibly be achieved at atomically matched bcc-alloy/Ge(111) interfaces. In addition, we have fabricated the Ge thin film transistors (TFTs) below 300 °C by using a modulated gold-induced-crystallization.

研究分野：スピントロニクス

キーワード：スピンMOSFET ゲルマニウム

1. 研究開始当初の背景

近年の Large Scale Integration (LSI)には、その性能向上のために歪み Si チャンネルや high-k ゲート技術など、「単なる微細化に留まらない新しい技術」を用いて作製された Metal-Oxide-Semiconductor Field Effect Transistor (MOSFET)が次々と導入されており、今後は Si よりもキャリア移動度が高い Ge チャンネルを用いた MOSFET の積極的な導入が予想されている(図 1)^①。一方、LSI の超低消費電力化には、その不揮発化が有効とされており^①、これを実現し得る次世代デバイスとして、菅原と田中によって提案された『スピン MOSFET』の創製に期待が高まっている[図 1, 2]^②。このデバイスは、MOSFET のソース・ドレイン(S/D)電極を従来の P/N 接合電極から強磁性金属(FM)電極に置き換えた構造をしており、ゲート電圧(V_G)の変調だけでなく FM-S/D 電極における磁化配置の変更(平行・反平行)でもドレイン電流(I_D)の変調が可能である^②。このためこのデバイスは、従来の MOSFET が元々持っているスイッチング機能に加えて「不揮発性メモリ機能」という別の機能も有している。もし、Ge チャンネルを有したスピン MOSFET、即ち Ge スピン MOSFET が創製されれば、「Ge チャンネルによる LSI の高速動作化」と「不揮発性メモリ機能による LSI の超低消費電力化」の両立が実現し、Ge-MOSFET の創製をも上回る LSI の性能向上が期待される(図 1)。

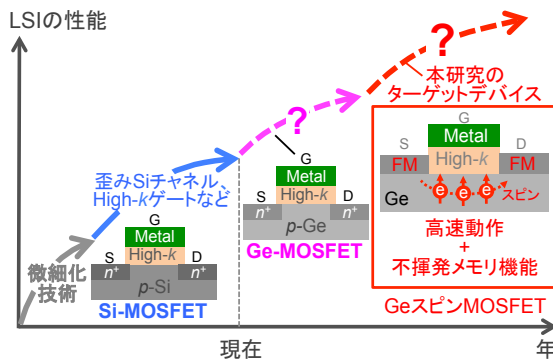


図 1. LSI の性能向上に対する本研究の位置付け。

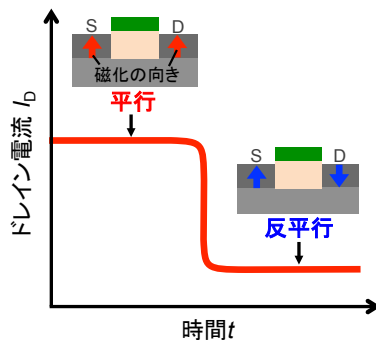


図 2. Ge スピン MOSFET における FM-S/D 電極の磁化配置による不揮発メモリ機能。

2. 研究の目的

(1) Ge スピン MOSFET の実現には、FM 電極から Ge チャンネル中にスピンを電氣的に注入し、そのスピンを電氣的な手法により検出できなければならない。これまでに Fe/MgO トンネル接合^③や Fe₃Si^④をスピン注入・検出用の FM 電極として用いて Ge 中におけるスピン注入・伝導を示唆する結果が報告されているが、これらの研究では FM 電極のスピン注入・検出効率が低いために、その観測は 200 K 以下に留まってしまっていた。本研究では、Fe や Fe₃Si よりも高いスピン注入・検出効率が期待できる Co₂FeSi(CFS)^⑤を FM 電極として用い、Ge 中におけるスピン注入・伝導の検出温度の高温化を試みた。

(2) もう一つの課題は、FM/Ge 接合における電気伝導特性制御の困難さである。ほとんどの金属/p-Ge 接合はフェルミレベルピンニング(FLP)と呼ばれる現象のために正孔に対するショットキー障壁高さ(Φ_B)が金属の仕事関数(Φ_M)にほとんど依存せず、極端に低くなることが知られている^⑥。このため何の対策も講じなければ、金属ソース・ドレイン型 Ge スピン MOSFET はゲート電圧が OFF の状態でもリーク電流をほとんど抑制できず、MOSFET としての動作ができない。研究代表者はこれまでに、原子整合した体心立方構造(bcc-)金属/p-Ge(111)接合が FLP の影響を緩和する現象を見出しているが、この効果は、試料間で大きくばらつき、全く安定していないことが課題であった^⑦。この FLP 緩和効果における不安定性の原因は、金属/Ge 界面の欠陥であると考えられる。そこで本研究では、p-Ge(111)基板に表面処理を行い、上記の FLP 緩和効果の安定化を図った。

(3) また近年では、超軽量、超低消費電力かつコンパクトなフレキシブルシステムインディスプレイが注目を集めており、これを実現するためにフレキシブル基板(軟化温度: ~300 °C)上への高キャリア移動度を有する半導体材料の低温形成技術の開発が盛んに行われている。研究代表者は、ごく最近開発された金誘起層交換成長(GIC)法^⑧と呼ばれる Ge の低温結晶化技術に着目し、これを用いてフレキシブル基板の軟化温度(~300 °C)以下で作製できる薄膜トランジスタ(TFT)の開発を試みた。

3. 研究の方法

(1) 本研究では、スピン注入・伝導の検出法として一般的な 4 端子非局所磁気抵抗測定法及び 4 端子ハル効果測定法を行った。まず、低温分子線エピタキシー(MBE)法を用いて CFS/n⁺-Ge/n-Ge(111)構造を作製し^⑨、電子線リソグラフィー法及び Ar⁺

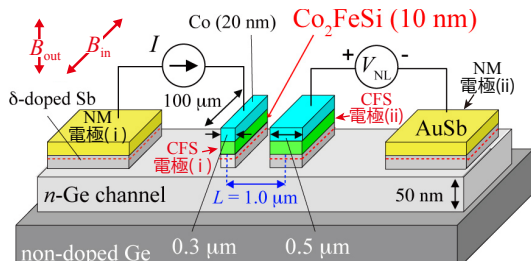


図3. 本研究でGe中におけるスピン注入・伝導を検出するために作製した横型スピバルブ素子の概略図。

イオンリング法を用いてサブ μm オーダーの極微細な横型スピバルブ素子を作製した(図3)。このデバイスのCFS電極(i)-非磁性(NM)電極(i)間に定電流 I を流した状態で、面内若しくは面直方向に磁場(それぞれ B_{in} 若しくは B_{out})を掃引し、CFS電極(ii)-NM電極(ii)間における電圧(非局所電圧)の変化量 ΔV_{NL} から算出される非局所磁気抵抗 $\Delta R_{NL}(= \Delta V_{NL} / I)$ を測定した。

(2) 本研究では、Ge基板の表面処理方法として、Ge基板を硫化アンモニウム $(\text{NH}_4)_2\text{S}$ 水溶液に浸漬する方法(Sトリートメント)を用いた。絶縁体/Ge接合ではあるが、この方法を用いることで界面準位の低減に起因した電気伝導特性の改善が報告されており^⑩、本研究の原子整合したbcc-金属/Ge(111)接合においても界面欠陥の低減が期待できると考えた。まず、表面の自然酸化膜を薄いフッ酸水溶液で除去したp-Ge(111)基板を約 80°C に加熱した $(\text{NH}_4)_2\text{S}$ 水溶液に20分間浸漬し、純水リンスの後、直ぐにMBE装置の真空チャンバーに投入した。低温MBE法を用いてbcc-金属の Fe_3Si , $\text{Co}_{20}\text{Fe}_{80}$, $\text{Co}_{60}\text{Fe}_{40}$ 若しくは $\text{Co}_{75}\text{Fe}_{25}$ をそれぞれ25 nmずつ堆積した。これらを電子線リソグラフィ法及び Ar^+ イオンリング法を用いて縦型構造の素子(接合面積: $S = \sim 100 \mu\text{m}^2$) に加工し、縦方向の電流(I) - 電圧(V)特性を測定した(図4)。

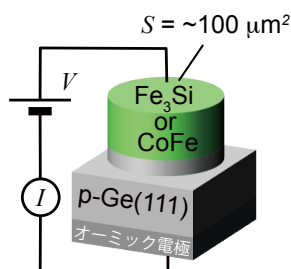


図4. 作製した縦方向電気伝導測定素子の模式図。

- c-Geの形成 (GIC法, $\sim 250^\circ\text{C}$).
- c-Geの薄膜化 (CMP法, 室温).
- Geチャネルの形成 (ウェットエッチング, 室温).
- Hf S/D電極の形成 (スパッタ法, 300°C).
- Ge表面酸化と SiO_2 保護層堆積 (ECRプラズマ法, 室温).
- Al_2O_3 膜の堆積 (ALD法, 300°C).
- TiNゲート電極の形成 (スパッタ法, 300°C).

図5. 本研究で用いた薄膜トランジスタ構造のプロセスフロー。

(3) GIC法によりガラス基板上に成長した結晶性Ge薄膜(成長温度: 250°C)を、図5のようなプロセスを用いてTFT構造に加工した。本プロセスは、フレキシブル基板の軟化温度よりも低い 300°C 以下で行った。このデバイスを用いて、ドレイン電流(I_D) - ドレイン電圧(V_D)特性を測定した。

4. 研究成果

(1) 図6(a)に、 $T = 150\text{K}$ における $I = 1.0\text{mA}$ のときの4端子非局所磁気抵抗測定の結果を示す。ここでマゼンタ色及び緑色の曲線は、それぞれ、負方向から正方向へ、及び正方向から負方向へ B_{in} を掃引したときの ΔR_{NL} と B_{in} の関係である。 ΔR_{NL} は、 B_{in} の掃引方向に依存して明瞭なヒステリシス曲線を描いており、Ge中でのスピン注入・伝導を示唆するCFS電極の磁化配置に対応したスピバルブ信号を得ることに成功した。その信号の大きさは約 $100\text{m}\Omega$ にも達しており、同じ温度で観測されているFe/MgOトンネル接合電極^⑨のスピバルブ信号よりも1桁近く大きい。これは、本研究のCFS電極のスピン注入・検出効率が、Fe/Mgトンネル接合電極^⑨や Fe_3Si 電極^⑪のそれよりも高いことを示唆する結果である。次に、図6(b)に4端子ハル効果測定の結果を示す。ここで青円及び赤円は、CFS電極の磁化配置がそれぞれ、平行($\uparrow\uparrow$)及び反平行($\uparrow\downarrow$)のときの ΔR_{NL} と B_{out} の関係を示している。CFS電極の磁化配置(平行・反平行)に対応して、 $\Delta R_{NL} = 0$ の軸に対称な上向き及び下向きのハル信号が観測されている。この信号は、Geチャネル中を伝導しているスピンの B_{out} により歳差運動していることを示唆しており、 $T \geq 150\text{K}$ での観測は本研究が初めてである。この結果を一次元拡散モデルにより解析したところ、CFS電極のスピン生成効率は ~ 0.12 と算出され、これまでに報告のあるFe/MgOトンネル接合電極のそれよりも2桁近く高い値を有していることが

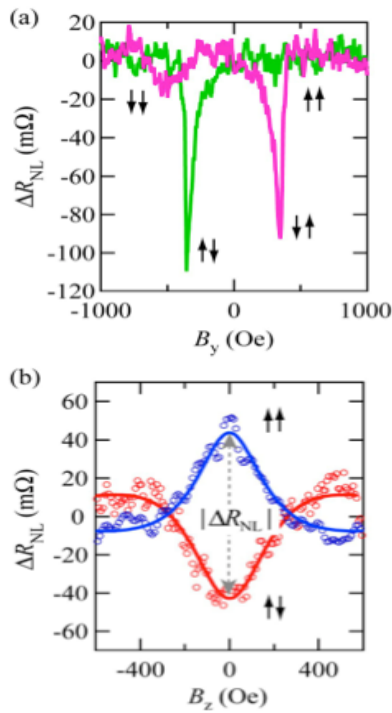


図 6. CFS 電極を有した横型スピバルブ素子を用いて測定した(a) 4 端子非局所磁気抵抗測定及び、(b) 4 端子ハンル効果測定の結果。

わかった。そこで、 ΔR_{NL} の温度特性を調べ、スピバルブ信号の温度依存性を図 7 にまとめた。スピバルブ信号は温度の上昇とともに単調に減少しているものの、なんと $T \geq 275$ K まで観測されることがわかった。これは、これまでに報告されている Ge 中におけるスピン注入及び伝導の電気的な検出として世界最高の温度である。即ち研究代表者は、スピン注入・検出効率が高い CFS 電極を用いることにより、Ge チャネル中におけるスピン注入・伝導の電気的な検出の検出温度を大きく上昇させることに成功した。この成果は、次世代 LSI の構成素子として期待される Ge スピン MOSFET の創製に欠かせない強磁性 S/D の開発を飛躍的に推進させる成果である。

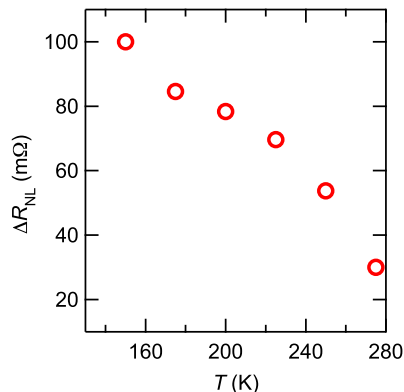


図 7. スピバルブ信号の大きさ ΔR_{NL} と測定温度 T の関係。

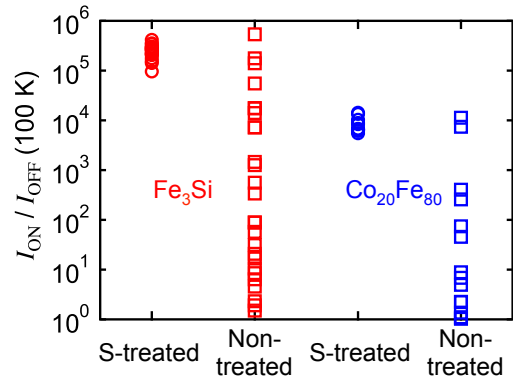


図 8. $\text{Fe}_3\text{Si}/p\text{-Ge}$ 構造(赤)及び $\text{Co}_{20}\text{Fe}_{80}/p\text{-Ge}$ 構造(青)における $(\text{NH}_4)_2\text{S}$ トリートメントを行った素子(○)と行っていない素子(□)の $T = 100$ K の I_{ON}/I_{OFF} 比

(2) $\text{Fe}_3\text{Si}/p\text{-Ge}$ 構造(赤)及び $\text{Co}_{20}\text{Fe}_{80}/p\text{-Ge}$ 構造(青)について、S トリートメントを行った素子(○)と行っていない素子(□)の $T = 100$ K における I_{ON}/I_{OFF} 比を図 8 にまとめた。 $\text{Fe}_3\text{Si}/p\text{-Ge}$ 構造及び $\text{Co}_{20}\text{Fe}_{80}/p\text{-Ge}$ 構造のどちらにおいても、 $(\text{NH}_4)_2\text{S}$ トリートメントを行っていない素子では I_{ON}/I_{OFF} 比の値がそれぞれの素子間で大きくばらついているが、S トリートメントを行った素子では I_{ON}/I_{OFF} 比の値が高い値で収斂することがわかった。ここには載せていないが、同様の現象は $\text{Co}_{60}\text{Fe}_{40}/p\text{-Ge}$ 構造及び $\text{Co}_{75}\text{Fe}_{25}/p\text{-Ge}$ 構造においても観測された。高い値の I_{ON}/I_{OFF} 比は FLP 現象が緩和していることを示唆しており、これらの結果は、原始整合した bcc-金属/Ge(111)接合による FLP 緩和効果の安定性が $(\text{NH}_4)_2\text{S}$ トリートメントによって向上されたことを示唆している。 I_{OFF} の温度特性から熱電子放出伝導の理論式^⑩を用いて Φ_B を算出し、各金属材料の Φ_M でまとめた(図 9)。 Φ_B の値は各々の金属材料ごとに収斂しており、且つ Φ_M の増大とともに単調に減少していることがわかる。そこで、FLP の強さの指標となる $\Phi_B - \Phi_M$ の傾きの大きさ、いわゆる S パラメータを、図 9 のグラフから直線フィッティングを行うことにより求めた(図 9 の破線)。この S パラメータは $0 \leq S \leq 1$ の値をとり、0 に近いほど FLP の影響が強く、1 に近いほど FLP の影響が弱いことを意味している。直線フィッティングの結果から、S パラメータの値は $S \sim 0.18$ と算出され、FLP の緩和を明瞭に示唆する結果を得ることに成功した。これまで金属/p-Ge 直接接合における S パラメータの算出は本研究以外に報告例がなく、 $(\text{NH}_4)_2\text{S}$ トリートメントによって様々な bcc-金属材料で FLP 緩和効果を安定的に得られた結果、 $S > 0$ という値が得られたものと考えられる。この成果は、次世代の半導体チャネル材料として期待されている Ge と金属材料との接合界面の電気伝導特性を制御する上で、新しい制御技術方法を提案する画期的な成果である。

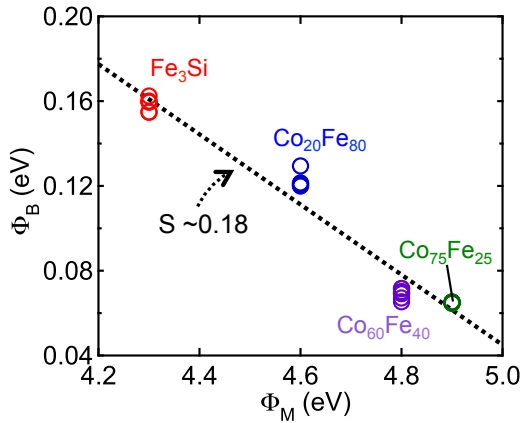


図 9. S トリートメントした素子のショットキー障壁高さ Φ_B と金属の仕事関数 Φ_M の関係。

(3) 図 5 のような作製フローに従って加工した Ge-TFT 構造のノルマスキー顕微鏡写真を図 10(a)に示す。図のような電流-電圧配置において、ゲート電圧(V_G)を変調させながら $I_D - V_D$ 特性を測定した(図 10(b))。 $V_G = 8.0 \sim -10.0$ V の範囲において、 V_G の減少とともにチャネルコンダクタンスが明瞭に上昇しており、p 型トランジスタ動作を明瞭に観測することに成功した。即ち石英基板上ではあるが、結晶性 Ge の成長から含めて全て 300 °C 以下というフレキシブル基板の軟化温度よりも低い温度で p 型の結晶性 Ge-TFT を作製することに成功した。この成果は、フレキシブルシステムインディスプレイを実現する上で欠かせない高速 TFT の低温作製技術の開発として第一歩となる重要な成果である。

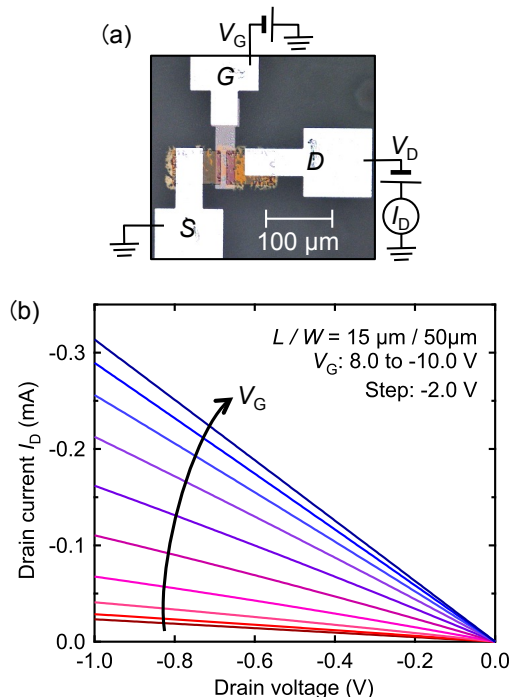


図 10. (a)作製した Ge-TFT 構造素子のノルマスキー写真と(b)その $I_D - V_D$ 特性。

<引用文献>

- ① 国際半導体技術ロードマップ 2013 年版,
<http://semicon.jeita.or.jp/STRJ/ITRS/2013/>
- ② S. Sugahara and M. Tanaka, Appl. Phys. Lett. **84**, 2307 (2004).
- ③ Y. Zhou *et al.*, Phys. Rev. B **84**, 125323 (2011).
- ④ K. Hamaya *et al.*, J. Appl. Phys. **113**, 183713 (2013).
- ⑤ T. Kimura *et al.*, NPG Asia Materials **4**, e9 (2012); K. Hamaya *et al.*, Phys. Rev. B **85**, 100404(R) (2012).
- ⑥ T. Nishimura *et al.*, Ext. Abs. SSDM 2006, 400 (2006); T. Nishimura *et al.*, Appl. Phys. Lett. **91**, 123123 (2007).
- ⑦ K. Kasahara *et al.*, Phys. Rev. B **84**, 205301 (2011).
- ⑧ J.-H. Park *et al.*, Appl. Phys. Lett. **103**, 082102 (2013).
- ⑨ Kasahara *et al.*, J. Appl. Phys. **107**, 09B105 (2010).
- ⑩ D. Lee *et al.*, Jpn. J. Appl. Phys. **51**, 04DA06 (2012).
- ⑪ S. M. Sze, *Physics of Semiconductor Devices*, 2nd ed. (Wiley, New York, 1981).

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 4 件)

- ① 笠原健司, 他 5 名, “Greatly enhanced generation efficiency of pure spin currents in Ge using Heusler compound Co_2FeSi electrodes”, Applied Physics Express, Vol. **7**, pp. 033002-1 – 033002-4, 2014, 査読あり.
DOI: 10.7567/APEX.7033002
- ② 笠原健司, 他 6 名, “Reliable reduction of Fermi-level pinning at atomically matched metal/Ge interfaces by sulfur treatment”, Applied Physics Letters, Vol. **104**, pp. 172109-1 – 172109-4, 2014, 査読あり.
DOI: 10.1063/1.4875016
- ③ パクジョンヒョク, 笠原健司, 他 3 名, “High carrier mobility in orientation-controlled large-grain ($\geq 50 \mu\text{m}$) Ge directly formed on flexible plastic by nucleation-controlled gold-induced-crystallization”, Applied Physics Letters, Vol. **104**, pp. 252110-1 – 252110-4, 2014, 査読あり.
DOI: 10.1063/1.4885716
- ④ 東英実, 笠原健司, 他 9 名, “A pseudo-

single-crystalline germanium film for flexible electronics”, Applied Physics Letters, Vol. **106**, pp. 041902-1 – 041902-5, 2015, 査読あり.
DOI: 10.1063/1.406612

[学会発表] (計 7 件)

- ① 笠原健司, 他 5 名, “Co₂FeSi ホイスラー合金電極を用いた *n* 型 Ge 中のスピン伝導検出”, The 18th Symposium on the Physics and Applications of Spin-related Phenomena in Semiconductors, 2013 年 12 月 9 日 ~ 10 日, 大阪府.
- ② 朴ジョンヒョク, 笠原健司, 他 3 名, “層交換法による大粒径 Ge 結晶/プラスチックの直接成長 –フレキシブル基板上における高移動度の実現–”, 第 61 回応用物理学会春季学術講演会, 2014 年 3 月 17 日 ~ 20 日, 神奈川県.
- ③ 藤田裕一, 笠原健司, 他 4 名, “High efficient detection of pure spin currents in *n*-Ge using L2₁-Co₂FeSi Heusler-compound electrodes”, 第 61 回応用物理学会春季学術講演会, 2014 年 3 月 17 日 ~ 20 日, 神奈川県.
- ④ K. Kasahara, 他 5 名, “Generation and detection of pure spin current in *n*-Ge using L2₁-ordered Co₂FeSi electrodes”, Intermag 2014, 2014 年 5 月 4 日 ~ 8 日, Dresden.
- ⑤ 東英実, 笠原健司, 他 9 名, “フレキシブル基板上への擬似単結晶 Ge 薄膜の形成”, 第 62 回応用物理学会春季学術講演会, 2015 年 3 月 11 日 ~ 14 日, 神奈川県.
- ⑥ 中野茉莉央, 東英実, 笠原健司, 他 3 名, “金誘起層交換成長法で作製した擬似単結晶 Ge の電気伝導特性”, 第 62 回応用物理学会春季学術講演会, 2015 年 3 月 11 日 ~ 14 日, 神奈川県.
- ⑦ 笠原健司, 他 7 名, “300 °C 以下プロセスで作製した結晶性 Ge チャネル TFT”, 第 62 回応用物理学会春季学術講演会, 2015 年 3 月 11 日 ~ 14 日, 神奈川県.

[図書] (計 0 件)

[産業財産権]

- 出願状況 (計 0 件)
- 取得状況 (計 0 件)

[その他]

ホームページ等
なし

6. 研究組織

(1) 研究代表者

笠原 健司 (KASAHARA, Kenji)
九州大学・大学院システム情報科学研究所

・特任助教

研究者番号 : 0 0 7 0 6 8 6 4

(2) 研究分担者

なし

(3) 連携研究者

なし