

科学研究費助成事業 研究成果報告書

平成 29 年 6 月 1 日現在

機関番号：12605

研究種目：基盤研究(B) (一般)

研究期間：2014～2016

課題番号：26289099

研究課題名(和文)PNメモリダイオードの開発と最密配列メモリへの応用

研究課題名(英文)Development of memory diode and its application to densest array memory

研究代表者

須田 良幸 (Suda, Yoshiyuki)

東京農工大学・工学(系)研究科(研究院)・教授

研究者番号：10226582

交付決定額(研究期間全体)：(直接経費) 12,400,000円

研究成果の概要(和文)：提案した理論的に細密なクロスポイント配列に適した抵抗変化型の不揮発性メモリ特性と整流特性を併せ持つメモリダイオードについて、基本構造と動作機構を明らかにした。メモリ効果に寄与する電子捕獲欠陥の起源を分析し、電子捕獲層の構造と製法とメモリ特性との相関について明らかにした。得られたメモリダイオードのエンデュランス、書き込み速度の個別特性として、 10^7 乗回、 $20\mu\text{s}$ 以下が得られ、現行のフラッシュメモリを超える特性を取得した。さらに、 200°C 以下の低温製造プロセスの開発に至り、クロスポイント配列への適合性を提示した。

研究成果の概要(英文)：We clarified the fundamental structure and operation physics about the proposed memory diode having both resistive-nonvolatile-memory and rectifying characteristics which are suited for the theoretically densest cross-point array. We analyzed the origin of electron-trapping defects which contribute to the memory effect, and clarified the relationship between the electron-trap-layer structures, the fabrication methods, and the memory characteristics. As each specification, we obtained endurance characteristics of 10^7 on/off switching cycles and writing speeds of less than 20 microseconds which surpass those of the current flash memories. Further, we have succeeded in developing the low-temperature fabrication processes with fabrication temperatures of not more than 473 K and show the compatibility of the fabrication of the memory diode with that of metal-layer-sandwiched cross-point memory array.

研究分野：電子デバイス

キーワード：半導体メモリ 不揮発性メモリ 抵抗変化型メモリ PNダイオード クロスポイント型配列 SiC
界面準位

1 . 研究開始当初の背景

今日、マイクロコンピュータが搭載された製造・家電・自動車・携帯機器などの産業・民生電子機器やパーソナルコンピュータなどの電子機器の目覚ましい進展で、記憶保持電力が不要で、大容量の「不揮発性固体メモリ」が必要となっている。従来の不揮発性メモリはフラッシュメモリ、MRAM (磁気抵抗型 RAM) など 3 端子構造で、大容量で高密度化の可能なメモリは 2 端子のみでメモリ操作が可能な抵抗変化型の不揮発性メモリ (ReNVM) である。近年、ReNVMとして金属/絶縁物/金属 (MIM) 型構造のメモリが注目されてきているが、MIM 型は、通常、非ダイオード特性であり、理論的に最密となるクロスポイント配列を構成するためには、個々のメモリ素子へ、別途ダイオードなどの非線形素子を接続する必要があり、2 端子素子にも拘らず構成・プロセスが複雑になる問題があった。一方、研究代表者は、2 端子で動作し、不揮発性メモリ機能と整流特性を示すダイオード特性を併せ持つ、新概念の「pnメモリダイオード」を提案し、初めて動作を実証した。前記クロスポイント (Xpoint) 配列がこの素子の配列だけで実現する。このメモリは、p 型酸化物半導体/電子捕獲層/n-SiC/n-Si の pn ダイオードに電子捕獲層を挿入した構造からなり、基本メモリ動作として電子捕獲層での電子の有無で高抵抗・低抵抗と変化すると考えている。

2 . 研究の目的

これまでに得られた構造・材料・プロセス・基本動作の成果を基盤に、材料物性の異なる金属、半導体、酸化物半導体を系統的に組み合わせ、さらにキャリアトラップ層の材料と製造方法を含めて、探索を進め、キャリアトラップ層を含めた最適な構成材料と積層構造および製造プロセスと動作特性との関係を明らかにすると同時に、詳細な動作原理と設計原理を明らかにする。また、集積化のための基本作製技術に関する指針を得る。これらの探索によって今後中核となる最密配列可能な 2 端子メモリとして実用化基盤を確立する。

3 . 研究の方法

研究を実施した種々のメモリの中で、ダイオード特性を示したメモリダイオードの構成を表 1 にまとめる。整流特性を得るためのダイオードとして、pn ダイオード (構成欄 pn Di) とショットキ障壁型ダイオード (構成欄 SB Di) について検討した。表 1 には得られた off on 閾値電圧およびエンデュランス特性も示した。上部電極には主に Au、下部電極には主に Al を用いた。作製条件は特性との相関で種々検討したが、得られた代表的な作製条件を以下に示す。pn ダイオードの p 型半導体として、それぞれ主に 250 200

の熱酸化で形成した Ag_2O , Cu_2O を、n 型半導体として室温 (RT) または、840 で形成した n-SiC スパッタ膜を用いた。p-Si/n-Si に電子捕獲層を挟んだ p-Si/SiO₂/n-Si 構造では I-V 特性にヒステリシスが出現するが、繰り返し特性が得られなかった (表 1 の #8)。ショットキダイオードでは上部半導体に、それぞれ室温、400、550 で形成した n-SiC、n-NiO_x、n-TiO_x 層を、下部半導体に室温 (RT) または、840 で形成した n-SiC スパッタ膜を用いた。n-電子捕獲層としては、SiC を 800 の熱酸化で形成した SiC_xO_y、リアクティブスパッタ法を導入して形成した SiO_x、または、SiN_x を用いた。SiO_x は室温で形成し、SiN_x は主に 400 で形成した。電子捕獲層として、また、SiC 上の Al を 550 で熱酸化することで形成した Al₂O₃/SiC_xO_y 層、また、リアクティブスパッタ膜の SiO_x 層を室温と 300 で形成することで上層に SiO₂ 成分の多い、SiO₂/SiO_x を形成して用いた。

上下の金属配線に pn ダイオードが挟まれた Xpoint 配列に関して、下部配線に Al または Ti、上部配線に Au を用いた場合の特性を検討した。この pn ダイオードには本研究で開発した 200 形成の p-Cu₂O、室温で形成した SiO_x 電子捕獲層および n-SiC 層を用いた。

表 1 . 研究を実施したメモリダイオードの表

#	構成	上部半導体	電子捕獲層	下部半導体	基板	閾値電圧 (V)	on/off 回数 (endurance)
1	pn Di	p-Ag ₂ O	SiC _x O _y	n-SiC	n-Si(111)	3	10 ⁵
2	pn Di	p-Cu ₂ O	SiC _x O _y	n-SiC	n-Si(111)	5.5	10 ⁵
3	pn Di	p-Cu ₂ O	SiO _x (RT)	n-SiC(RT)	n-Si(111)	5.5	>10 ³
4	pn Di	p-Cu ₂ O	SiO ₂ /SiO _x (RT)	n-SiC(RT)	n-Si(111)	5	3 × 10 ⁶
5	pn Di	p-Cu ₂ O	SiO _x (RT)	n-SiC(RT)	n-Si(111)	5	10 ⁷
6	pn Di	p-Cu ₂ O	SiN _x (RT)	n-SiC	n-Si(111)	6	3 × 10 ⁵
7	pn Di	p-Cu ₂ O	Al ₂ O ₃ /SiC _x O _y	n-SiC(RT)	n-Si(111)	4	3 × 10 ⁶
8	pn Di	p-Si	SiO ₂ /SiO _x (RT)	→	n-Si(111)	5	×
9	SB Di	n-SiC(RT)	SiO _x (RT)	n-SiC(RT)	n-Si(111)	6	—
10	SB Di	n-SiC(RT)	SiO ₂ /SiO _x (RT)	n-SiC(RT)	n-Si(111)	5	—
11	SB Di	n-TiO _x	Al ₂ O ₃ /SiC _x O _y	n-SiC(RT)	n-Si(111)	9	>100
12	SB Di	n-NiO _x	SiC _x O _y	n-SiC	n-Si(111)	7	>10 ³
13	pn Di	p-Cu ₂ O	SiO _x (RT)	n-SiC(RT)	Al or Ti	6 or 5	—

4 . 研究成果

(1) 酸化物の半導体特性と導電型

酸化温度を変えて作製し、ホットプローブ法で、Ag₂O、Cu₂O では p 型半導体、NiO_x、TiO_x では n 型半導体の特性が得られた。XPS 測定からも銀酸化物、銅酸化物では p 型導電型を示す Ag₂O、Cu₂O (図 1) の形成を確認した。また、XPS から酸化物半導体/n-SiC 界面に SiC_xO_y 不完全酸化膜の形成を確認した (x ≥ 0, y > 0)。この酸化膜の厚みは 2-5nm に制御した。

(2) メモリダイオードの I-V, C-V 特性

p-Ag₂O/n-SiC、および、p-Cu₂O/n-SiC がダイオード特性を示し、pn 半導体の接合特性の出現することが判った (図 2)。また、SiC の

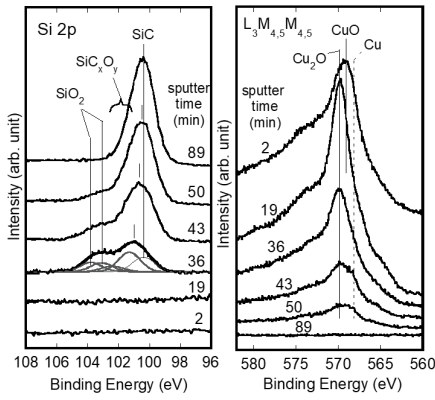


図1 .p-Cu₂O/SiC_xO_y/n-SiC メモリダイオードの深さ方向のXPS スペクトル, AES スペクトルの変化 (Cu₂O, SiC_xO_y の形成が判る).

酸化により SiC_xO_y 不完全酸化膜を挿入した p-Ag₂O/SiC_xO_y/n-SiC, および, p-Cu₂O/SiC_xO_y/n-SiC 構造の素子 (表1の#1, #2) では, 正電圧 (順方向電圧) で電流が大 (低抵抗, on) 小 (高抵抗 off) に変化するヒステリシスの現れることが判った (図2). この on/off 状態はメモリ効果を示した. したがって本素子は, 不揮発性のメモリ効果と整流特性を示し, 本素子を「メモリダイオード」と称した.

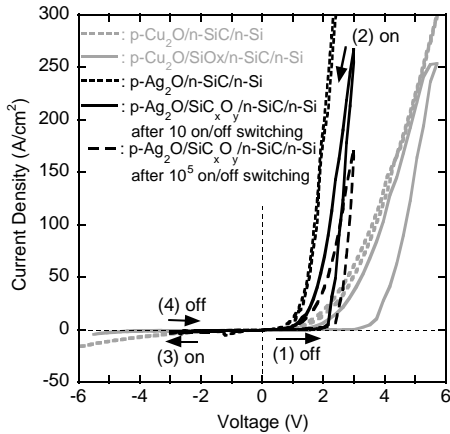


図2 .p-Ag₂O/n-SiC, および, p-Cu₂O/n-SiC のダイオード特性と, SiC_xO_y を挿入した p-Ag₂O/SiC_xO_y/n-SiC, および, p-Cu₂O/SiC_xO_y /n-SiC のメモリ効果.

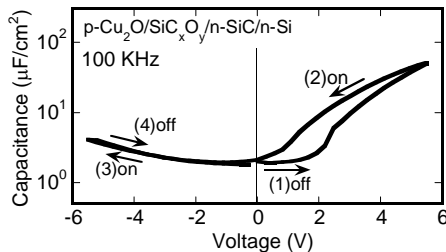


図3 p-Cu₂O/SiC_xO_y/n-SiC メモリダイオードの C-V 特性.

p-Cu₂O/SiC_xO_y/n-SiC メモリダイオードを例に C-V 特性を示す. 負電圧に印加した後, 正電圧側で正電圧側にシフトし, 負電荷に帯電したことが予測される. 順方向では off 状態を示し, 正の閾値電圧印加で on 状態に遷

移する. そのとき, C-V 特性は負電圧側にシフトし, 中性状態に戻ると予測された. 即ち, 捕獲準位はアクセプター型で, 電子の充放電で, 素子の状態が off on に遷移する.

(3)動作機構と書き込み速度

XPS, I-V, C-V 特性より, メモリダイオードの動作機構は以下のように分析できた (図4). 負の閾値電圧の印加でアクセプター準位に電子が捕獲されると pn 界面のポテンシャルが上昇して, 順方向の電子および正孔の流れが抑制される (off 状態). C-V 特性は正電圧側にシフトする. また, 正電圧の閾値電圧の印加でアクセプター準位から電子が放出されると, pn 界面の準位が下がり, 順方向の電流が上昇する (pn 状態). C-V 特性は負電圧側にシフトする (中性状態に戻る). 動作速度を律速する書き込み速度についてはフラッシュメモリを超える 20 μs 以下を得た.

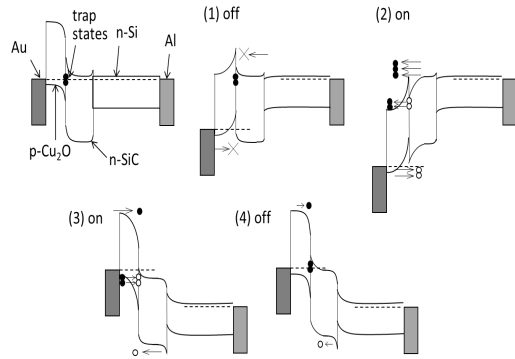


図4 .XPS, I-V, C-V 特性から得られる本メモリダイオードの動作原理

(4)多値特性

off 状態から on 状態に遷移する書き込み電圧を变化することで, on 抵抗を变化できることが判った. 即ち, 捕獲電子の放出量が制御できることを示している. これにより, 図5に示すように多値 (ここでは4値の例を示す) 動作を制御できることを示した.

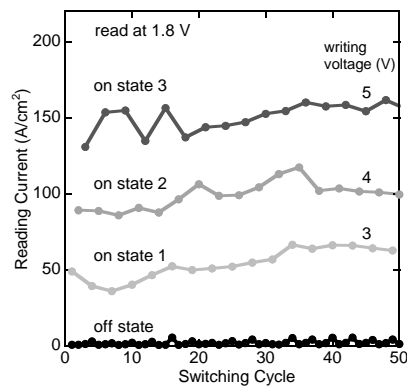


図5 .本メモリダイオードの4値動作制御例.

(5)電子を捕獲する欠陥準位の特性解析

様々な Si 不完全酸化物の形成法により, 酸化膜の成分を变化し, 成分を XPS で分析し (図6左), I-V 特性 (図6右) との相関を調べた. その結果, Si³⁺以上の高次酸化物はメ

メモリ効果への寄与は少なく、SiOの低次酸化物がメモリ効果に寄与することが判った。

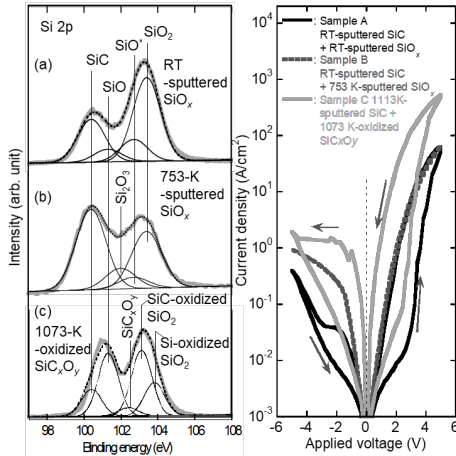


図6．電子捕獲層に酸化成分を変えたときのI-V特性．SiO成分があるときにヒステリシス効果が出現する．

(6)SB 金属/n 型半導体/電子捕獲層/n 型半導体構造による電流制御（メモリ効果）と整流特性の発現

これまでの結果から、同一導電型の半導体の中間にメモリ効果を出現する電子捕獲層を挿入して、電流の大小を制御すると同時にショットキ 接触による整流特性を得る SB 金属/n 型半導体/電子捕獲層/n 型半導体構造のメモリダイオードを検討した．検討した素子構造を表1のリストの#9～#12 に掲げる．結果として、電流制御と整流特性を得ることを提示できた．エンデュランス特性は不十分であったが、今後の新しい構造のメモリダイオードとして期待される．

(7)高安定エンデュランス特性を示す SiNx 電子捕獲層に用いたメモリダイオード

リアクティブスパッタ法を導入して、スパッタガスとして[Ar]:[N₂]のガス量を変えて、組成と厚みを独立に制御し、メモリ特性の出現を探索した結果 Si リッチの SiNx を用いることで、エンデュランス特性において安定した on 電流, off 電流を示すメモリダイオード(表1の#6)を取得できた(図7)．これは、電子捕獲層をスパッタ法で形成したため、p-Cu₂O/n-SiC層から明瞭に分離した電子捕獲層が挿入でき、電子の捕獲量・放出量が繰り返し一定に再現したためと解析した．

(8)電子捕獲層の構造（構成）と電極材料とエンデュランス特性の向上

Si 酸化物電子捕獲層として、組成と厚みを独立に制御できるリアクティブスパッタ法にアフターアニールを組み合わせ、SiO₂/SiO_x層を形成した(表1の#4)．また、Al の熱酸化を用いて Al₂O₃/SiCxOy 電子捕獲層を形成した(表1の#7)．いずれも酸化度の低い層から成る SiO_x、或いは、AlO_x/SiCxOy 電子捕獲層を用いた素子より、エンデュランスが3桁上昇し、3×10⁶回を達成した．これは電子捕獲

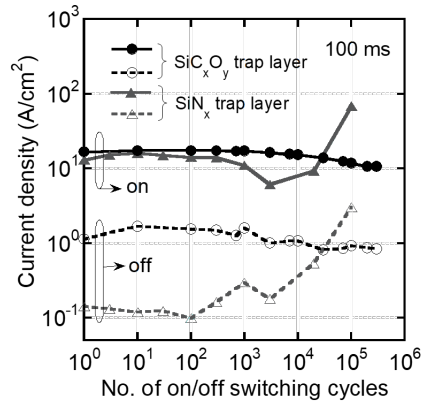


図7．リアクティブスパッタ法で形成した SiNx 電子捕獲層を用いた高安定エンデュランス特性を示すメモリダイオード

層上層の酸化膜の印加電界強度が増加し、一定量の電子の充放電の再現性が向上したためと解析した．また、上部電極材料を変えることで 10⁷回を達成した(表1の#5)．

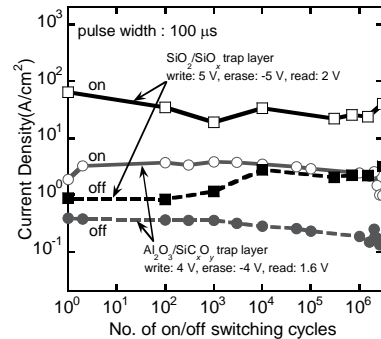


図8．電子捕獲層上層の電界強度が増加するように構成したメモリダイオードの高エンデュランス特性．

(9)200 以下の低温度の製造プロセスの開発とクロスポイント配列用の金属間に形成したメモリダイオード

室温成膜の SiO_x/n-SiC を用いたメモリダイオードを開発し(#3), Cu の酸化温度を上限とする 200 以下の製造プロセスを開発した．開発した低温製造プロセスを用いて、下部電極に Al または Ti, 上部電極に Au 用いたクロスポイント配列用のメモリダイオードを作成し、不揮発性メモリ特性を取得した(#13)．同時に 144 ドットのクロスポイント配列を試作した．

(10)成果のまとめ

提案したクロスポイント配列に適した不揮発性メモリ特性と整流特性を併せ持つメモリダイオードについて、基本構造と動作機構を明らかにした．メモリ効果に寄与する電子捕獲欠陥の起源を分析し、電子捕獲層の構造とメモリ特性との相関について明らかにした．得られたメモリダイオードのエンデュランス、書き込み速度の個別特性として、10⁷回、< 20 μs が得られ、現行のフラッシュメモリを超える特性を取得した．さらに、200 以下の低温製造プロセスの開発に至り、クロスポイント配列への適合性を提示した．

5. 主な発表論文

〔雑誌論文〕(計5件)

Ryosuke Watanabe, Takahiro Tsukamoto, Koichi Kamisako, Yoshiyuki Suda, Crystallinity control of SiC grown on Si by sputtering method, J. Crystal Growth, 査読有り, vol. 463, 2017, pp. 67-71, DOI: <http://dx.doi.org/10.1016/j.jcrysgro.2017.01.042>

Atsushi Yamashita, Takahiro Tsukamoto, Yoshiyuki Suda, p-Cu₂O/SiO_x/n-SiC/n-Si memory diode fabricated with room-temperature-sputtered n-SiC and SiO_x, Jpn. J. Appl. Phys., 査読有り, vol. 55, 2016, pp. 124103(1)-124103(5), DOI: <http://doi.org/10.7567/JJAP.55.124103>

土屋充沙, 塚本貴弘, 須田良幸, p-Cu₂O/AlO_x/n-SiC/n-Si 構造の不揮発性 pn メモリダイオードと低電圧動作, 信学技報, 査読無し, 116 巻, 2016, pp.17-20.

Atsushi Yamashita, Yoshihiko Sato, Takahiro Tsukamoto, and Yoshiyuki Suda, p-Cu₂O/SiC_xO_y/n-SiC/n-Si memory diode having resistive nonvolatile memory and rectifying behaviors, Applied Physics Express, 査読有り, vol. 7, 2014, pp. 074203(1)-074203(4), DOI: <http://dx.doi.org/10.7567/APEX.7.074203>

山下敦史, 塚本貴弘, 須田良幸, p-Cu₂O/SiO_x/n-SiC 構造 pn メモリダイオードの低温形成, 信学技報, 査読無し, 114 巻, 2014, pp. 43-47.

〔学会発表〕(計10件)

素村晃浩, 塚本貴弘, 加藤格, 雑賀章浩, 須田良幸, p-Cu₂O/SiN_x/n-SiC/n-Si 構造の抵抗変化型不揮発性メモリダイオード, 第64回応用物理学会春季学術講演会, 2017年3月14日~3月17日, パシフィコ横浜(神奈川県, 横浜市).
土屋充沙, 塚本貴弘, 加藤格, 雑賀章浩, 須田良幸, SiC_xO_yおよびSiO_x電子捕獲層を用いた不揮発性 pn メモリダイオードの特性制御 SiC_xO_yおよびSiO_x電子捕獲層を用いた不揮発性 pn メモリダイオードの特性制, 第64回応用物理学会春季学術講演会, 2017年3月14日~3月17日, パシフィコ横浜(神奈川県, 横浜市).

Misa Tsuchiya, Tsukamoto Tsukamoto and Yoshiyuki Suda, p-Cu₂O/AlO_x/n-SiC/n-Si-structured nonvolatile pn memory diode with low switching voltages, 29th Int. Microprocesses and Nanotechnology Conf., Nov. 8, 2016-Nov. 11, 2-16, 2016, ANA Crowne Plaza Kyoto (Kyoto-Fu, Kyoto-City).

土屋充沙, 塚本貴弘, 須田良幸,

p-Cu₂O/AlO_x/n-SiC/n-Si 構造の不揮発性 pn メモリダイオードと低電圧動作, 電子情報通信学会電子デバイス研究会, 2016年7月23日~7月24日, 首都大学東京(東京都, 八王子市).

岩佐太陽, 塚本貴弘, 須田良幸, Au/CuO_x/(Cu_xNi_ySi_z)_mO_n/n-Si 構造の抵抗変化型不揮発性メモリ, 第63回応用物理学会春季学術講演会, 2016年3月19日~3月22日, 東京工業大学(東京都, 目黒区).

Yoshiyuki Suda, Takahiro Tsukamoto, Nobumitsu Hirose, Akifumi Kasamatsu, Toshiaki Matsui, and Takashi Mimura, SiGe Sputter Epitaxy and Its Application to SiGe 2D Devices, Collaborative Conference on Crystal Growth Energy Materials Nanotechnology, Dec. 14, 2015-Dec. 17, 2015, Eaton Hotel (Hong Kong, China).

岩佐太陽, 塚本貴弘, 須田良幸, Au/CuO_x/NiO_x/n-Si 2層金属酸化物構造の抵抗変化型不揮発性メモリ, 第62回応用物理学会春季学術講演会, 2015年3月11日~3月14日, 東海大学(神奈川県, 平塚市).

土屋充沙, 山下敦史, 塚本貴弘, 須田良幸, p-Cu₂O/AlO_x/n-SiC pn ダイオード構造の抵抗変化型不揮発性メモリ, 第62回応用物理学会春季学術講演会, 2015年3月11日~3月14日, 東海大学(神奈川県, 平塚市).
Kyohei. Kida, Takahiro Tsukamoto and Yoshiyuki Suda, Al/AlO_x/SiC_xO_y/SiC/n-Si Structured Resistive Nonvolatile Memory Formed by Autoxidation of Al, 27th Int. Microprocesses and Nanotechnology Conf. Nov. 4, 2014-Nov. 7, 2014, Hilton Fukuoka Seahawk(Fukuoka Pref., Fukuoka City).

山下敦史, 塚本貴弘, 須田良幸, p-Cu₂O/SiO_x/n-SiC pn ダイオード構造抵抗変化型メモリの低温形成技術, 第75回応用物理学会学術講演会, 2014年9月17日~9月20日, 北海道大学(北海道, 札幌市).

〔その他〕

ホームページ

<http://www.tuat.ac.jp/~boss>

6. 研究組織

(1)研究代表者

須田 良幸 (SUDA YOSHIYUKI)

東京農工大学・大学院工学研究院・教授
研究者番号: 10226582

(2)研究分担者

塚本 貴弘 (TSUKAMOTO TAKAHIRO)

東京農工大学・大学院工学研究院・助教
研究者番号: 50640942