

科学研究費助成事業 研究成果報告書

平成 29 年 6 月 11 日現在

機関番号：82626

研究種目：基盤研究(B) (一般)

研究期間：2014～2016

課題番号：26289113

研究課題名(和文) テラヘルツ対応CMOS-FinFETを用いた低コストセキュリティ技術の確立

研究課題名(英文) CMOS FinFET technologies toward low-cost terahertz generation for safe and secure society

研究代表者

松川 貴 (Matsukawa, Takashi)

国立研究開発法人産業技術総合研究所・ナノエレクトロニクス研究部門・研究グループ長

研究者番号：70287986

交付決定額(研究期間全体)：(直接経費) 12,700,000円

研究成果の概要(和文)：テラヘルツ波の利用は食品中の異物や違法化学物質の検出等安全・安心の実現に極めて有益であるが、高額な機器が普及に向けての障害になっている。本研究ではFinFETベースCMOSによる低コストなサブテラヘルツ波放射器の実現に向け、基盤技術の開発を行った。FinFETデバイス技術の高度化として、発振器の安定化に重要なフリッカノイズの低減技術、スケーリングにより発振周波数向上を目指す際に問題となる寄生抵抗顕在化を抑制する技術を開発した。FinFETの特性を再現するSPICEモデルを用いて発振器の設計を行い、また試作実証に向けた配線を含めたプロセスの確立、サブテラヘルツ帯計測技術の確立を行った。

研究成果の概要(英文)：Though utilization of terahertz wave is indispensable for realization of safe and secure society, expensive equipment which utilizes pulsed laser to handle terahertz wave prevents the spreads of its use. In this study, fundamental technologies were developed to utilize FinFET, as a state-of-the-art CMOS transistor, for the sub-terahertz wave generation. As the FinFET device technology, suppression of the flicker noise which degrades stability of the sub-terahertz oscillator was carried out. For further scaling of the FinFET to accomplish further increase in the oscillation frequency, optimization of doping condition in the FinFET to suppress the parasitic resistance was also carried out. The sub-terahertz oscillator was designed using SPICE model which reproduces the fabricated FinFET. Toward the demonstration of the FinFET-based oscillator, fabrication of the FinFET circuit test devices and construction of equipment for evaluation of the generated sub-terahertz wave were conducted.

研究分野：半導体工学

キーワード：テラヘルツ波 FinFET 先端機能デバイス 半導体超微細化

1. 研究開始当初の背景

電磁波と光の中間的な領域である 0.1T~10THz の周波数帯はテラヘルツ波と呼ばれ、電波と光の特性を併せ持つ有効な特性を持ち、様々な応用が期待されている。中でも、生体・人体に無害でありながら異物、爆発物、違法薬物の検出が可能であり、安全・安心実現のための活用メリットは極めて大きい。テラヘルツ波の発生・検出は、光の領域からのアプローチとして、フェムト秒パルスレーザーを光導電アンテナに照射する方法が先行して開発され、分析機器として実用化されている。しかし、高額な(1000万円超)フェムト秒パルスレーザーを必要とし、移動や携帯にも不向きであるため、例えば小売店での食品の異物検出や、交番、配送業者での薬物・爆発物検出に活用するレベルでの普及は困難である。

2. 研究の目的

最先端 CMOS で導入され始めた FinFET は今後さらなるスケールアップが可能であり、CMOS の性能をさらに向上させると考えられ、化合物半導体に動作速度の点で追いつつつある(図 1)。シリコン CMOS によるテラヘルツ放射器が実用化されると、安価・コンパクト・高機能なテラヘルツ分析装置が実現されると期待され、前述のような小売店等での機器利用につながり、安全・安心の実現に大きなインパクトがあると考えられる。そこで、本研究では FinFET ベース CMOS による低コストなサブテラヘルツ波発生器の実現を目的として、FinFET デバイス・プロセス・サブテラヘルツ評価の基盤技術の開発を行った。

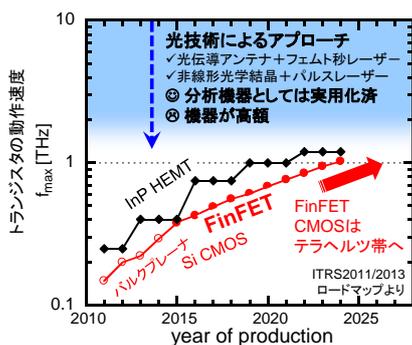


図1 CMOSスケールアップによるテラヘルツ発生の可能性

3. 研究の方法

FinFET デバイス技術の高度化として、発振器の安定化に重要なフリッカノイズの低減技術、スケールアップにより発振周波数向上を目指した際に問題となる寄生抵抗顕在化を抑制する技術を開発した。FinFET の特性を再現する SPICE モデルを用いて発振器の設計を行い、また試作実証に向けた配線を含めたプロセスの確立、サブテラヘルツ帯計測技術の確立を行った。

4. 研究成果

(1) FinFET デバイス・プロセス技術の開発

ゲート長の縮小の限界が高いことから FinFET のサブテラヘルツ発生器への活用を想定したが、一般的にトランジスタのチャンネルの面積に反比例してフリッカノイズが増加する傾向がある。フリッカノイズは発振器の動作の変動の原因となるため、その抑制技術の確立は重要である。本研究では、金属ゲート電極として一般的に用いられている多結晶金属に対して、非結晶金属を導入することによりフリッカノイズを大幅に抑制できることを明らかにした。図 2 に示す様に、非結晶金属ゲートを導入した FinFET において、1/f 特性をもつフリッカノイズが顕著に抑制された。

また、FinFET 以外の他のトランジスタ構造としてバルクプレーナ MOSFET、FD-SOI トランジスタと、同一チャンネル寸法で規格化されたノイズレベルを比較した(図 3)。本研究で開発された非結晶ゲートを持つ FinFET において、他のトランジスタ構造に比べても低いノイズレベルが達成されている。

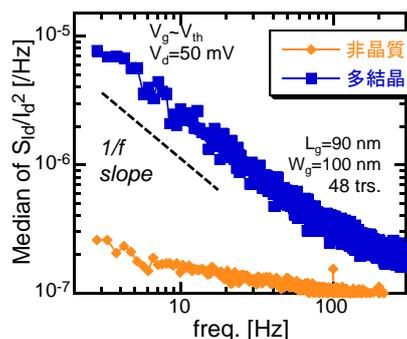


図2 低周波ノイズの低減

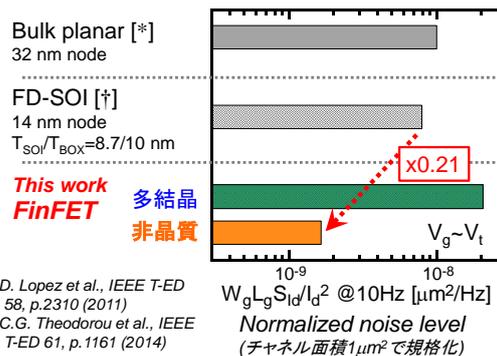


図3 他のCMOSデバイスプラットフォームとのノイズレベル比較

FinFET の寸法縮小を進める上で、解決すべき別の問題として、寄生抵抗の問題がある。通常のスケーリングにおいて、fin の厚さと長さの縮小は同じ比例係数で行われるので、ドーピングされた fin の抵抗率が同一であれば寄生抵抗は変化しないはずである。しかし、実際には図 4 に示す様に、As をエクステンションにイオン注入した FinFET において、fin 幅を 30nm から 20nm に縮小すると、寄生抵抗の増加と顕著なばらつきが発生する。As は拡

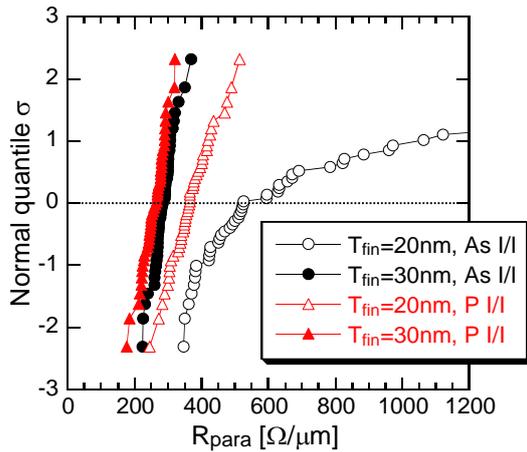


図4 Fin幅スケールによる寄生抵抗顕在化

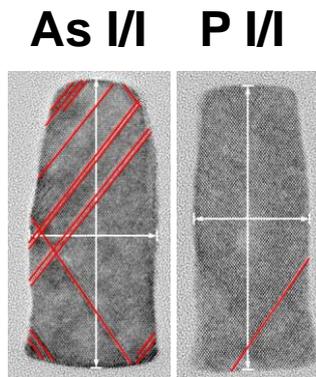


図5 イオン注入されたFinに残留する結晶欠陥

散係数が小さく、バルクプレーナ MOSFET においてはエクステンション注入に一般的に使用されていた。これに代わり P のイオン注入を試み、P を用いた場合においては fin 幅の縮小に対して寄生抵抗の増加はある程度抑制できることが明らかになった。この原因の解明のため、イオン注入された fin の TEM 評価を行い、P のイオン注入では As に比べてプロセス後に残留する結晶欠陥が顕著に低減していることを明らかにした (図 5)。

(2) サブテラヘルツ波発生実証に向けた基盤技術開発

サブテラヘルツ波発生実証を進める上で、図 6 に示す様な FinFET を活用した設計と試作を進めた。物理ゲート長 50nm の FinFET より構成される、3 段のリングオシレータ、バッファ回路、オンチップアンテナよりなる、サブテラヘルツ発生器を設計し、試作を進めた (図 7)。配線工程は 2 層とし、1 層目の配線層は電子ビーム露光により可能な限り寸法を小さくし、寄生容量を抑えた。

試作実績のある FinFET の特性を再現する SPICE モデルを用い、寄生容量を考慮した SPICE シミュレーションを行った (図 8)。その結果、リングオシレータの発振周波数は 60GHz が見込まれ、FFT 解析の結果 3 次高調波で 180GHz の発生が見込まれる。

試作と並行して、サブテラヘルツ放射の評価のための測定環境整備を進めた。サブテラ

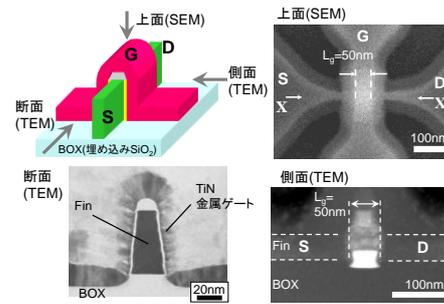


図6 設計・試作に用いたFinFETの概要

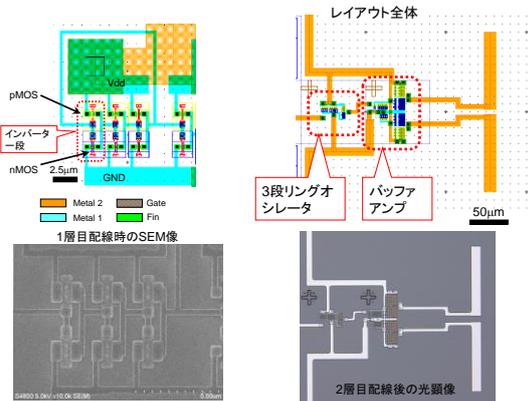


図7 設計されたFinFET発振器のレイアウトと試作状況

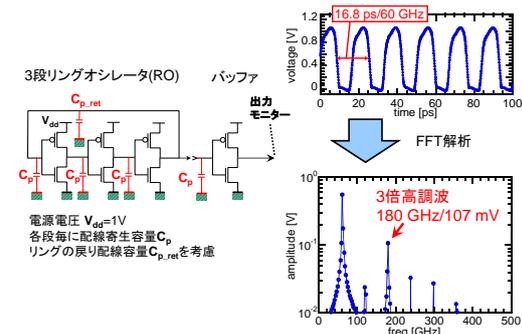


図8 設計されたFinFET発振器のSPICEシミュレーション結果

ヘルツ波を集光し、準光学的 SBD 検出器で評価する測定系、SBD ミキサと GHz 帯スペクトラムアナライザを組み合わせた測定系の整備を完了させ、今後試作される FinFET サブテラヘルツ発生器の評価を進める。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 5 件)

T. Matsukawa, Y. Liu, T. Mori, Y. Morita, S. Otsuka, S. O'uchi, H. Fuketa, S. Migita, and M. Masahara, "Impact of residual defects caused by extension ion implantation in FinFETs on parasitic resistance and its fluctuation", Solid-State Electronics, 査読有り, 132 巻, (2017), pp. 103 - 108, <http://dx.doi.org/10.1016/j.sse.2017.03.014>

T. Matsukawa, K. Fukuda, Y. Liu, J. Tsukada,

H. Yamauchi, K. Endo, Y. Ishikawa, S. O'uchi, S. Migita, Y. Morita, W. Mizubayashi, H. Ota, and M. Masahara, "Impact of granular work function variation in a gate electrode on low-frequency noise for fin field-effect transistors", Applied Physics Express, 査読有り, 8巻, (2015), pp.044201-1 - 4, <http://dx.doi.org/10.7567/APEX.8.044201>

松川 貴, 柳 永勳, 福田浩一, 大内真一, 昌原明植, "先端 CMOS トランジスタにおけるフリッカノイズ対策", 月刊 EMC, 査読無し, 28巻11号, (2015), p.218 - 213

松川 貴, 福田浩一, 柳 永勳, 塚田順一, 山内洋美, 石川由紀, 遠藤和彦, 大内真一, 右田真司, 水林 亘, 森田行則, 太田裕之, 昌原明植, "非晶質金属ゲート電極 FinFET によるばらつき・低周波ノイズ抑制とアナログ・デジタル回路のスケーリング限界の改善", シリコンテクノロジー, 査読無し, 177巻, (2015), pp. 42 - 45

T. Matsukawa, K. Fukuda, Y.X. Liu, J. Tsukda, H. Yamauchi, Y. Ishikawa, K. Endo, S. O'uchi, S. Migita, W. Mizubayashi, Y. Morita, H. Ota, and M. Masahara, "Scaling breakthrough for analog/digital circuits by suppressing variability and low-frequency noise for FinFETs by amorphous metal gate technology", Technical Digest of 2014 International Electron Device Meeting (IEDM), 査読有り, (2014), pp.299 - 312 <http://dx.doi.org/10.1109/IEDM.2014.7047035>

[学会発表] (計6件)

松川 貴, 森 貴洋, 森田行則, 大塚慎太郎, 柳 永勳, 大内真一, 更田裕司, 右田真司, 昌原明植, "FinFET 寄生抵抗ばらつきの解析: エクステンションドーピング条件の影響", 応用物理学会秋期学術講演会, 2016年9月13日, 朱鷺メッセ(新潟県新潟市)

松川 貴, 福田浩一, 柳 永勳, 塚田順一, 山内洋美, 石川由紀, 遠藤和彦, 大内真一, 右田真司, 水林 亘, 森田行則, 太田裕之, 昌原明植, "FinFET における特性ばらつきと低周波ノイズの抑制技術", 応用物理学会春期学術講演会, 2015年3月11日, 東海大学湘南キャンパス(神奈川県平塚市)

松川 貴, 福田浩一, 柳 永勳, 塚田順一, 山内洋美, 石川由紀, 遠藤和彦, 大内真一, 右田真司, 水林 亘, 森田行則, 太田裕之, 昌原明植, "非晶質金属ゲート電極 FinFET によるばらつき・低周波ノイズ抑制とアナログ・デジタル回路のスケーリング限界の改

善", 電子情報通信学会 シリコン材料・デバイス研究会(SDM), 2015年1月27日, 機械振興会館(東京都港区)

T. Matsukawa, K. Fukuda, Y.X. Liu, J. Tsukda, H. Yamauchi, Y. Ishikawa, K. Endo, S. O'uchi, S. Migita, W. Mizubayashi, Y. Morita, H. Ota, and M. Masahara, "Scaling breakthrough for analog/digital circuits by suppressing variability and low-frequency noise for FinFETs by amorphous metal gate technology", 2014 International Electron Device Meeting (IEDM), 2014年12月16日, San Francisco(USA)

松川 貴, 柳原昌志, 柳 永勳, 大野守史, 田所宏文, 昌原明植, "CMOS FinFET による低コストテラヘルツ波発生器の検討", 応用物理学会秋期学術講演会, 2014年9月19日, 北海道大学(北海道札幌市)

松川 貴, 福田浩一, 柳 永勳, 遠藤和彦, 塚田順一, 山内洋美, 石川由紀, 大内真一, 右田真司, 水林 亘, 森田行則, 太田裕之, 昌原明植, "金属ゲート仕事関数ばらつきによる FinFET の DIBL ばらつきの解析", 2014年9月18日, 北海道大学(北海道札幌市)

[その他]

プレスリリース「ノイズを劇的に低減した立体型トランジスタを実現」
発表・掲載日: 2014/12/15
http://www.aist.go.jp/aist_j/press_release/pr2014/pr20141215/pr20141215.html

6. 研究組織

(1) 研究代表者

松川 貴 (Takashi MATSUKAWA)
国立研究開発法人産業技術総合研究所
ナノエレクトロニクス研究部門
・研究グループ長
研究者番号: 70287986

(2) 研究分担者

柳 永勳 (Yongxun LIU)
国立研究開発法人産業技術総合研究所
ナノエレクトロニクス研究部門
・上級主任研究員
研究者番号: 90312610

昌原 明植 (Meishoku MASAHARA)
国立研究開発法人産業技術総合研究所
ナノエレクトロニクス研究部門
・研究部門付き
研究者番号: 50357993