

平成 30 年 5 月 30 日現在

機関番号：32619

研究種目：基盤研究(C) (一般)

研究期間：2014～2017

課題番号：26420319

研究課題名(和文) 電流ストレス印加CVDおよびアニールによるグラフェン配線の低抵抗化

研究課題名(英文) Current-enhanced CVD and annealing of multilayer graphene for reduction of resistance

研究代表者

上野 和良 (Ueno, Kazuyoshi)

芝浦工業大学・工学部・教授

研究者番号：10433765

交付決定額(研究期間全体)：(直接経費) 2,700,000円

研究成果の概要(和文)：多層グラフェン(MLG)は、ナノサイズの微細配線材料として期待されているが、低温で結晶性の良い膜を成膜する方法の確立が、MLG配線実現のための最大の課題である。本研究では、加熱(温度)以外に電流の作用を用いて、MLG膜形成の低温化と膜質向上を実現し、その作用メカニズムを明らかにした。本研究によって、電流印加という新たな手段で膜質の良いMLG膜を低温で形成でき、ナノサイズ配線の低抵抗化につながることを期待できる。

研究成果の概要(英文)：Although multilayer graphene (MLG) is expected as a nano-sized fine interconnect material, establishment of a method for forming a film with good crystallinity at low temperature is the greatest challenge for achieving MLG interconnection. In this study, the effect of electric current other than heating (temperature) was used to realize low temperature formation of MLG film and improvement of film quality, and the mechanism of its action was clarified. By this research, it is expected that MLG film with good film quality can be formed at low temperature by new means of applying current, leading to low resistance of nano size wiring.

研究分野：電極配線プロセス技術

キーワード：グラフェン配線 化学的気相成長 固相析出 電流印加 エレクトロマイグレーション 低温プロセス  
結晶性 集積回路

### 1. 研究開始当初の背景

集積回路は、主にスイッチの役割をするトランジスタと、そのスイッチを電気的につなぐ配線という部品によってできている。このような集積回路においては、スケーリングと呼ばれる部品(デバイス)の微細化によって、集積度(トランジスタ数)と性能(処理速度)の向上を歴史的に行ってきた。配線には、アルミニウム (Al) や銅 (Cu) といった金属が用いられてきたが、配線を微細化すると、配線が年々細くなるため、電流が流れにくくなる問題が生じ、より電流が流れやすい材料が求められている。特にナノメートル (1 ミリの 100 万分の 1) 台の大きさになると、通常の金属ではほとんど電流が流れなくなり、無理やり流すとすぐ切れてしまうという懸念があり、金属に代わる新しい配線材料が求められている。

グラフェンは、6 角形に炭素原子が平面上に規則的に並んだ 2 次元結晶で、街で見かけるフェンスのネットに似ている。この材料は、電子 (-) や正孔 (+) などキャリアと呼ばれる電荷を運ぶ粒子が、その 2 次元平面に並行に分布する特徴を持ち、キャリアが 2 次元平面内を、高速道路を走る車のように高速に動きまわることが原理的には可能である。また炭素原子同士の結合は非常に強いいため、融点が高く、大電流を流しても切れにくい。このグラフェンを多数積層した材料は、多層グラフェン (MLG : multilayer graphene) と呼ばれ、次世代の低抵抗で高信頼な導電材料として期待されている。

しかし、このような“キャリアの高速道路”を実現するには、平坦な路面に相当するきれいな MLG 結晶をつくる必要がある。これを専門的には、MLG の結晶性の向上あるいは大粒径化という。大きな粒径の MLG を作るには、1000°C 程度の高温プロセスが必要である。つまりきれいなグラフェン結晶をつくるために、高い熱エネルギーが必要である。一方で、集積回路の配線は、通常は 400°C 程度、高くても 700°C 程度の低温で作らないと、折角つくった他の部品が熱で劣化してしまう。つまり、できるだけ低温で大粒径の MLG をつくる方法の開発が実用化に向けた課題である。

低温化のためには、熱以外のエネルギーで MLG の結晶化を促進する必要がある。一般的には、プラズマがこのような目的に用いられている。例えば、プラズマ CVD が絶縁膜などの低温堆積に広く用いられている。

我々は、熱以外のエネルギー源として、電流の作用に着目してきた。金属の中では、電子流が原子に衝突することによって、電子に較べてけた違いに重い原子が移動する現象が生じ、エレクトロマイグレーション (EM : electromigration) と呼ばれている。例えて言えば、重い物が風に押されて動くような現象である。我々はこの電流の作用が、物質の構造制御に応用できないかと考え、本研究開

始前に行った科研費による基盤研究において、銅の結晶粒が電流の流れる方向にそって異方性成長をすることを発見した。また、本研究の予備実験として、グラフェンの CVD 中に触媒のコバルト (Co) に電流を流すと、MLG の結晶性が向上することを発見した。

### 2. 研究の目的

本研究の目的は、背景で述べたように、次世代の導電材料として期待される MLG を、熱以外のエネルギーを使って低温で大粒径化する方法として、電流印加法を検討することである。特に、予備実験で得られていた電流印加 CVD (CE-CVD : current-enhanced CVD) の作用のメカニズムを実験によって明らかにすることを第一の目的とした。

また CVD 以外のグラフェン形成プロセスとして、固相析出 (アニール) における電流印加の効果を実験的にすることを目的とした。固相析出によるグラフェン形成では、基板上に直接グラフェン膜が堆積できるため、他の基板で形成したグラフェンを写し取る (転写) が必要なく、転写が必要な CVD に比較すると、より従来から使われている半導体製造プロセスとの整合性が良く、転写による歩留まり低下や、欠陥の導入リスクを減らすことができる。

### 3. 研究の方法

#### (1) MLG-CVD における電流の作用の解明

Co を触媒として用いた熱 CVD において、電流印加の効果を実験的に明らかにするため、触媒に流す電流量を変化させ、電流印加の有無によって、MLG の粒径がどのように変化するか調べた。電流を流すことによって、ジュール熱が発生し、基板の温度が上昇するため、電流印加なしの場合には、ジュール加熱の効果が相殺されるように、熱電対により実測したジュール熱による温度上昇分を加えて同じ温度になるように基板温度を設定した。

MLG 結晶粒の大きさは、ラマン分光法により、グラファイト結晶構造に起因する G ピークと、欠陥構造に由来する D ピークの面積強度比から、後述の報告されている式を用いて、粒径を計算した。また、電流による Co 触媒の変化を調べるため、X 線回折 (XRD) を用いた結晶構造の変化と、ピークの半値幅から求めた Co 結晶粒径の変化を調べた。

さらに、電流印加の有無による MLG 形成反応への影響を調べるため、電流値を固定し、結晶粒の 2 次元的な拡がりとして、粒径の自乗の温度依存性を測定し、電流のない場合と比較した。その温度依存性のアレニウスプロットから、MLG の 2 次元的な成長の活性化エネルギーを求め、電流の有無で比較を行った。

#### (2) 固相析出における電流印加効果

目的で述べたように固相析出法では転写なしに、デバイス基板上に直接 MLG を形成できるため、より生産に有利である。

CVD と同様に、電流を印加した場合に結晶

粒径が拡大するかどうかを、CVD と同様にジュール熱による温度上昇を考慮して比較を行った。

また、電流印加固相析出 (CE-SPP : current-enhanced solid phase precipitation) において、結果のところで述べるように、炭素 (C) ドープコバルト (Co-C) においては凝集という新たな問題が生じたため、凝集を抑制するための銅 (Cu) キャップ層 (Cu/Co-C) 構造において電流印加の効果を検証した。

### (3) 電極・配線への応用検討

デバイス電極への応用として、固相析出法の窒化ガリウム (GaN) 電極への応用を検討した。GaN 基板に熱のみによる固相析出法を用いて、MLG/GaN 構造のショットキーダイオードを試作し、電気的特性とその熱的な安定性を調べた。

また、熱および電流印加 CVD 法をスルーシリコンビアへの応用を検討し、TSV 基板上を用いて CVD を行った。

## 4. 研究成果

### (1) MLG-CVD への電流印加効果

本研究では、Co 触媒に電流を流しながら、原料のエタノールを加熱した基板上に供給し、MLG を堆積した。

MLG の結晶粒径 (L) は、ラマンスペクトルに現れる G ピーク (G) と D ピーク (D) の面積強度比 (G/D) から次の式で求められる。λ は用いるレーザーの波長で、ここでは 532nm のレーザーを用いた。

$$L = (2.4 \times 10^{-10}) \lambda^4 (G/D)$$

測定した G/D 比から上記の式で MLG 粒径を求めて、同じ温度で電流印加の有無による比較を示したのが図 1 である。この実験では、基板加熱温度を 500°C で一定にして、流す電流量を 0 から 10A の間で変化させた。電流が多いほど、ジュール熱によって温度が上昇するが、それを考慮しても、電流がある場合には、電流がない場合より 650°C 以上で粒径が拡大している。これは、ジュール熱以外の作用が電流にあることを示唆している。

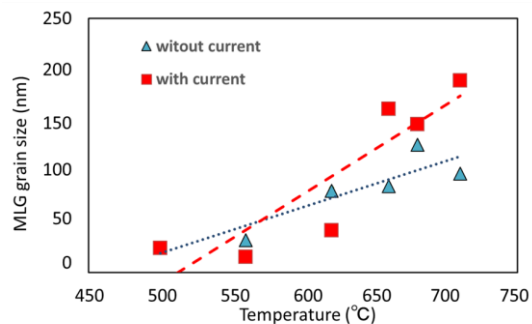


図 1. CVD による MLG 粒径の電流印加有無の比較。

そこで、熱以外の電流作用のメカニズムを調べるため、電流による触媒粒径への影響と、CVD 反応の活性化エネルギーへの影響を調べた。その結果、Co 触媒の粒径は図 2 に示しているように、電流の有無にほとんど依存しないことがわかった。一方、電流値を固定して温度を変化させたアレニウスプロット (図 3) に示すように、電流がある場合には活性化エネルギーが低くなり、その値は Co 表面で炭素が拡散する際の活性化エネルギー 0.4eV に近い値となった。

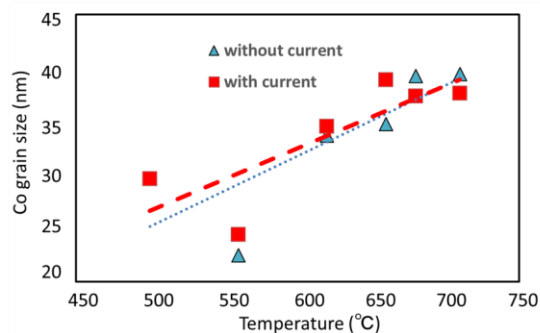


図 2. Co 粒径の電流印加の有無による比較。

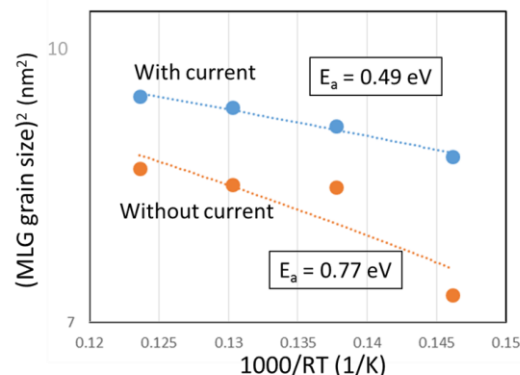


図 3. MLG 粒成長の温度依存性 (アレニウスプロット) の電流印加の有無による比較。

この結果は、電流が MLG-CVD 反応の過程に作用して、熱 CVD において成長速度を決めていた反応を促進する作用を持っていることを示唆している。またこの成果は、電流が熱以外に MLG 合成反応を促進する作用を初めて明らかにしたものであり、電流による反応や構造制御という新しいナノプロセス技術につながると期待される。

### (2) MLG 固相析出への電流印加効果

転写を必要としない固相析出法について、Co-C 触媒からの MLG 析出において、基板に水平方向の電流印加 (CVD と同様) を行い、電流の有無による膜質を比較した。その結果、図 4 に示すように、電流を印加した場合のほうが、G/D 比が大きくなり、CVD と同様に電流による粒径拡大の効果が検証できた。一方で Co-C 触媒では、アニール後に Co が凝集して均一な MLG 膜が得られない問題が生じた。そこで、凝集を抑えるために Cu キャップ層

を Co-C 上に堆積し、Cu/Co-C 構造にしたところ、凝集は抑制できたが、電流印加による G/D 比の向上は Cu キャップによって弱められることがわかった。これは、電流が Co より抵抗の低い Cu 層を主に流れ、電流印加の効果が高減したためと考えられる。

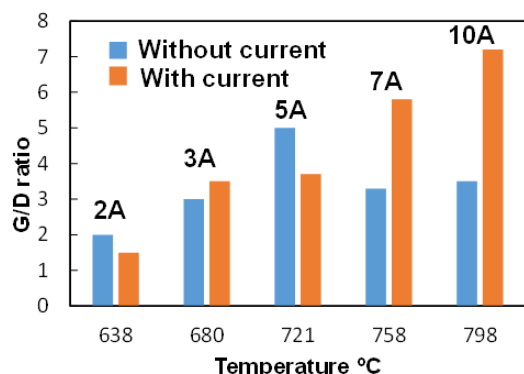


図 4. 固相析出における G/D 比の電流印加の有無による比較。

これを改善するため、Co-C 層にも電流が流れるように、電流を流す方向を変更し、基板に垂直方向 (V) に電流を流したところ、図 5 に示すように水平方向 (H) に比較して G/D 比の改善が見られた。また、この固相析出の結果と CVD の場合に G/D 比の改善が見られた場合の触媒中の電流密度を見積もったところ、G/D 比の改善が見られた場合には、CVD と固相析出とに共通に一定の電流密度以上となっていると見積もられた。この結果から、電流印加においては、触媒中に一定以上の電流密度を印加することが重要と考えられる。

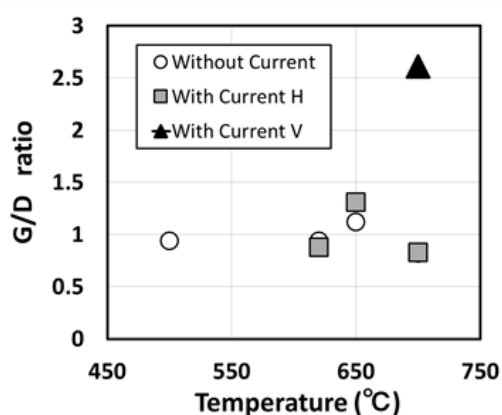


図 5. 電流方向の違いによる G/D 比の比較。

### (3) デバイスへの応用

MLG のデバイスへの応用検討として、GaN ダイオードへの固相析出による MLG 電極形成を検討した。将来的には、電流印加を用いて結晶性を改善した MLG を適用することが低温化に有効であるが、ここでは、まずは電流印加なしの固相析出を用いて MLG/GaN ショットキーダイオードを試作し、MLG のダイオード電極としての可能性を検証した。また、デバ

イス適用に必要な平坦で均一な析出膜を得るため、触媒を高温でスパッタする改良を行い、スパッタ温度とアニール温度の条件を最適化した。

その結果、図 6 に示しているように、500°C まで加熱しても、電氣的に安定なショットキー特性が得られた。比較のために作製した Ni 電極の場合は、高温アニールによって整流特性が失われた。MLG 電極による耐熱性の向上は、MLG の優れた熱的安定性に起因すると考えられ、耐熱性が求められる高温環境下で使用できるダイオードとして応用が期待できる。

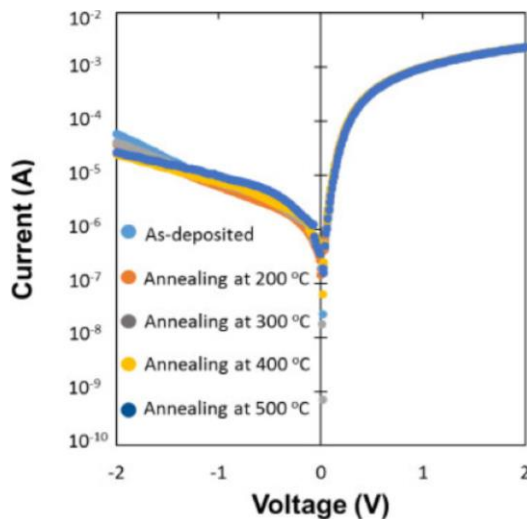


図 6. 固相析出法により作製した MLG/GaN ダイオードの整流特性の熱的安定性。

以上述べたように、本研究を通じて、電流印加という新しい方法で、多層グラフェン (MLG) 形成の低温化と結晶性向上を実現できることが明らかになった。また、電流印加 CVD (CE-CVD) において、電流は触媒の成長を介した間接的な作用ではなく、グラフェンの合成反応に直接的に作用していることが明らかになった。また、デバイス上に直接 MLG を形成できる固相析出法においても、触媒層に電流が一定以上流れる条件において、析出する MLG の G/D 比が向上できることがわかった。電流印加固相析出 (CE-SPP) について、有効な電流印加方法など、さらに検討が必要である。

また MLG のデバイスへの応用として、GaN ショットキーダイオードの電極に応用し、高温まで安定な GaN ショットキーダイオードが実現できることがわかった。

### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 3 件)

(1) M. S. Uddin, K. Ueno, "Thermal stability of a Schottky diode

fabricated with transfer-free deposition of multilayer graphene on n-GaN by solid-phase reaction, Jpn. J. Appl. Phys. 56 (2017) 07KD05, DOI 10.7567/JJAP.56.07KD05.

(2) M. S. Uddin, K. Ueno, “Improvement of multilayer graphene crystallinity by solid-phase precipitation with current stress application during annealing”, Jpn. J. Appl. Phys. 55 (2016) 06JH02, DOI 10.7567/JJAP/.55.06JH02.

(3) K. Ueno, H. Ichikawa, T. Uchida, “Effect of current stress during thermal CVD of multilayer graphene on cobalt catalytic layer”, Jpn. J. Appl. Phys. 55 (2016) 04EC13, DOI 10.7567/JJAP/.55.04EC13.

#### [学会発表]

(1) 上野和良, “ナノカーボンの配線・電極への応用 (招待講演)”, 電気化学会第 85 回大会, 2018 年 3 月.

(2) M. S. Uddin, K. Ueno, “Improvement of multilayer graphene (MLG)/n-GaN Schottky diode properties fabricated with transfer-free deposition of MLG on n-GaN by solid-phase reaction”, 第 81 回半導体・集積回路シンポジウム, 2017 年 8 月.

(3) H. Ichikawa, K. Ueno, “Current enhanced solid phase precipitation (CE-SPP) for direct deposition of multilayer graphene on SiO<sub>2</sub> from a Cu capped Co-C layer”, 2017 IEEE Electron Devices Technology and Manufacturing Conf., 2017 年 2 月.

(4) M. S. Uddin, H. Ichikawa, S. Sano, K. Ueno, “Effect of current stress on formation and crystallinity of multilayer graphene by solid phase precipitation”, 10<sup>th</sup> SEATAC Symposium, 2016 年 2 月.

(5) M. S. Uddin, 市川博康, 佐野翔太, 上野和良, “電流印加した固相析出法によるグラフェン形成”, 応用物理学会シリコンテクノロジー分科会研究集会「配線・実装技術の新展開」, 2016 年 2 月.

(6) M. S. Uddin, H. Ichikawa, S. Sano, K. Ueno, “Improvement of multilayer graphene crystallinity by solid phase precipitation applying current stress during annealing”, Advanced Metallization Conference 2015 Asian Session, 2015 年 9 月.

(7) H. Ichikawa, T. Uchida, K. Ueno, “Effect of current stress during thermal CVD of multilayer graphene on cobalt catalytic layer”, 2015 International Conference on Solid State Devices and Materials, 2015 年 9 月.

(8) 市川博康, 内田昂紀, 上野和良, “熱 CVD 中の電流印加による多層グラフェンの膜

質改善”, 第 76 回応用物理学会秋季学術講演会, 2015 年 9 月.

[その他]

<http://www.nel.ele.shibaura-it.ac.jp/>

#### 6. 研究組織

##### (1) 研究代表者

上野 和良 (UENO, Kazuyoshi)

芝浦工業大学・工学部電子工学科・教授

研究者番号：10433765