

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 2 日現在

機関番号：12601

研究種目：挑戦的萌芽研究

研究期間：2014～2014

課題番号：26630148

研究課題名(和文) 単一不純物が微細トランジスタ特性の統計的性質に与える影響に関する基礎研究

研究課題名(英文) Basic research on influence of single impurity atom on statistics of nanoscale transistor characteristics

研究代表者

平本 俊郎 (Hiramoto, Toshiro)

東京大学・生産技術研究所・教授

研究者番号：20192718

交付決定額(研究期間全体)：(直接経費) 3,000,000円

研究成果の概要(和文)：本研究の目的は、極微細イントリンジックトランジスタにおける特性ばらつきの統計的分布を実測し、微細トランジスタにおける単一不純物の効果を明らかにすることである。ナノワイヤ幅が2nmから7nmの多数のシリコンナノワイヤトランジスタを作製し、その特性ばらつきを実測した結果、ナノワイヤ幅が7nm程度のトランジスタでは特性ばらつきがほぼ正規分布を示すのに対し、ナノワイヤ幅2nmのトランジスタでは、分布が正規分布から外れ高しきい値領域に裾野をひくことを明らかにした。この現象は、単一不純物の影響およびナノワイヤ幅揺らぎによる量子効果の影響によるものと考えられる。

研究成果の概要(英文)：The objective of this research is to clarify the statistic nature of nanoscale silicon nanowire transistors with intrinsic channel. Silicon nanowire transistors with width ranging from 2nm to 7nm were fabricated and their characteristics were measured. It is found that threshold voltage of 7nm-wide nanowire transistors shows normal distribution, while threshold voltage of 2nm-wide nanowire transistors deviates from the normal distribution, possibly due to the effect of single impurity atom and quantum effects by nanowire width fluctuations.

研究分野：集積デバイス工学

キーワード：特性ばらつき MOSFET シリコンナノワイヤトランジスタ 離散不純物ゆらぎ 単一不純物 VLSI

1. 研究開始当初の背景

MOS 電界効果トランジスタで構成される VLSI は、更なる性能向上が強く要求されているが、最大の障害は「消費電力の爆発的増大」と「トランジスタの特性ばらつき」である。最先端の VLSI は、1 チップに約 10 億個もの MOS トランジスタが集積されている。個々のトランジスタ特性はランダムにばらつくことが知られており、その主要因は「離散不純物ゆらぎ」である。従来のトランジスタは、チャンネル中に多数の不純物を含んでおり、この場合、トランジスタ特性は「正規分布」に従うことがわかっている。特性が正規分布に従う限り、特性を統計的に予測することが可能であり、回路設計上の歩留予測などは容易である。

トランジスタがさらに微細化されると、チャンネル不純物を含まないイントリンジックチャンネルトランジスタが実用化されると予想されている。不純物を含まないため離散負準備津ゆらぎによる特性ばらつきは格段に減る。ところが不純物を完璧にゼロにすることは不可能であるため、わずかな残留不純物のため、トランジスタによっては 1 程度の不純物を含む可能性がある。トランジスタが微細化されているため、この 1 個の不純物によるポテンシャル障壁のためトランジスタ特性は大きく変化する恐れがある。また、トランジスタサイズが小さいため、わずかなサイズ揺らぎが大きな特性ばらつきを引き起こす。

このように将来の極微細トランジスタでは、従来の不純物揺らぎに代わって、単一不純物やサイズ揺らぎによって特性ばらつきが引き起こされると予想される。問題は、これらの特性ばらつきの統計的分布が、正規分布からも大きくずれると危惧される点である。正規分布からはずれると、将来の微細トランジスタの歩留は予測が困難となり、さらに歩留が大きく低下させる要因となりかねない。

2. 研究の目的

本研究の目的は、極微細イントリンジックトランジスタにおける特性ばらつきの統計的分布を実測し、微細トランジスタにおける単一不純物の効果およびサイズ揺らぎによる効果を明らかにすることである。

3. 研究の方法

極微細トランジスタ構造として、将来の集積デバイスとして期待されているシリコンナノワイヤトランジスタを作製した。ナノワイヤチャンネルは故意にドーピングはしておらず、いわゆるイントリンジックチャンネルである。電子ビーム露光とドライエッチングにより n 型の極微細シリコンナノワイヤトランジスタ

を Silicon-on-Insulator (SOI) 基板上に多数作製した。チャンネル高さ H は 3nm、チャンネル長 L は 100nm である。推定ナノワイヤ幅 We は 7nm から 2nm まで変化させた。それぞれの We において、170 個のトランジスタを測定した。

4. 研究成果

図 1 にナノワイヤ幅が 7nm から 2nm までのナノワイヤトランジスタの電流 I -電圧 V 特性を示す。ドレイン電圧は 50mV である。ナノワイヤ幅が狭くなるにしたがい、特性ばらつきが増大していくが、トランジスタはワイヤ幅 2nm という極微細チャンネルにおいても正常に動作していることがわかる。

図 2 にしきい値電圧の累積度数の正規確率プロットを示す。このグラフでデータが直線にのると、特性ばらつき分布が正規分布であることを表す。しきい値電圧はサブスレッショルド領域における一定電流 (1nA) で定義し、これを V_{THC} と呼ぶことにする。 V_{THC} はナノワイヤ幅が細くなるほど上昇していることがわかる。また、ナノワイヤ幅が 7nm や 6nm ではデータはこの図上でほぼ直線にのっており、分布がほぼ正規分布であるが、ワイヤ幅が細くなるにしたがい、直線の傾きが大きくなり (すなわち特性ばらつきが増大し)、しかも分布が直線からずれて正規分布から外れていることがわかる。高しきい値電圧領域で裾野をひく分布を示している。通常のトランジスタでは離散不純物ゆらぎにより特性ばらつきは正規分布を示すが、ナノワイヤ幅の細いトランジスタでは離散不純物以外の特性ばらつき要因が支配的であることが明らかとなった。

図 3 に、 V_{THC} の平均値とその標準偏差 (σV_{THC}) のナノワイヤ幅依存性を示す。ナノワイヤ幅の減少にしたがい、 V_{THC} 、 σV_{THC} とも大きく上昇している。この V_{THC} の上昇は、ナノワイヤチャンネルにおける量子閉じ込め効果で説明することができる。ナノワイヤは細くなるとチャンネル内の量子閉じ込め効果により伝導帯の基底エネルギーが上昇し、チャンネルが反転して電子が誘起するのにより大きなゲート電圧を必要とする。そのため V_{THC} が上昇する。

一方、図 2 でナノワイヤ幅が細くなるにしたがいばらつきの分布が正規分布から外れる現象は、前述の単一不純物の効果とナノワイヤ幅揺らぎによる量子効果の揺らぎの 2 つの原因が考えられる。両者の切り分けは現状では容易ではないが、将来の極微細イントリンジックチャンネルトランジスタの特性ばらつきは正規分布から外れることが明らかとなったので、回路設計にあたって特別な配慮が必要である。

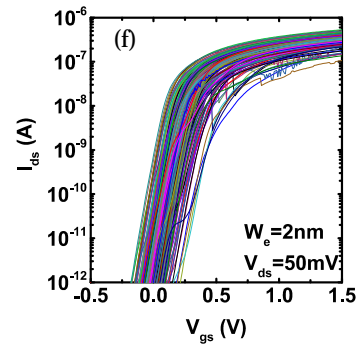
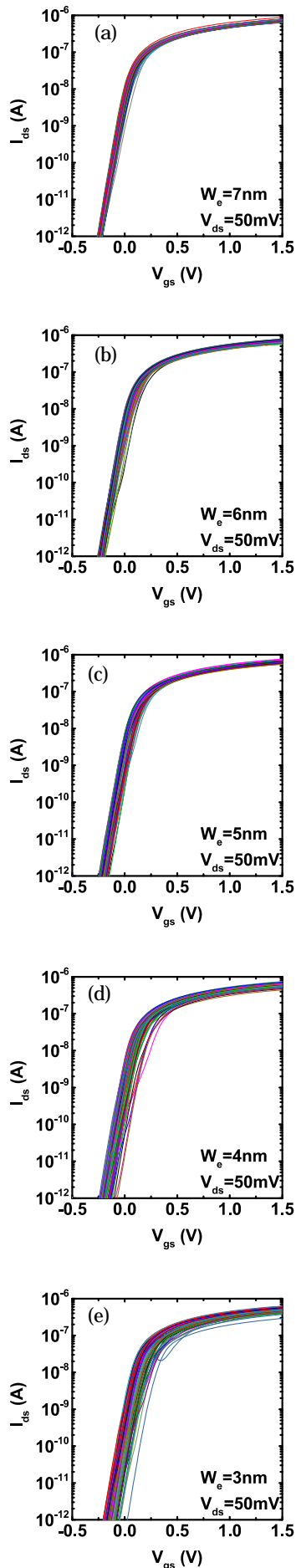


図 1. 作製したイントリンジックチャンネルシリコンナノワイヤトランジスタの特性．ナノワイヤ幅は(a) 7nm, (b) 6nm, (c) 5nm, (d) 4nm, (e) 3nm, (f) 2nm である．各ワイヤ幅において 170 個のトランジスタを実測した結果である．

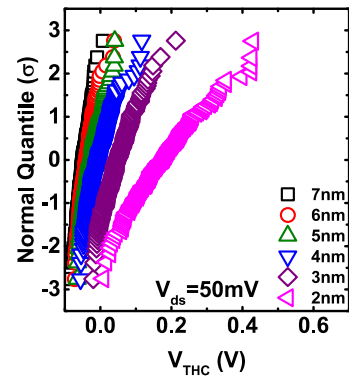


図 2. 作製したシリコンナノワイヤトランジスタにおけるしきい値電圧の累積度数分布．

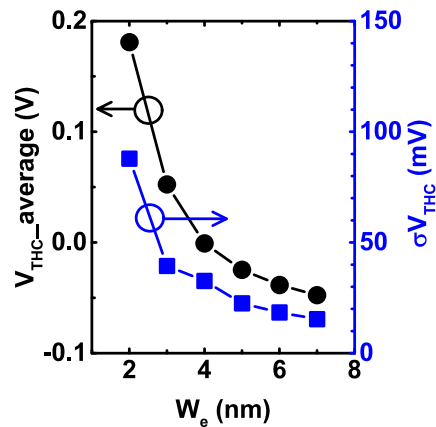


図 3. 作製したシリコンナノワイヤトランジスタにおける V_{THC} のワイヤ幅依存性．

以下、本研究で作製したシリコンナノワイヤトランジスタの V_{THC} ばらつきを他のトランジスタと比較する．異なるサイズのトランジスタにおけるばらつきを公平に比較するには、ペルグロムプロットという図が用いられる．縦軸は σV_{THC} 、横軸はチャンネル面積 LW_e の平方根の逆数 ($1/(LW_e)^{1/2}$) である．一般に、

特性ばらつきはチャンネル面積の平方根に反比例するため、ペルグロムプロット上ではサイズを変えたトランジスタは原点を通る直線にのることが知られている。また、その直線の傾きは A_{VT} と呼ばれ、特性ばらつきの大さを表す重要な指標である。

図4に本研究で作製したナノワイヤトランジスタのペルグロムプロットを示す。他のトランジスタについても併せて示す。今回作製したナノワイヤトランジスタの A_{VT} は、ナノワイヤ幅が 7nm の場合はバルク MOSFET や完全空乏型 SOTB (Silicon-on-Thin-BOX) MOSFET の A_{VT} より小さいことがわかる。また、既発表のナノワイヤトランジスタと A_{VT} はほぼ同等である。既発表のナノワイヤは、ワイヤ幅が 10nm 以上である。現状では、本研究の 7nm 幅が最も細くしかも特性ばらつきの小さなトランジスタといえる。ところが、ナノワイヤが細くなると σV_{THC} は直線にのらず、前述の単一不純物の影響および量子閉じ込め効果によりばらつきが急激に増大している。以上の結果より、特性ばらつきを考慮するとナノワイヤ幅には下限があり、ナノワイヤ幅は 5nm 程度以上に設定する必要があることが明らかとなった。

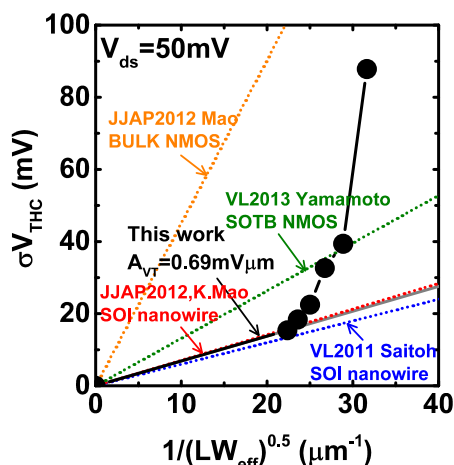


図4. 作製したシリコンナノワイヤトランジスタのペルグロムプロット。他のトランジスタのばらつきも直線で示してある。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計0件)

なし

〔学会発表〕(計1件)

- (1) T. Mizutani, Y. Tanahashi, R. Suzuki, T. Saraya, M. Kobayashi, and T. Hiramoto, "Threshold Voltage and Current Variability of Extremely Narrow Silicon Nanowire

MOSFETs with Width down to 2nm", Silicon Nanoelectronics Workshop, June 14, 2015.

〔図書〕(計0件)

なし

〔産業財産権〕

○出願状況(計0件)

なし

○取得状況(計0件)

なし

〔その他〕

ホームページ等

なし

6. 研究組織

(1) 研究代表者

平本 俊郎 (Toshiro Hiramoto)
 東京大学・生産技術研究所・教授
 研究者番号: 20192718

(2) 研究分担者

なし

(3) 連携研究者

更屋 拓哉 (Takuya Saraya)
 東京大学・生産技術研究所・助手
 研究者番号: 90334367