

平成 30 年 6 月 1 日現在

機関番号：32621

研究種目：基盤研究(C) (一般)

研究期間：2015～2017

課題番号：15K00021

研究課題名(和文)フラッシュメモリの物理特性に適した記録符号の群論的設計に関する研究

研究課題名(英文)Group theoretic approach to the design of codes suitable for flash memories

研究代表者

澁谷 智治 (SHIBUYA, Tomoharu)

上智大学・理工学部・教授

研究者番号：20262280

交付決定額(研究期間全体)：(直接経費) 3,000,000円

研究成果の概要(和文)：本研究では、フラッシュメモリの状態集合の性質を、状態の書き換えを表す置換行列のなす群の作用を通じて解析する手法を開発した。
従来の研究では、メモリの状態集合を $\{1, 2, \dots, n\}$ 上の置換群とみなして、その組み合わせ的な性質の解明を試みるものが主流であった。これに対し本研究では、メモリの状態集合そのものの性質ではなく、状態の書き換えを表す置換行列全体が群を成すことに着目した。
これにより、書き換え可能回数の上限と記憶容量のバランスに優れたメモリ用記録符号を具体的に構成することに成功した。また、書き換えコストを固定した条件の下で、メモリが保存できることのできる情報量の上界を定式化することに成功した。

研究成果の概要(英文)：In this study, we have developed a method to analyze the characteristics of the set of states associated with flash memories. This method utilizes an action of the group of permutation matrices that represents the state transition of memory.
Most of conventional studies considered the set of memory states as the group of permutation on $\{1, 2, \dots, n\}$ and investigated its characteristics. On the other hand, we focus not on the set of memory states itself but on the fact that the set of all permutation matrices corresponding to the state transitions becomes a group.
Then we have provided a concrete example of flash codes whose maximum possible number of rewriting and the capacity is well-balanced. Moreover, we have succeeded to develop the upper bound on the capacity of flash memories under the condition that the rewriting cost is fixed.

研究分野：情報通信工学

キーワード：ランク変調 フラッシュメモリ 多重集合 支配集合 群論 置換行列

1. 研究開始当初の背景

(1)フラッシュメモリ

USBメモリやSDカード、SSD (Solid State Drive) は (NAND型) フラッシュメモリと呼ばれる半導体記憶素子を利用した補助記憶装置である。フラッシュメモリは回路規模が比較的小さく安価に大容量化できることから、パソコンやデジタルカメラ、携帯情報端末の省電力化・小型化に大いに貢献した。しかしながら、素子の構造上、データの書き換え可能回数に上限があること (フラッシュメモリの寿命) が大きな問題となっている。

(2)フラッシュメモリの基本動作

フラッシュメモリでは、セルに蓄えられた電荷により情報を記録する。電荷量を High か Low の 2 レベルで区別する方式を SLC (Single Level Cell)、3 レベル以上で区別する方式を MLC (Multi Level Cell) と呼ぶ。電荷量はセル単位で増やすことはできるが減らすことはできず、記録データの書き換えは電荷を増やす方向にしか行えない。このため、最大レベルに達したセルを書き換えるには、そのセルを含む、一般に数万個のセルからなるブロック全体の電荷を一括消去 (ブロック消去) してから新たに電荷を増やす必要がある。その結果、データの書き換えに無関係なセルの電荷も頻繁に消去され、これが素子の劣化を早める原因の一つとなっている。

(3)フラッシュメモリ用符号の研究

この問題に対し、ブロック消去の発生頻度を小さくするための記録符号が数多く検討されてきた。そのような符号の 1 つであるランク変調 (Rank Modulation) に基づく符号は、ブロック消去の発生を抑制すると共に、劣化した素子に対する正確なデータの書き込みを保証する優れた記録符号として大きな注目を集めている。

2. 研究の目的

本研究の目的は、フラッシュメモリの長寿命化を実現し、さらに、様々な付加機能を併せ持つ高機能記録符号を開発することである。

4 レベル MLC の 1 つのセルには 4 種類 (2 ビット) の情報記号が記録できる。ここで、セルの電荷はセル単位で減らせないため、レベル 2 に割り当てた情報記号 $c=10$ をレベル 1 に割り当てた情報記号 $b=01$ に書き換えるには、図 1 に示すように、ブロック消去後に改めて電荷を加えなければならない。

これに対し、4 つのレベルに 0 と 1 を交互に割り当てたセルを 2 つ用いると、ブロック消去なしに記号 $c (=10)$ を記号 $b (=01)$ に書き換えられる。このように、従来の符号では、「セルのレベルの組」と情報記号の対応関係

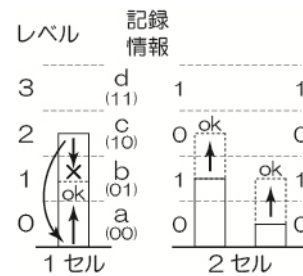


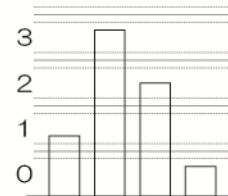
図 1 : 複数セルによる書き換え可能回数の増加

に工夫を凝らすことによってブロック消去の発生を抑制している。

これに対し近年、図 2 に示すように、セルのレベルの組ではなく、セルの電荷量の順位 (ランク) を情報記号と対応付けるランク変調符号が提案された。ランク変調符号において特筆すべき点は、セルの最大レベルに達しない限り、あらゆる書き換えがブロック消去なしに実現できることである。

従来方式

レベルの組 (1, 3, 2, 4) と情報記号を対応



ランク変調方式

電荷量の順に並べたセル番号 (2, 3, 1, 4) と情報記号を対応

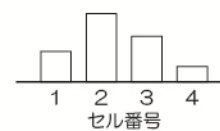
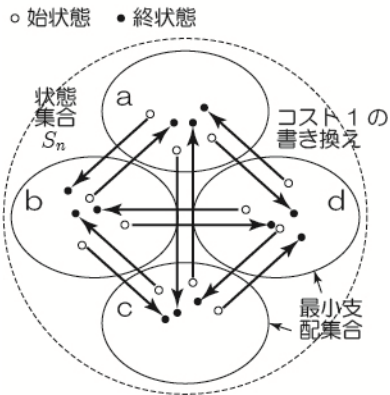


図 2 : セルの状態表現

電荷量の順に並べたセル番号の組で n 個のセルの状態を表すと、セルのとり得る状態の集合は $[n] := \{1, 2, \dots, n\}$ 上の順列全体 (S_n で表す) となる。ここで、 n セル中の最大電荷量が 1 単位 (一般に MLC のレベル差より小さくできる) だけ増加するような書き換え (コスト 1 の書き換えと呼ぶ) のみを許容する。次に、図 3 に示すように、 S_n を適当に分割して、コスト 1 の書き換えの始状態と終状態が別々の分割に含まれるようにする (各分割を支配集合と呼ぶ)。最後に、各分割に情報記号を割り当てると、書き換え可能回数最大のランク変調符号が得られる。さらに、要素数が下界に達する支配集合によって S_n を分割するとき、記憶容量も同時に最大となるランク変調符号が実現される。



互いにコスト1で書き換え可能な部分集合に分割
 ⇒ 書き換え可能回数最大化

図3：最小支配集合による状態集合分割

以上のような状況の下、次の各研究課題について検討することが本研究の目的である。

(1) 最小支配集合の存在条件の解明

従来の研究では $n = 5$ の場合の最小支配集合しか知られていなかったが、符号設計の自由度を増すためには、より大きな n に対する最小支配集合の構造の解明が不可欠である。特に、最小支配集合が存在する n の条件の解明は、ランク変調符号の普及の鍵を握る。

(2) 最小支配集合による S_n の分割アルゴリズムの開発

研究課題(1)で明らかにした n に対して、最小支配集合による S_n の分割を実際に構成するアルゴリズムを開発する。これは、最小支配集合そのものを構成するアルゴリズムと表裏一体であり、これとの同時開発を進める。

(3) コスト $r (r \geq 2)$ 以下の書き換えまで許容するランク変調符号への理論の拡張

ランク変調符号の構成にコスト $r (r \geq 2)$ 以下の書き換えまで許容したとき、 n と r をバランスよく定めると、書き換え可能回数を大きく犠牲にすることなしに記憶容量を向上できる可能性がある。そこで、フラッシュメモリの寿命と記憶容量とのトレードオフの関係を明らかにし、これを最適化する符号の開発を検討する。

(4) ランク変調符号の多機能化の検討

メモリの長寿命化以外の機能を併せ持つ符号の設計について検討する。一例として、隣接セル間のリーク電流を抑制してメモリの消費電力を低減するために、隣接セル間の電荷量の差(即ち電位差)が一定値以下となる符号を開発することなどが考えられる。

3. 研究の方法

(1) 27年度においては、符号構成に有用と思われる S_n の群としての性質を整理すると共

に、その応用としての最小支配集合の構成アルゴリズムの開発、ならびに理論全体の拡張に関する予備的な検討を行う。具体的な研究計画は以下に述べるとおりである。

最小支配集合の群論的性質の解明： S_n の群としての性質から、セル状態 u から v への書き換えは、 $[n]$ 上のある置換 π を用いて $(u)_\pi = v$ と表現できることがわかる。また、 $[n]$ 上の任意の置換は、 $[n]$ 上の互換 ($[n]$ の 2 元のみを入れ替える置換) の合成写像として表現できることが知られている。本研究計画の立案に際しての予備研究において、申請者は写像 π がコスト1の書き換えを表現するための必要十分条件を、 π を互換の合成で表した際の各互換の条件として定式化している。さらに、この条件からは、従来知られている支配集合の要素数の下限が導出できることも明らかにしており、その他にも幅広い応用を持つことが予想される。そこで、最小支配集合の特徴づけに対する本条件の応用について検討する。

$n = 6$ の状態集合 S_n に対する最小支配集合の構成アルゴリズムの開発：ランク変調符号を構成するためには、最小支配集合による S_n の分割を具体的に与える必要がある。しかしながら $n = 6$ の場合には最小支配集合を確定的に構成するアルゴリズムが知られていない。我々の行った予備調査によると、 $n = 5$ の場合は、最小支配集合と S_n の分割の双方に、群論的に非常に単純な対称性が現れている。一方、 $n=6$ の場合の最小支配集合の構成を試みると $n = 5$ の場合には表れない群論的対称性、もしくは最小支配集合が満たすべきより複雑な条件があることが強く示唆される。この未知の対称性と条件を解明することによって、一般の n における最小支配集合の構成アルゴリズムの手掛かりが得られるものと予想している。

(2) 28年度の研究では、初年度に行った研究および予備調査を進展させ、研究目的の項で述べたフラッシュメモリ用の高機能記録符号の構成を実現するために、以下のように研究を進める。

ランク変調符号における書き換えコスト制限の緩和とそのメリットの解析：ランク変調符号の書き換え可能回数を最大化するためには、コスト1の書き換えのみを許容して符号を構成すればよい。最小支配集合による S_n の分割は、このアイデアに基づくものである。しかしながら、最小支配集合による分割が記憶容量を著しく制限する場合には、書き換えコストの制限を緩和し、書き込み可能回数の減少とのバランスをとりながら記憶容量を増大させる必要がある。そこで、コスト1の書き込みのみを許容する従来方式を拡張し、コストが r 単位以下 ($r \geq 2$) の書き換えまで考慮したときに、書き換え可能回数の減少と記憶容量の増大がどのようなトレ

ードオフの関係で結び付けられるかを明らかにする。なお、これには、計画(1)で検討した群論的性質を拡張する必要があるものと考えられる。そこで、この拡張について検討するとともに、トレードオフの関係の定式化を目指す。

最小支配集合による S_n の分割アルゴリズムの開発：計画(2)で得られた最小支配集合の構成アルゴリズムに基づいて、 S_n を分割するアルゴリズムを開発する。研究の初期段階では、比較的小さな n に対して具体例を構成しながら、アルゴリズムに関する様々な知見を蓄積する必要がある。ここで、 S_n のサイズは $n!$ で与えられ、小さな n に対しても非常に大きな集合となる。その後、一般の n に対するアルゴリズムの開発を検討する。

(3) 29年度は以下の研究計画は以下のとおりである。

ランク変調符号の多機能化：書き換え可能回数を最大化する符号の開発と並行して、フラッシュメモリの物理的な構造を考慮した機能を符号に取り込むことを考える。現時点で検討を予定している機能には以下のようなものがある。

- セル間のリーク電流を抑制するための、隣接セル間の電荷量の差を一定値以下に抑えた符号
- 高速な書き込みを実現するための、各セルの電荷量の増分を一定値以下に制限した符号

なお、上記の検討を行うためには、セルの電荷量に対する仮想的なレベルを導入する必要があると予想される。そこで、ランク変調方式以前の符号に関する知見も参考にしながら、高機能符号の構成について検討する。

4. 研究成果

(1) 27年度の研究ではまず、フラッシュメモリの状態集合の性質を、状態の書き換えを表す置換行列のなす群の作用を通じて解析する手法を開発した。

従来の研究では、メモリの状態集合を $[n] := \{1, 2, \dots, n\}$ 上の置換全体のなす群とみなすことによって、その組み合わせ的な性質の解明を試みるものが主流であった。しかしながら、このような手法ではメモリの状態遷移と書き換えコストとの関係の記述が複雑になるため、メモリの書き換え可能回数と記憶容量とを共に増加させる記録符号の構成は困難であった。

これに対し本研究では、メモリの状態集合そのものの性質ではなく、状態の書き換えを表す置換行列全体が群を成すことに着目した。これにより、メモリの書き換えにおける始状態・終状態の組と置換行列の列との間の一対一関係を明らかにした。この関係は、書き換えコストの上限を定めたときの遷移可能な状態数を評価するために極めて重要な役割を果たす。

この結果、メモリを構成するセル数に制約はあるものの、書き換え可能回数の上限と記憶容量のバランスに優れたメモリ用記録符号の例を具体的に構成することに成功した。

(2) 28年度の研究では、研究課題(3)について、多重集合上のランク変調符号に関し、コスト $r(1)$ の場合について、メモリの記憶容量上界と書き換え可能回数との関係を定式化することに成功した。さらに、この上界に達する具体的な符号の存在を明らかにした。このことから、研究課題(3)については、ほぼ理想的な形の成果が得られた。

研究課題(4)については、「フラッシュメモリの状態集合の性質を、状態の書き換えを表す置換行列のなす群の作用を通じて解析する手法」が、ランク変調符号を採用したフラッシュメモリに対する誤り訂正符号の構成にどの程度有用であるかの検討を開始した。

(3) 29年度の研究では、本研究課題の開始当初には予想していなかった「多重集合上のランク変調符号」の概念が平成27年度に登場した。平成28年度の研究により、この符号の解析手法として、平成27年度中に我々が開発した「フラッシュメモリの状態集合の性質を、状態の書き換えを表す置換行列のなす群の作用を通じて解析する手法(以下、本手法)」が極めて有用であることが明らかになっている。

そこで、平成29年度は、多重集合上のランク変調符号に本手法を適用し、符号の様々な性質を具体的に解明する研究を行った。この結果、多重集合上のランク変調符号を用いたフラッシュメモリについて、書き換えコストを固定した条件の下で、メモリが保存できることのできる情報量の上界を定式化することに成功した。さらに、同条件の下で従来の符号よりも多くの情報を保存できる符号が、上界の定式化の議論に基づいて構成できる場合があることも明らかにしている。これらの成果は、電子情報通信学会英文論文誌 A に採録された。

5. 主な発表論文等

〔雑誌論文〕(計1件)

T. Shibuya and T. Sudo, "On a Characterization of a State of Rank-Modulation Scheme Over Multi-Cell Ranking by a Group Action," IEICE Trans. on Fundamentals, vol.E100-A, no.12, pp.2558-2571, 2017.

〔学会発表〕(計2件)

須藤 尊, 渋谷 智治, "同一順位に複数のセルが属するランク変調符号の群論的な表現とその応用について," 信学技報 IT2016-86, pp.231-236, 2016.

T. Shibuya and T. Sudo, "Analysis of

Rank-Modulation Rewriting Codes by a Group Action," 信学技報 IT2016-20, pp.115-120, 2016.

6 . 研究組織

(1)研究代表者

澁谷 智治 (SHIBUYA, Tomoharu)

上智大学・理工学部・教授

研究者番号：20262280