

令和元年6月21日現在

機関番号：82626

研究種目：基盤研究(A) (一般)

研究期間：2016～2018

課題番号：16H02335

研究課題名(和文) 多層界面ダイポール変調不揮発メモリの酸化膜界面構造最適化とアナログ動作モデリング

研究課題名(英文) Multi-stack interface dipole modulation memory and analog operation dynamics

研究代表者

宮田 典幸 (MIYATA, noriyuki)

国立研究開発法人産業技術総合研究所・エレクトロニクス・製造領域・研究グループ長

研究者番号：40358130

交付決定額(研究期間全体)：(直接経費) 32,200,000円

研究成果の概要(和文)：代表者が提案した界面ダイポール変調メモリ機構を組み込んだ多層HfO<sub>2</sub>/SiO<sub>2</sub>型デバイスを試作し、初めてのフラッシュメモリ動作に成功した。10万回を超える書き換え耐性およびニューロモルフィック応用が期待されるアナログ動作の確認にも成功した。また、硬X線光電子分光法による化学結合状態およびポテンシャルの印加電圧依存性からHfO<sub>2</sub>/SiO<sub>2</sub>界面の変調機構を考察するとともに、第一原理計算から界面近傍の化学結合の変形がポテンシャル変調を誘起することを提案した。

研究成果の学術的意義や社会的意義

界面ダイポール変調は、代表者が提案したMOS (metal oxide semiconductor) 構造を用いたメモリ動作原理で、MOSキャパシタの特性からは動作実証されていたが、MOS FET (field effect transistor) に組み込んで動作させるフラッシュ型メモリは本研究が初めてとなる。硬X線光電子分光法による印加電圧下でのその場観察も初めての実験であり、第一原理計算によるポテンシャル変調機構の議論は学術的価値が高いと考えている。また、新規不揮発メモリは巨大市場が約束されており、現在、世界中で研究開発が活発になっている。

研究成果の概要(英文)：We demonstrate for the first time the flash memory operation of the interface dipole modulation by using multi-stack HfO<sub>2</sub>/SiO<sub>2</sub> structures. Good program/erase endurance over 100,000 cycles has been demonstrated, and analog current characteristics useful for neuromorphic applications have been observed. Experimental evidence for interfacial dipole modulation has been shown by hard x-ray photoelectron spectroscopy studies, and rearrangement of interfacial bonding by an electric field has been theoretically demonstrated to induce the potential change in the HfO<sub>2</sub>/SiO<sub>2</sub> system.

研究分野：電気電子工学

キーワード：不揮発性メモリ 界面ダイポール 酸化物 X線光電子分光法 第一原理計算 ニューロモルフィック

## 様式 C - 19、F - 19 - 1、Z - 19、CK - 19 (共通)

### 1. 研究開始当初の背景

本研究を開始した2016年頃は、NANDフラッシュメモリ市場が急拡大していた時期で、さらに、ストレージクラスメモリ (SCM) と呼ばれる NAND とワーキングメモリの間に配置する高性能な新規不揮発メモリの研究開発が活発になっていた。SCM 候補としては、相変化材料や酸化膜を用いた二端子型抵抗変化メモリ、さらに、強誘電体ハフニウム酸化膜 ( $\text{HfO}_2$ ) を用いた三端子型フラッシュメモリなどが注目されていた。一方、 $\text{HfO}_2$  は、CMOS (complementary metal-oxide semiconductor) デバイスのゲート絶縁膜材料であり、半導体量産製造用の成膜技術が確立されていたことから、メモリ材料としても注目されていた。本研究の代表者は、 $\text{HfO}_2$  系の MOS 構造を用いた独自のメモリ機構として界面ダイポール変調 (IDM interface dipole modulation) を提案し [引用論文]、MOS FET (field effect transistor) に組み込んでフラッシュ型動作を目指していた。本研究は、 $\text{HfO}_2$  系 IDM メモリの詳しい動作解明とフラッシュ型メモリの試作・評価を目的に進めたものである。

### 2. 研究の目的

本研究では、単分子層 Ti 酸化物を変調層として採用した  $\text{HfO}_2/1\text{-ML TiO}_2/\text{SiO}_2$  IDM 構造を用いることとし、変調機構の理解を進めつつ、デバイス試作・評価から従来のフラッシュメモリを超えるメモリ性能を目指した。まずは、放射光等を利用した物理構造分析や第一原理計算により  $\text{HfO}_2/1\text{-ML TiO}_2/\text{SiO}_2$  界面の微視的構造を解明するとともに、電圧印加によるポテンシャル変調機構の理解を進めることとした。また、機構解明で得られた情報を基に、 $\text{HfO}_2/1\text{-ML TiO}_2/\text{SiO}_2$  構造およびその形成条件の最適化を進め、実際にフラッシュ型メモリのゲート積層構造として組み込み、不揮発メモリとしての動作実証を目指した。特に、メモリ幅を確保するため、多層  $\text{HfO}_2/\text{SiO}_2$  IDM 構造を検討することとした。また、ニューロコンピューティング等のアナログ回路への応用を念頭に、フラッシュ型デバイスのパルス応答特性などからアナログ動作特性の実証を目指した。さらに、得られた応答特性などから回路シミュレーション用のコンパクトモデルに向けた IDM 動作の物理モデルを構築することとした。

本研究では、上記の目的のため以下3課題に分けて研究を進めることとした。(1)「物理分析による界面構造およびダイポール変調機構の解明」、(2)「第一原理計算による界面構造およびダイポール変調機構の解明」、(3)「多層界面ダイポール積層構造・フラッシュメモリの作製と電気特性評価」とし、適宜それぞれで得られた情報を共有しつつ IDM 機構の解明およびメモリ動作実証を目指した。

### 3. 研究の方法

IDM 構造を構成する  $\text{HfO}_2$ 、 $\text{SiO}_2$ 、および  $\text{TiO}_2$  は、電子線蒸着法を用いてシリコン熱酸化膜を形成したシリコン基板の上に堆積した [引用論文]。なお、酸化膜堆積中には基板加熱を行わず、堆積後の後熱処理 (PDA: post deposition annealing) を酸素雰囲気中で施すことで膜中の欠陥などを除去した。IDM 構造を形成後、 $\text{HfO}_2$  膜上に Ir 電極を形成し、MOS キャパシタとした。また、一部の試料では、電極形成後にアルゴン雰囲気中で PMA (post metallization annealing) を施している。また、MOS FET の試作では、ゲートラストプロセスを採用することで、IDM 構造に加わる熱履歴が MOS キャパシタ作製と同じになるようにした。

MOS キャパシタ中の IDM 構造を調べるため、Spring-8 BL47XU の硬 x 線 ( $h\nu = 7940$  eV) を用いて HAXPES (hard x-ray photoelectron spectroscopy) 測定を行なった [引用論文]。図1の挿入図は、試料構造と測定系の模式図である。HAXPES 法は、光電子の脱出深さが長いので、電極 Ir 膜より下の酸化膜から放出される光電子を検出するのに有利であるが、電極 Ir 膜が厚すぎると検出は困難となる。一方、電極膜が薄すぎると、プローブコンタクトの機械的強度が問題となる。本研究では、ゲート Ir 電極を 15 nm 程度の厚さとした。

シミュレーションによる IDM 構造の解析は、第一原理分子動力学法 (FPMD: first-principles molecular dynamics method) を用いた [引用論文]。電界の効果を取り入れるため、 $\text{HfO}_2/\text{SiO}_2$  構造に線形ポテンシャルを加え、さらに、構造変化を加速するため 500K で計算を行なった。

### 4. 研究成果

(1)「物理分析による界面構造およびダイポール変調機構の解明」では、前述の HAXPES 法により  $\text{HfO}_2/1\text{-ML TiO}_2/\text{SiO}_2$  MOS キャパシタの HAXPES 測定を行った。図1に示す光電子スペクトルは、電圧印加前の初期試料から得られた結果である。 $\text{SiO}_2$  および  $\text{HfO}_2$  膜は化学量論組成に近く、サブオキサイドが少ないことがわかる。また、界面変調層として導入した1分子層程度の Ti 酸化物からも光電子が検出できており [引用論文]、 $\text{TiO}_2$  が主成分であることが分かっている。電圧印加による光電子スペクトルの変化およびエネルギーシフトが

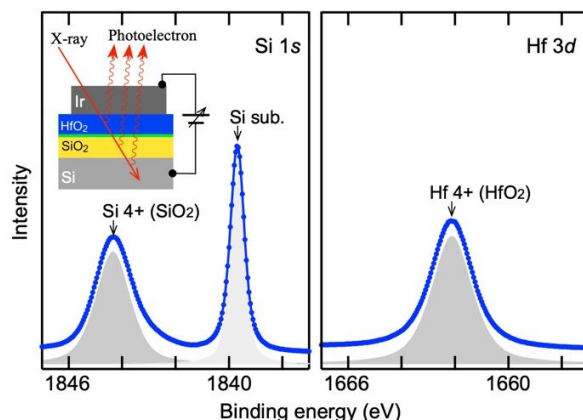


図1  $\text{HfO}_2/\text{SiO}_2$  IDM MOS 構造の HAXPES 測定

観察されており、妥当な電圧が IDM 構造に加わっていると判断された。ただし、電圧をゼロに戻すと、光電子スペクトルも、ほぼ印加前のスペクトルに戻ることが観察されている。すなわち、電圧印加後も欠損などは少ないと言え、ポテンシャル変調の起源は別にあると推測される。一方、光電子スペクトル中の  $\text{SiO}_2$  (4+) と  $\text{HfO}_2$  (4+) のピークエネルギー差が、電圧印加の履歴に応じた僅かに変化することが観察されている。このエネルギー差は 0.1 V 以下の小さな値であるが、単層  $\text{TiO}_2$ -IDM MOS キャパシタの  $C$ - $V$  (capacitance-voltage) 測定で得られた電圧変調と近い値である。以上の HAXPES で得られたポテンシャル変化は、 $\text{SiO}_2$  と  $\text{HfO}_2$  の間のポテンシャル差、すなわち  $\text{SiO}_2/\text{HfO}_2$  界面のダイポールの変化として理解され、界面ダイポールが変調されている実験的証拠と考えられる。

(2) 「第一原理計算による界面構造およびダイポール変調機構の解明」では、まずは、 $\text{HfO}_2/1\text{-ML TiO}_2/\text{SiO}_2$  構造を計算機上で作成するため、古典分子動力学法を用いてアモルファス  $\text{HfO}_2/\text{SiO}_2$  界面を作成し、その原子配置を基に界面 Hf 原子を Ti 原子に置き換えて初期 IDM 構造とした。界面垂直方向に上下反対の電界を加えた得られた  $\text{HfO}_2/1\text{-ML TiO}_2/\text{SiO}_2$  構造の例を図 2 に示す ( $\pm 0.3 \text{ eV/\AA}$ )。この結果は、電界誘起の構造変化が界面  $\text{TiO}_2$  近傍で起こることを示している。さらに、電界誘起の界面構造から計算した平均的なポテンシャル分布を比較したところ、 $\text{SiO}_2$  および  $\text{HfO}_2$  中のポテンシャル形状には大きな違いが現れないことがわかっており[引用論文]、 $\text{SiO}_2$  と  $\text{HfO}_2$  の原子配置の変化が小さいことが示されている。一方、界面  $\text{TiO}_2$  近傍のポテンシャル形状は変化し、Ti-O 結合が変形していることが示された。この結果は予想外の興味深いもので、一般的にバルク  $\text{TiO}_2$  結晶は硬い材料とされているのに対し、Ti 原子に対する第二近接原子が異なる原子に代わることで Ti-O 結合が「柔らかく」なったと言える。さらに、電界の反転によって  $\text{HfO}_2$  と  $\text{SiO}_2$  の平均ポテンシャルのエネルギー差が数 eV も変化すると見積もられた。すなわち、電界誘起による界面 Ti-O 結合の変形により界面ダイポールが変化したと言え、IDM 機構のコンセプトを支持している[引用論文]。なお、数 eV もの大きなポテンシャル差が現れた理由として、計算の温度が 500K と高い点を考慮すべきで、実際の室温付近では小さな変調幅になると推測される。

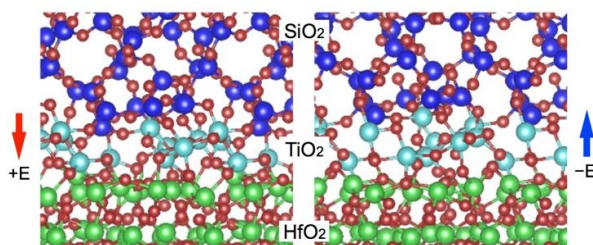


図2 第一原理計算による  $\text{HfO}_2/1\text{-ML TiO}_2/\text{SiO}_2$  構造: 電界方向の影響

(3) 「多層界面ダイポール積層構造・フラッシュメモリの作製と電気特性評価」では、まず、IDM 構造作製条件の最適化から行った。最も重要な課題は、IDM 動作を阻害する電荷捕獲の抑制である。PDA および PMA の最適化により広い変調幅を目指し、最終的には  $\text{HfO}_2/\text{TiO}_2/\text{SiO}_2$  系 IDM 構造では単層 IDM 当たり 0.3 V 程になることを見出した[引用論文]。また、同実験により 350 以下の低温処理で良好な IDM 動作が可能であることがわかった。競合する強誘電  $\text{HfO}_2$  技術では、一般的に 600 以上の熱処理が必要であり、最低でも 450 程度と報告されており、低温化の観点では IDM 技術が有利であると言える。また、単層 IDM-MOS キャパシタの詳しい  $C$ - $V$  測定から、 $\text{HfO}_2/\text{SiO}_2$  界面のダイポールが変調されていることも支持されている[引用論文]。さらに、多層 IDM MOS キャパシタのパルス応答特性から IDM 動作の起源を考察した。パルス電圧依存性から IDM 反応の活性化エネルギーを見積もったところ、Ti-O 結合の切断に起因すると推測され[引用論文]、上記の理論計算の予想と一致する結果となった。同実験から得られた反応式およびパラメータは、IDM 動作のシミュレーションへの応用が期待される結果である。

単層 IDM の変調幅は 0.3 V 程と小さいため、実際のメモリ応用では、多層 IDM 構造を採用することとした。本研究では、1 V 以上のメモリ幅を有するフラッシュ型メモリを目指し、図 3 の挿入図に示す 6 層 IDM を組み込んだ MOS FET を試作した。図 3 の  $I_d$ - $V_g$  特性は、5 桁以上の電流比でスイッチングが可能であることを示している。IDM FET のスイッチングは安定しており、NAND フラッシュを超える 10 万回の書き換えが実証できている。さらに、さらにニューロモルフィック応用が期待されるパルス電圧制御のアナログ電流変化に加え、パルス電圧特性に閾値電圧が現れる現象が確認されている

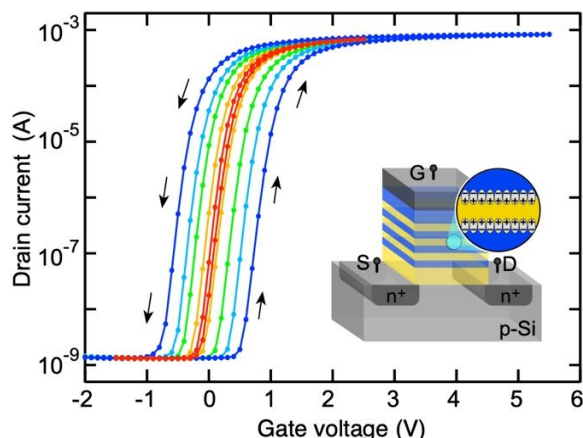


図3 6層  $\text{HfO}_2/\text{SiO}_2$  IDM 界面を組み込んだ MOS FET の  $I_d$ - $V_g$  特性

[引用論文]。これらの特徴は、上述の Ti-O 結合の切断・修復モデルで説明でき、ニューロモルフィック回路の STDP (spike-timing-dependent plasticity) 機能への応用が期待される。

また、計画外の研究展開として、IDM 機構を利用した二端子型の抵抗変化メモリを提案した。三層の酸化膜積層構造 ( $\text{HfO}_2/\text{SiO}_2/\text{HfO}_2$ ) に  $\text{TiO}_2$  変調層を挿入した二端子構造により、抵抗変化動作とクロスポイント構造に組み込む際に必要となるセクター機能を同時に実現するメモリ構造である [引用論文]。実際に、簡単な二端子デバイスを試作し、予想に近い抵抗変化特性と整流作用の観察に成功している。

#### <引用論文>

- 宮田典幸、不揮発性素子、特願 2013-192920 (特許第 6145756 号).  
N. Miyata, *Materials* **5**, 512 (2012).  
E. Ikenaga, M. Kobata, H. Matsuda, T. Sugiyama, H. Daimon, K. Kobayashi, *J. Electron Spectrosc. Relat. Phenom.* **190**, 180 (2013).  
PHASE/O code was used. See <http://azuma.nims.go.jp>.  
N. Miyata, J. Nara, T. Yamasaki, K. Sumita, R. Sano, and H. Nohira, *IEEE International Electron Devices Meeting (IEDM)*, San Francisco, CA, pp.7.6.1-7.6.4. (2018).  
N. Miyata, *Sci. Rep.* **8**, 8486 (2018).  
宮田 典幸、不揮発性記憶素子、特願 2018-194268.

#### 5. 主な発表論文等

##### [雑誌論文](計3件)

- N. Miyata, "Electric-field-controlled interface dipole modulation for Si-based memory devices", *Scientific Reports*, **8**, 8486 (2018).  
[doi.org/10.1038/s41598-018-26692-y](https://doi.org/10.1038/s41598-018-26692-y)  
N. Miyata, "Low temperature preparation of  $\text{HfO}_2/\text{SiO}_2$  stack structure for interface dipole modulation", *Applied Physics Letters*, **113**, 251601-251601, (2018).  
[doi.org/10.1063/1.5057398](https://doi.org/10.1063/1.5057398)  
N. Miyata, J. Nara, T. Yamasaki, K. Sumita, R. Sano, H. Nohira, "Interface Dipole Modulation in  $\text{HfO}_2/\text{SiO}_2$  MOS Stack Structures", 2018 IEEE International Electron Devices Meeting (IEDM), 7.6.1 (2018).  
10.1109/IEDM.2018.8614674

##### [学会発表](計8件)

- N. Miyata, "Electric Field Controlled Analog Memory based on Interface Dipole Modulation in  $\text{HfO}_2/\text{SiO}_2$  Multi-Stacked Structures", The 6th Annual World Congress of Nano Science and Technology-2016 (Nano S&T-2016), Singapore (2016), (国際学会)(招待講演).  
N. Miyata, "A New Memory Device based on Interface Dipole Modulation in  $\text{HfO}_2$ -based Gate Stack Structure", Collaborative Conference on Materials Research (CCMR), Jeju, Korea (2017), (国際学会)(招待講演).  
宮田 典幸、"酸化物界面ダイポールを用いた新規メモリの提案"、2018 年春季学術講演会、18p-P7-3 (2018), (国内学会).  
宮田 典幸、奈良 純、山崎 隆浩、住田 杏子、佐野 良介、野平 博司、「 $\text{HfO}_2/\text{SiO}_2$  MOS 積層構造中の界面ダイポール変調動作」、応物・電通学会共催「ULSI デバイス・プロセス技術 (IEDM2018 特集)」, 東京 (2019), (国内学会)(招待講演).  
他 国際会議 4 件

##### [産業財産権]

###### 出願状況(計3件)

名称：不揮発性記憶素子  
発明者：宮田 典幸  
権利者：産業技術総合研究所  
種類：特許  
番号：PCT/JP2016/074797  
出願年：2016 年  
国内外の別：国外

名称：シナプス素子  
発明者：宮田 典幸  
権利者：産業技術総合研究所  
種類：特許

番号：特願 2017-546444

出願年：2018 年

国内外の別：国内

名称：不揮発性記憶素子

発明者：宮田 典幸

権利者：産業技術総合研究所

種類：特許

番号：特願 2018-194268

出願年：2018 年

国内外の別：国内

## 6 . 研究組織

### (1)研究代表者

研究代表者氏名：宮田 典幸

ローマ字氏名：MIYATA noriyuki

所属研究機関名：国立研究開発法人産業技術総合研究所

部局名：エレクトロニクス・製造領域

職名：研究グループ長

研究者番号（8桁）：40358130

研究分担者氏名：野平 博司

ローマ字氏名：NOHIRA hiroshi

所属研究機関名：東京都市大学

部局名：工学部

職名：教授

研究者番号（8桁）：30241110

研究分担者氏名：奈良 純

ローマ字氏名：Nara jun

所属研究機関名：国立研究開発法人物質・材料研究機構

部局名：国際ナノアーキテクトニクス研究拠点

職名：主任研究員

研究者番号（8桁）：30354145

### (2)研究協力者

研究協力者氏名：山崎 隆浩

ローマ字氏名：YAMASAKI takahiro

研究協力者氏名：住田 杏子

ローマ字氏名：SUMITA kyoko

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。