

令和 3 年 6 月 8 日現在

機関番号：37111

研究種目：基盤研究(C) (一般)

研究期間：2017～2020

課題番号：17K00088

研究課題名(和文) 近似計算の利用による性能を犠牲にしない省電力な処理方式とその開発を支援する技術

研究課題名(英文) Low-power approximate arithmetic circuits without sacrificing computing performance, and their development methodology

研究代表者

佐藤 寿倫 (Sato, Toshinori)

福岡大学・工学部・教授

研究者番号：00322298

交付決定額(研究期間全体)：(直接経費) 3,500,000円

研究成果の概要(和文)：近似計算処理を行う演算器に関して検討を行った。まず、動作時に演算精度を変えることが可能な近似加算器を考案した。選択された演算精度に応じて消費電力削減可能であり、同時に演算速度を改善できる。この成果に対して回路を工夫することで、ほぼ同等のエネルギー利用効率で演算精度を改善した。演算精度の改善に関しては近似演算器が弱点とする負数の扱いを考慮したことを特筆したい。続いて、動作時に演算精度を変えることが可能な近似乗算器を考案した。選択された演算精度に応じて消費電力を削減可能であり、同時に演算速度を改善できる。さらに、近似乗算器を発展させ、演算精度が固定の近似積和演算器を考案した。

研究成果の学術的意義や社会的意義

IoT時代が到来し、様々なセンサから時々刻々とビッグデータが生産されている。クラウド上のサーバに集約されたセンサビッグデータをディープラーニング等のAI技術で解析することで、人類の生活をより豊かにする試みがなされている。しかしセンサデータをそのままネットワークに流すと莫大なエネルギーを要する。出来るだけエッジ(末端)で処理し、データ量を少なくした上で通信を行うべきである。しかしエッジでは電力供給に制約があるうえ、それが故に高い演算性能を期待できない。本研究成果の近似演算器を用いることで性能を犠牲にしないで消費エネルギーを削減でき、IoTとAIを応用するエッジコンピューティングを実現できる。

研究成果の概要(英文)：We have studied approximate arithmetic circuits. First, we proposed an approximate adder, which can dynamically reconfigure its accuracy. Power consumption can be reduced according to the selected accuracy, and at the same time, the calculation speed can be improved. Furthermore, we improved this design so that the accuracy was improved with keeping energy efficiency. Regarding the improvement of calculation accuracy, it should be noted that the handling of negative numbers, which is a weak point of previously studied approximate adders, is taken into consideration. Next, we proposed an approximate multiplier, which can dynamically reconfigure its accuracy. Power consumption can be reduced according to the selected accuracy, and at the same time, the calculation speed can be improved. Furthermore, we proposed a fixed-accuracy approximate multiply-accumulate unit, which is an extension of the approximate multiplier.

研究分野：計算機工学

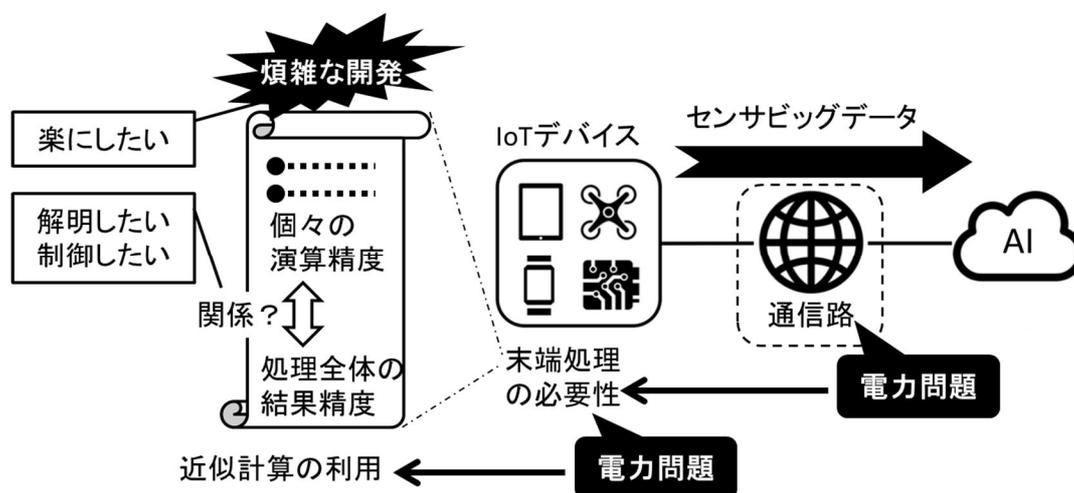
キーワード：低消費電力 システムオンチップ 計算機システム 情報システム ディペンダブル・コンピューティング

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

### 1. 研究開始当初の背景

IoTの時代が到来し、日常生活で利用している家電製品、生体情報獲得のためのインプラント医療機器、そして橋梁などのインフラにおける経年劣化を測定するためのセンサなどから、時々刻々ビッグデータが生産されている。一方でディープラーニング等のAI技術の発展により、それらビッグデータを解析することで人類の生活をより豊かにするための研究が試みられている。世界各地で採集されたセンサビッグデータをインターネット経由でクラウド上のサーバに集約しAIが様々な判断を行う、という近未来図を描くことが出来る。スパコンに代表される計算能力の向上やインターネットに代表される通信容量の増加を考えれば、あながち夢物語では無いと思われるかも知れない。

残念ながらエネルギー問題がその実現を妨げている。マイクロプロセッサやスパコンの消費電力については様々な研究および開発努力がなされているが、通信に要する電力については注意が払われていない。驚くべきことに、通信に要するエネルギーは計算に要するエネルギーの1000倍以上である。IoTデバイスが獲得したデータを生のままでインターネットに流していたのでは莫大なエネルギーを要する。出来るだけエッジ(末端)で処理し、データ量を少なくした上で通信を行うことが求められる。しかしエッジでは電力供給に制約があるうえ、それが故に高い演算性能を期待できない。エネルギーに関して計算と通信の間で一層シビアなトレードオフが求められる。



### 2. 研究の目的

本提案では、IoTデバイスとAI技術での利用を第1のターゲットとし、エッジコンピューティングのための性能を犠牲にしないでエネルギー消費を削減できる処理方式を検討した。

科学技術計算に代表される従来の汎用計算では精度が重要であった。コンピュータは正しく計算することが求められた。しかしディープラーニング技術では、従来と比較して計算精度への要求が低い。例えばAI向けプロセッサの多くは8ビットの精度しか持たない。そもそもセンサデータには雑音が入っているのが当然であり、正確さに過大な意味は無い。そこで、近似計算の利用により性能を犠牲にしないでエネルギー消費を削減する。近似計算には、ビット幅を削減しての計算だけではなく、確からしいが不正確な結果となる計算全てを含む。音声や画像の認識や合成など、100%の正確さが求められない応用は上記の他にも多く存在し、本提案の成果を広く活用できる。

### 3. 研究の方法

代表者と院生で体制を整えた。博士学生1名と修士学生2名が参画した。加えて数名の学部生が協力した。

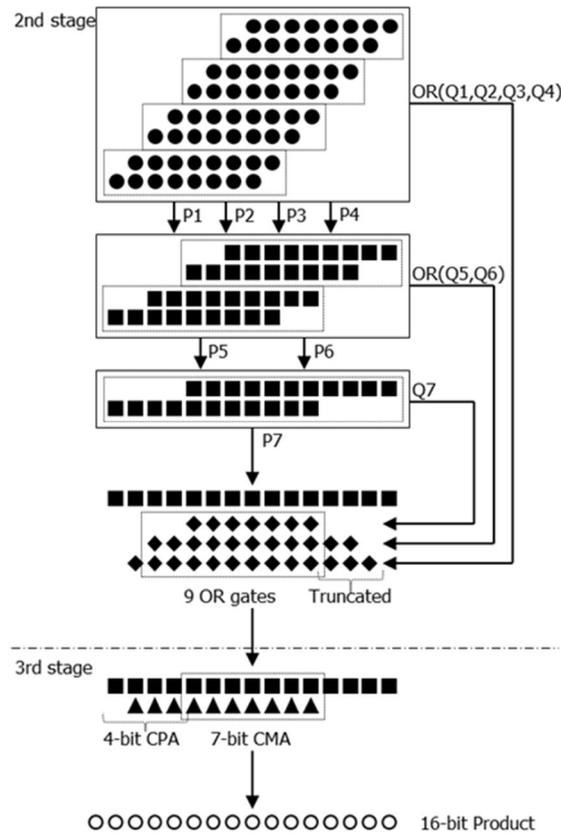
考案方式の有効性を評価するために、大量の計算機シミュレーションを実施した。これはアーキテクチャ分野の研究では一般的に行われている方法である。そのための環境構築は博士院生が担当した。シミュレーションを実施して実験データを得ることと、それらを整理することは修士院生と学部生が協力分担当した。整理された実験結果を基にした考察は、代表者と博士院生が担当した。「方式の考案と実装 シミュレーション実験 考察と方式の改良」を繰り返した。

研究成果の公開は代表者と院生とで分担当した。論文作成と学会発表を出来るだけ院生に任せて、代表者は主に論文構成を決定することと出来上がった論文や発表資料への助言を行うことにし、代表者が考察するための時間を多く確保するように図った。

### 4. 研究成果

手書き数字認識ニューラルネットワークに近似乗算器を応用した成果を紹介する。他の成果については発表論文を参照されたい。

乗算操作は、(1)部分積の生成、(2)部分積の加算圧縮、そして(3)最終加算の3ステージから成る。我々が提案した近似乗算器の第2と第3ステージを図に示す。が部分積である。第2ステージでは圧縮にORゲートを用いて近似している。二つの部分積  $PP_i$  と  $PP_j$  の加算は次式で表現できる。



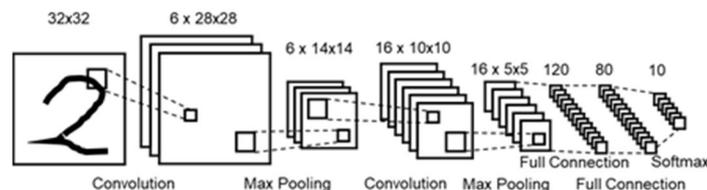
$$PP_i + PP_j = (PP_i \vee PP_j) + (PP_i \wedge PP_j) = p_{i,j} + q_{i,j}$$

$$p_{i,j} = PP_i \vee PP_j$$

$$q_{i,j} = PP_i \wedge PP_j$$

$p_{i,j}$  ( ) を近似和とみなす。一方、 $q_{i,j}$  は近似和の誤差を補正する目的で利用する。上記の演算後の1行分をPおよびQで表す。8行の部分積は4行のP1~P4に圧縮され、それぞれに対応するQ1~Q4にはOR操作を施す( )。この操作を残り2回繰り返すと、1つの近似積P7と3つの誤差補正ベクトルが得られる。後者について図の操作を行うと一つの誤差補正ベクトル( )が得られる。これらを第3ステージで加算すれば最終積( )が得られる。ここで上位4ビットには正確な加算を施すが、続く7ビットには桁上げをマスク可能な加算器CMAを利用する。マスクの設定を変えることで、精度可変な近似乗算器を実現している。

ほとんどの近似演算器は符号無し数を扱っている。アプリケーションによっては符号付き数を扱う必要がある。そこでnaïveな方法で符号付き数を扱うことにする。被乗数あるいは乗数が負数の場合には正数に変換し、符号無し数で近似乗算を実施し、必要に応じて結果の符号を操作する。



まず、MRED (Mean Relative Error Distance) で精度を評価する。ED (Error Distance) は正確値 ( $M$ ) と近似値 ( $M'$ ) との差で、 $ED = |M' - M|$  である。RED (Relative ED) はEDを  $M$  で割った値で、 $RED = ED/M = |M' - M|/M$  である。MRED (Mean RED) はREDの平均である。次に、畳み込みニューラルネットであるLeNet-5上の手書き数字認識アプリケーションで評価する。このアプリケーションでは符号付き数を扱う必要がある。入力は  $32 \times 32$  ピクセルの画像である。単精度の浮動小数点演算で学習する。学習用データはMNISTとして提供される60,000枚の画像である。推論時でのみ近似乗算を利用する。畳み込み層と全結合層での乗算でのみ、8ビット固

定小数点演算を採用し，加えて近似計算を利用する．推論時のテストデータはやはり MNIST として提供されている 10,000 枚の画像である．認識正解率を演算精度の評価尺度として採用する．

$\overline{mask}$	MRED (%)		Recognition Rate (%)
	unsigned	signed	
1111111	2.51	2.32	96.37
1111110	2.66	2.72	95.81
1111100	2.97	3.54	95.38
1111000	3.56	5.03	95.34
1110000	4.61	6.93	95.34
1100000	6.06	9.17	95.34
1000000	7.92	11.5	95.34
0000000	10.1	13.4	95.34

表に MRED と認識精度をまとめる．CMA でのマスク設定を変えた時の結果である．2～3 列目が， $2^8 \times 2^8 = 65,536$ 通りに対して，それぞれ符号無し数（0～255）と符号付き数（-128～127）を扱う場合での MRED である．後者は前者と比較して最大で 1.51 倍となっている．後者は実質的には符号無し数を扱っており，且つ被乗数と乗数は 7 ビット相当であるにも関わらず，MRED が悪化している点は興味深く，近似乗算器にとって符号付き数の扱いが弱点であることが確認できる．4 列目は手書き数字認識精度である．認識精度は，単精度浮動小数点演算時に 97.37% で，固定小数点での正確な演算時に 96.64% であった．近似乗算器採用時の精度は十分実用的である．近似乗算器を最高精度の構成（ $\overline{mask} = 1111111$ ）から最低精度の構成（ $\overline{mask} = 0000000$ ）に変えることで，消費電力を 19.8% 削減可能である．例えば，バッテリー残量が少なくなった際に手書き数字認識精度が 1% 低下することを許容すれば，そのデバイスの利用可能時間を 25% 延長可能なわけである．

## 5. 主な発表論文等

〔雑誌論文〕 計8件（うち査読付論文 6件 / うち国際共著 0件 / うちオープンアクセス 8件）

1. 著者名 Toshinori Sato and Tomoaki Ukezono	4. 巻 E103-A
2. 論文標題 Exploiting Configurable Approximations for Tolerating Aging-induced Timing Violations	5. 発行年 2020年
3. 雑誌名 IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences	6. 最初と最後の頁 1028-1036
掲載論文のDOI（デジタルオブジェクト識別子） 10.1587/transfun.2019KEP0009	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -
1. 著者名 Tongxin Yang, Toshinori Sato, and Tomoaki Ukezono	4. 巻 103-104
2. 論文標題 A Low-Power Small-Area MAC Unit for Accuracy-Scalable Approximate Computing	5. 発行年 2020年
3. 雑誌名 Fukuoka University Review of Technological Sciences	6. 最初と最後の頁 1-8
掲載論文のDOI（デジタルオブジェクト識別子） 10.1587/transfun.E102.A.532	査読の有無 無
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -
1. 著者名 Tongxin Yang, Toshinori Sato, and Tomoaki Ukezono	4. 巻 E103-C
2. 論文標題 An Accuracy-Configurable Adder for Low-Power Applications	5. 発行年 2020年
3. 雑誌名 IEICE Transactions on Electronics	6. 最初と最後の頁 68-76
掲載論文のDOI（デジタルオブジェクト識別子） 10.1587/transele.2019LHP0002	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -
1. 著者名 Tomoaki Ukezono	4. 巻 9
2. 論文標題 Evaluations of CMA with Error Corrector in Image Processing Circuit	5. 発行年 2019年
3. 雑誌名 International Journal of Networking and Computing	6. 最初と最後の頁 301-317
掲載論文のDOI（デジタルオブジェクト識別子） 10.15803/ijnc.9.2_301	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

1. 著者名 Toshinori Sato, Tongxin Yang, and Tomoaki Ukezono	4. 巻 E102-C
2. 論文標題 Trading Accuracy for Power with a Configurable Approximate Adder	5. 発行年 2019年
3. 雑誌名 IEICE Transactions on Electronics	6. 最初と最後の頁 260-268
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transele.2018CDP0001	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Tongxin Yang, Tomoaki Ukezono, and Toshinori Sato	4. 巻 E102-A
2. 論文標題 Design and Analysis of Approximate Multipliers with a Tree Compressor	5. 発行年 2019年
3. 雑誌名 IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences	6. 最初と最後の頁 532-543
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transfun.E102.A.532	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Tongxin Yang, Tomoaki Ukezono, and Toshinori Sato	4. 巻 E101-A
2. 論文標題 Design and Analysis of A Low-Power High-Speed Accuracy-Controllable Approximate Multiplier	5. 発行年 2018年
3. 雑誌名 IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences	6. 最初と最後の頁 2244-2253
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transfun.E101.A.2244	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 佐藤寿倫, ヨウドウキン, 請園智玲	4. 巻 102
2. 論文標題 CMAを用いた画像先鋭化処理専用回路の低消費電力化改善	5. 発行年 2019年
3. 雑誌名 福岡大学工学集報	6. 最初と最後の頁 43-49
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

[学会発表] 計27件(うち招待講演 0件/うち国際学会 19件)

1. 発表者名 Toshinori Sato and Tomoaki Ukezono
2. 発表標題 A Dynamically Configurable Approximate Array Multiplier with Exact Mode
3. 学会等名 5th International Conference on Computer and Communication Systems (国際学会)
4. 発表年 2020年

1. 発表者名 Toshinori Sato and Tomoaki Ukezono
2. 発表標題 Evaluation on Configurable Approximate Circuit for Aging-Induced Timing Violation Tolerance
3. 学会等名 24th IEEE Pacific Rim International Symposium on Dependable Computing (国際学会)
4. 発表年 2019年

1. 発表者名 Toshinori Sato and Tomoaki Ukezono
2. 発表標題 Correcting Sign Calculation Errors in Configurable Approximations
3. 学会等名 15th IEEE Asia Pacific Conference on Circuits and Systems (国際学会)
4. 発表年 2019年

1. 発表者名 Toshinori Sato and Tomoaki Ukezono
2. 発表標題 On Applications of Configurable Approximation to Irregular Voltage
3. 学会等名 5th IEEE Nordic Circuits and Systems Conference (国際学会)
4. 発表年 2019年

1. 発表者名 Toshinori Sato and Tomoaki Ukezono
2. 発表標題 Tolerating Aging-Induced Timing Violations via Configurable Approximations
3. 学会等名 8th IEEE Global Conference on Consumer Electronics (国際学会)
4. 発表年 2019年

1. 発表者名 Tongxin Yang, Toshinori Sato, and Tomoaki Ukezono
2. 発表標題 An Approximate Multiply-Accumulate Unit with Low Power and Reduced Area
3. 学会等名 IEEE Computer Society Annual Symposium on VLSI (国際学会)
4. 発表年 2019年

1. 発表者名 請園智玲
2. 発表標題 動的電力制御によるサイドチャネル対策の検討
3. 学会等名 電子情報通信学会ハードウェアセキュリティ研究会
4. 発表年 2019年

1. 発表者名 Tongxin Yang, Tomoaki Ukezono, and Toshinori Sato
2. 発表標題 Design of a Low-Power and Small-Area Approximate Multiplier Using First the Approximate and Then the Accurate Compression Method
3. 学会等名 29th ACM Great Lakes Symposium on VLSI (国際学会)
4. 発表年 2019年

1. 発表者名 Tongxin Yang, Toshinori Sato, and Tomoaki Ukezono
2. 発表標題 A Low-Power Approximate Multiply-Add Unit
3. 学会等名 2nd International Symposium on Devices, Circuits and Systems (国際学会)
4. 発表年 2019年

1. 発表者名 請園智玲, 福田結菜, 佐藤寿倫
2. 発表標題 カラー画像を対象とした近似加算器を用いた画像先鋭化ハードウェアの評価
3. 学会等名 情報処理学会 第81回全国大会
4. 発表年 2019年

1. 発表者名 佐藤寿倫, 請園智玲
2. 発表標題 手書き数字認識ニューラルネットワークにおける近似乗算器の評価
3. 学会等名 情報処理学会 第81回全国大会
4. 発表年 2019年

1. 発表者名 馬場裕之, 請園智玲, 佐藤寿倫
2. 発表標題 C-Packアルゴリズムを拡張した主記憶データの非可逆圧縮手法
3. 学会等名 情報処理学会 第81回全国大会
4. 発表年 2019年

1 . 発表者名 Tomoaki Ukezono
2 . 発表標題 An Error Corrector for Dynamically Accuracy-Configurable Approximate Adder
3 . 学会等名 6th International Workshop on Computer Systems and Architectures ( 国際学会 )
4 . 発表年 2018年

1 . 発表者名 Ryuta Ishida, Toshinori Sato, and Tomoaki Ukezono
2 . 発表標題 Approximate Adder Generation for Image Processing Using Convolutional Neural Network
3 . 学会等名 15th International SoC Design Conference ( 国際学会 )
4 . 発表年 2018年

1 . 発表者名 Toshinori Sato and Tomoaki Ukezono
2 . 発表標題 Exploiting Configurability for Correct Sign Calculation in an Approximate Adder
3 . 学会等名 15th International SoC Design Conference ( 国際学会 )
4 . 発表年 2018年

1 . 発表者名 Hiroyuki Baba, Tongxin Yang, Masahiro Inoue, Kaori Tajima, Tomoaki Ukezono and Toshinori Sato
2 . 発表標題 A Low-Power and Small-Area Multiplier for Accuracy-Scalable Approximate Computing
3 . 学会等名 IEEE Computer Society Annual Symposium on VLSI ( 国際学会 )
4 . 発表年 2018年

1. 発表者名 Tongxin Yang, Tomoaki Ukezono, and Toshinori Sato
2. 発表標題 A Low-Power Yet High-Speed Configurable Adder for Approximate Computing
3. 学会等名 51st International Symposium on Circuits and Systems (国際学会)
4. 発表年 2018年

1. 発表者名 井上晶仁, 田島加織, Tongxin Yang, 請園智玲, 佐藤寿倫
2. 発表標題 ガウシアンカーネルの近似値化によるハードウェア単純化の検討
3. 学会等名 第70回 電気・情報関係学会九州支部連合大会
4. 発表年 2017年

1. 発表者名 井上晶仁, 田島加織, 馬場裕之, Tongxin Yang, 請園智玲, 佐藤寿倫
2. 発表標題 近似乗算器の内部構成に関する検討
3. 学会等名 電子情報通信学会 VLD研究会
4. 発表年 2017年

1. 発表者名 田島加織, 井上晶仁, 馬場裕之, Tongxin Yang, 請園智玲, 佐藤寿倫
2. 発表標題 CMAを用いた画像先鋭化回路の低消費電力化
3. 学会等名 電子情報通信学会 VLD研究会
4. 発表年 2018年

1. 発表者名 Tongxin Yang, Tomoaki Ukezono, and Toshinori Sato
2. 発表標題 A Low-Power High-Speed Accuracy-Controllable Approximate Multiplier Design
3. 学会等名 23rd Asia and South Pacific Design Automation Conference (国際学会)
4. 発表年 2018年

1. 発表者名 Tongxin Yang, Toshinori Sato
2. 発表標題 Research on Accuracy-Configurable Architecture for Applications and Systems
3. 学会等名 Student Research Forum at 23rd Asia and South Pacific Design Automation Conference (国際学会)
4. 発表年 2018年

1. 発表者名 Tongxin Yang, Tomoaki Ukezono, and Toshinori Sato
2. 発表標題 A Low-Power Configurable Adder for Approximate Applications
3. 学会等名 19th International Symposium on Quality Electronic Design (国際学会)
4. 発表年 2018年

1. 発表者名 Hiroyuki Baba, Tongxin Yang, Masahiro Inoue, Kaori Tajima, Tomoaki Ukezono, and Toshinori Sato
2. 発表標題 A Carry-Predicting Full Adder for Accuracy-Scalable Computing
3. 学会等名 Workshop on Synthesis and System Integration of Mixed Information Technologies (国際学会)
4. 発表年 2018年

1. 発表者名 Tongxin Yang, Toshinori Sato
2. 発表標題 Research on Accuracy-Configurable Architecture for Applications and Systems
3. 学会等名 Ph.D Forum at 21st Design, Automation and Test in Europe Conference and Exhibition (国際学会)
4. 発表年 2018年

1. 発表者名 Tongxin Yang, Tomoaki Ukezono, and Toshinori Sato
2. 発表標題 Low-Power and High-Speed Approximate Multiplier Design with a Tree Compressor,
3. 学会等名 35th International Conference on Computer Design (国際学会)
4. 発表年 2017年

1. 発表者名 Tongxin Yang, 請園智玲, 佐藤寿倫
2. 発表標題 動的な桁上げマスクを可能にする近似加算器の特性評価
3. 学会等名 電子情報通信学会 基礎・境界ソサイエティ/NOLTAソサイエティ大会
4. 発表年 2017年

〔図書〕 計1件

1. 著者名 佐藤寿倫, Tongxin Yang, 請園智玲, 他	4. 発行年 2019年
2. 出版社 技術情報協会	5. 総ページ数 7
3. 書名 センサフュージョン技術の開発と応用事例	

〔産業財産権〕

〔その他〕

システムアーキテクチャ研究室  
<https://uarch.jimdofree.com/>  
Systems Architecture Laboratory  
<https://uarch.wordpress.com/>  
Toshinori Sato  
[https://www.researchgate.net/profile/Toshinori\\_Sato](https://www.researchgate.net/profile/Toshinori_Sato)  
Tomoaki Ukezono  
[https://www.researchgate.net/profile/Tomoaki\\_Ukezono](https://www.researchgate.net/profile/Tomoaki_Ukezono)

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	請園 智玲  (Ukezono Tomoaki)  (50610060)	福岡大学・工学部・助教    (37111)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------