

平成 21 年 6 月 2 日現在

研究種目：基盤研究(G)

研究期間：2006～2008

課題番号：18560298

研究課題名（和文） 次世代CMOS技術のためのメタルゲート材料の探索

研究課題名（英文） Metal gate materials exploration for future CMOS Technology

研究代表者

Ahmet Parhat（アヘメト パールハット）

東京工業大学・フロンティア研究センター・助教

研究者番号：00418675

研究成果の概要：CMOS集積回路の微細化のためその絶縁膜に高誘電率絶縁膜用いられるようになりつつある。最近の研究結果からランタンオクサイドなどの希土類酸化物は次世代高誘電率絶縁膜としてもっとも有望であることが示され、ランタンオクサイドをCMOS集積回路技術用に導入するために必要となる電極材料の開発が急務となった。本研究では、希土類酸化物ランタンオクサイドを用いる次世代CMOS技術のためのメタルゲート材料の研究開発を行った。

交付額

(金額単位：円)

	直接経費	間接経費	合計
18年度	1,300,000	0	1,300,000
19年度	1,100,000	330,000	1,430,000
20年度	1,000,000	300,000	1,300,000
年度			
年度			
総計	3,400,000	630,000	4,030,000

研究分野：工学

科研費の分科・細目：電気電子工学・電子・電気材料工学

キーワード：高誘電率絶縁膜、希土類酸化物、メタルゲート、電極材料、ランタンオキサイド、トランジスタ

## 1. 研究開始当初の背景

半導体超微細化技術は現代社会の情報通信技術を支える基盤技術として最も基本的な技術である。1940年代に発明された半導体トランジスタは60年代にICチップ化され、LSI、ULSIとチップ上での集積度を上げてきた。ICチップが発明されて以来、その集積度が猛スピードで上がり、一個々々

のトランジスタのサイズも非常に小さくなり、いまや実験室レベルではサブ10nm CMOSの研究も行われている段階にまで来ている。集積化・超微細化技術の発展に伴い、トランジスタで使われていたシリコン酸化膜、シリコン酸窒化膜などのゲート絶縁膜も限界といわれる膜厚まで薄くなり、それ以上薄くするのはもはや無理とも言える状況になっていた。そこで、ゲート絶縁膜に高誘電率絶縁

膜材料の導入が必要となり、その導入のための研究開発が盛んに行われるようになった。

我々は次世代ゲート絶縁膜材料として希土類酸化物材料に着目し、研究を行った結果  $\text{La}_2\text{O}_3$  は EOT ( $\text{SiO}_2$  換算ゲート膜厚) が 1nm 以下の領域においても特性のよいトランジスタの実現を可能にする優れた特性を有する高誘電率材料であることを見出していた。

ただし、今まで行われた  $\text{La}_2\text{O}_3$  に関する研究では、その高誘電率絶縁膜としての性質を調べることが主な研究目的で、良いトランジスタ特性を得るために欠かせない  $\text{La}_2\text{O}_3$  に適した電極材料についての研究開発がほとんど行われていなかった。

そこで、本研究では希土類酸化物  $\text{La}_2\text{O}_3$  を用いる次世代 CMOS 技術のため、 $\text{La}_2\text{O}_3$  に適した電極材料の研究開発を行った。

## 2. 研究の目的

我々の次世代ゲート絶縁膜材料としての希土類酸化物材料について精力的に行った研究の結果、希土類酸化物  $\text{La}_2\text{O}_3$  の高誘電率絶縁膜が次世代高誘電率絶縁膜として非常に有望であることが示された。 $\text{La}_2\text{O}_3$  は高誘電率絶縁膜としてすでに応用が始まっている  $\text{HfO}_2$  に比べて電子に対するバリアハイトも高く、また  $\text{HfO}_2$  には必要となる低誘電率の極薄  $\text{SiO}_2$  界面層も  $\text{La}_2\text{O}_3$  の場合は必要がないため、 $\text{La}_2\text{O}_3$  を用いる場合、EOT が 1nm 以下の領域においてもリーク電流を大幅に抑えることが可能で、極薄 EOT の次世代トランジスタの実現を可能にすることが期待され、 $\text{HfO}_2$  次の高誘電率絶縁膜材料として最も有望視されている材料である。

$\text{La}_2\text{O}_3$  を高誘電率ゲート絶縁膜として半導体集積回路技術に導入するためには、その  $\text{La}_2\text{O}_3$  ゲート絶縁膜に適した電極材料の開発が必要となる。従来の半導体集積回路技術において、 $\text{SiO}_2$  系ゲート絶縁膜に対して極材料として多結晶シリコンが使われていた。それは、比較的簡単に精密なしき値電圧制御が

できるからであった。ただし、その制御性に優れた多結晶シリコンも高抵抗率、不純物拡散、空乏層の形成などの原因から小さい EOT が要求される集積回路技術においてゲート電極材料に使用できず、高誘電率絶縁膜をゲート絶縁膜に用いるためには多結晶シリコン電極の場合の問題となる上記高抵抗率、不純物拡散、空乏層の形成などの問題を解決できる金属電極材料の導入が要求される。最近の CPU など IC チップの電源電圧の低電圧化が進むにつれ、トランジスタの動作電圧も下がってきており、トランジスタの閾値電圧もことも以下に説明するように、メタルゲート材料の導入を難しくしている原因のひとつである。すなわち電源電圧が低くなると、CMOS をも下げることが必要となり、それにあわせてトランジスタのしきい値電圧をも細かく制御することが要求されている。そのため、金属電極材料の導入のため克服すべく課題も数多く存在する。

本研究では希土類酸化物  $\text{La}_2\text{O}_3$  を CMOS 集積回路技術用に導入するために必要となる電極材料の開発を目的とし、メタルゲート材料の探索研究を行った。

## 3. 研究の方法

我々が希土類酸化物  $\text{La}_2\text{O}_3$  について行った研究結果から、 $\text{La}_2\text{O}_3$  はゲート絶縁膜材料として優れた性質を持っていることが明らかにされたことをすでに述べている。ただし、電極材料の開発にあたって、絶縁膜の EOT が 1nm 以下と薄くなると、常に膜質の再現性が得られる絶縁膜堆積プロセスの開発が重要となる。

本研究では上述問題点を考慮に入れながら、電子ビーム蒸着法を用い  $\text{La}_2\text{O}_3$  絶縁膜の堆積を行った。金属電極材料の堆積にはスパッター法または電子ビーム蒸着法を用いた。作成した MOS キャパシタの電気特性により金属電極の特性について評価を行った。

#### 4. 研究成果

電子ビーム蒸着法により  $\text{La}_2\text{O}_3$  の薄膜を堆積した。堆積時の基板温度、堆積速度、熱処理条件など絶縁膜の膜質に影響を与えるパラメーターを振ることにより、各種 MOS キャパシタを作製し、C-V(キャパシティー電圧)および I-V (電流-電圧) 特性により絶縁膜の評価を行った結果、 $\text{La}_2\text{O}_3$  の吸湿性の問題、金属/絶縁体界面での界面層形成、膜中の固定電荷及び界面準位密度の問題などが検討すべき重要課題であり、特に  $\text{La}_2\text{O}_3$  の吸湿性の問題が本研究を行う上で最初に解決すべき問題であることがわかった。そこで、絶縁膜の堆積後に真空を破らずに試料をスパッタチャンバーへ移し、Rf マグネトロンスパッタ法により金属膜を堆積することで  $\text{La}_2\text{O}_3$  の吸湿性の問題を取り除くことができた。電極のパターニングはリソグラフィにより行い、空気中の水分に影響されたことのない良質な  $\text{La}_2\text{O}_3$  絶縁膜を有する MOS キャパシタが作成された。

電子ビーム蒸着法で堆積後上へすぐ金属膜が堆積される  $\text{La}_2\text{O}_3$  膜に酸素欠損による膜質低下が懸念される。そこで  $\text{La}_2\text{O}_3$  膜の蒸着中にチャンバー内に少量の酸素を供給することにより膜質の変化を調べた結果、膜質には大きな変化が起きないことが確認できた。

MOS キャパシタの C-V 特性から金属電極材料の電極材料としての特性を評価するために、C-V カーブのヒステリシスを最小限に抑えることが必要となる。そのため固定電荷、界面準位密度などゲートスタック中の欠陥を低減・修復させることが必要で、フォーミングガスなどのなかでアニールすることが効果的である。そのため電極材料に用いられる金属と  $\text{La}_2\text{O}_3$  界面の熱的に安定性が求められる。また Pt のように熱安定性には優れているが、リソグラフィなどによるパターン形成が難しい材料を用いた場合、トランジスタの作成が困難になる。またこのような観点から W、TaN、Ru、Ti、Al などの多くの金属材

料についてしらべた結果、W の熱安定性が優れていて、デバイス作成にも適していることがわかった。

$\text{La}_2\text{O}_3$  絶縁膜を用いた CMOS 集積回路技術の実現にはメタル電極材料の問題以外にもモビリティ改善、耐熱性の改善など解決すべく課題がまだ多く残っている。電極材料として優れた性質もっている W も NMOS 用には適しているが、閾値電圧関係での PMOS 用には向いていない。そのため PMOS 用として新たな電極材料の開発が必要となる。

本研究を行うことにより  $\text{La}_2\text{O}_3$  を次世代高誘電率絶縁膜として導入のために欠かせないゲート電極用金属材料について多くの知見が得られた。本研究で得られた電極用金属材料についての知見は絶縁膜に  $\text{La}_2\text{O}_3$  を用いた CMOS 集積回路技術の実現に大いにやくにたつと思われる。

#### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 1 件)

① P. Ahmet, K. Nakagawa, K. Kakushima, H. Nohira, K. Tsutsui, N. Sugii, T. Hattori, H. Iwai, "Electrical characteristics of MOSFETs with  $\text{La}_2\text{O}_3/\text{Y}_2\text{O}_3$  gate stack" *Microelectronics Reliability* 48, 1769-1771 (2008)、査読あり

[学会発表] (計 1 件)

① P. Ahmet, K. Kakushima, K. Tsutsui, N. Sugii, T. Hattori, H. Iwai "La-based oxides for High-k Gate Dielectric Application" *ICSICT-2006*, pp. 408-411, Oct. 23-26, 2006, Shanghai, China

〔産業財産権〕

○出願状況（計1件）

名称：「半導体装置及びコンデンサ」、  
発明者：パールハット アヘメト、岩井 洋、  
服部 健雄、筒井 一生、角嶋 邦之、  
知京 豊裕

出願番号：特願2007-056151、出

願日：平成19年3月6日、

公開番号：特開2008-218827、公

開日：平成20年9月18日

国内外別：国内

○取得状況（計0件）

該当なし

## 6. 研究組織

### (1) 研究代表者

Ahmet Parhat （アヘメト パールハット）  
東京工業大学・フロンティア研究センター・  
助教  
研究者番号：00418675

### (2) 研究分担者

該当なし

### (3) 連携研究者

該当なし