

令和 6 年 6 月 14 日現在

機関番号：13901

研究種目：特別推進研究

研究期間：2018～2022

課題番号：18H05211

研究課題名（和文）パルスを情報伝達担体とする超低電力100GHz級超伝導量子デジタルシステムの探求

研究課題名（英文）Research on ultra-low power sub-terahertz superconducting quantum digital systems based on pulse-driven circuits

研究代表者

藤巻 朗 (Fujimaki, Akira)

名古屋大学・工学研究科・教授

研究者番号：20183931

交付決定額（研究期間全体）：（直接経費） 476,900,000円

研究成果の概要（和文）：ジョセフソン接合（接合）を超伝導ループに1個導入すると、量子化条件を満たすためにループ内に自発的に電流が流れる。この電流が、従来では実現できなかった機能を導く。接合を用いた単一・半磁束量子回路は、複雑な量子干渉計ともみなせる。接合の導入は、干渉全体に影響を及ぼすことから、全体像を理解し、工学的に意味のある効果の発現方法を見出した。また、接合の集積化、設計、実装技術も含め、100GHz級マイクロプロセッサや光速で伝搬するパルスを利用するマトリクスメモリの実現への道筋を立てた。加えて、新たな量子効果として、自己インダクタンス増加や従来技術では不可能な効率での磁束伝送を実証した。

研究成果の学術的意義や社会的意義

メモリを含む論理演算動作には、信号の持つエネルギー、スイッチングに必要なエネルギー、消費エネルギーの3つのエネルギーが関与し、それらと動作速度や誤り率が密接に関係することが分かった。通常は、上記3つのエネルギーはほぼ同じ値となるが、半磁束量子回路では、独立に制御できる。高エネルギー効率の計算機構築に向け、計算速度、計算精度、消費エネルギーの物理的な意味を考えるきっかけを作ったものとする。また、半磁束量子回路の低電力性は量子計算の制御へ、接合を利用した磁束伝送回路は量子アニーリングへ展開できる。単一磁束量子回路も含め、量子を利用した将来の計算機への基盤構築に貢献する。

研究成果の概要（英文）：When a single  $\phi$ -Josephson junction ( $\phi$  junction) is introduced into a superconducting loop, a current spontaneously flows in the loop so as to satisfy the quantization condition, leading to new functions that unable to be installed previously. Since the introduction of a  $\phi$  junction affects the behavior of whole superconductor circuits because the circuits can be regarded as a kind of a complicated interference device. We have found a way to understand the whole physical picture and to engineer meaningful effects. We have also paved the way for the realization of 100 GHz microprocessors and matrix memories that utilize pulses propagating at the speed of light, including junction integration, design, and implementation techniques. In addition, as a new quantum effect, we demonstrated an increase in self-inductance and flux transmission with an efficiency not possible with conventional technology.

研究分野：超伝導エレクトロニクス

キーワード：単一磁束量子 半磁束量子 磁性ジョセフソン接合 マトリクスメモリ 量子化条件

## 1. 研究開始当初の背景

研究開始当初、社会生活においてクラウドサービスが広く普及し、またその中で人工知能の活用が進められつつあった。その発展を支える計算機基盤としては、高いエネルギー効率と大きな処理能力を持つ計算システムが求められていた。ハードウェアの視点からは、半導体集積回路よりも1桁以上高速かつ3桁以上エネルギー効率の高い超伝導単一磁束量子(SFQ)回路が次世代以降の基盤技術として注目され、米国や中国では国家プロジェクトが遂行されていた。

一方、日本では、長年にわたる超伝導デジタル回路研究のノウハウも含めた知見の蓄積があり、本研究を遂行するチーム(以下、本チーム)は、提案時において、超伝導集積回路製造(産総研)、パルスを情報担体とするSFQ回路設計(名大、横国大)、回路アーキテクチャ・CAD(京大)といった分野において、世界トップの実績を有していた。また、名大は同一チップ内で特性ばらつきが少ない $\pi$ 接合の作成技術を確立していた。 $\pi$ 接合は、従来のジョセフソン接合(対比のために0接合と呼ぶ)と同じ電流を印加した時、ジョセフソン接合の電極間で発生する超伝導巨視的波動関数の位相差が、0接合と $\pi$ だけ異なる接合である。 $\pi$ 接合は、0接合のトンネル障壁層を強磁性体層で置き換え、交換相互作用を利用することによって具現化される。なお、情報通信研究機構は $\pi$ 接合を利用したバイアス磁場フリーの磁束量子ビットを提案していた。このように、研究開始時のチームは、世界最高水準の技術基盤を有していた。

SFQ回路自身の研究に焦点を向けると、マイクロプロセッサなどの演算回路の更なる高速化・高エネルギー効率化、その高速性に見合う10GHz以上で動作するマトリクスメモリ、それらの設計を効率的に進める設計技術、そして量子計算技術との融合が求められていた。これらの課題は米国や中国でも研究が進められていたものの解決方法が見出だせていなかった。名大のグループは、ハードウェア的な課題解決として $\pi$ 接合を積極的に利用することを考え、半磁束量子(HFQ)回路やインパルス駆動型メモリを提案していた。しかし、動作の理解や大規模化に関しては、物理に立ち返った学理の見直しとその実証が必要とされていた。

## 2. 研究の目的

SFQ回路やHFQ回路は、超伝導巨視的波動関数の位相変化( $2\pi$ であれば磁束量子 $\Phi_0$ 、 $\pi$ であれば半磁束量子に対応)を信号とする他にはない論理回路である。位相変化は電圧として現れ、伝搬時は、信号はパルス幅が数ピコ秒、波高値が数百 $\mu\text{V}$ のインパルスとなり、系の光速で移動する。一方、2入力以上の論理ゲートや同期信号を伴う順序回路においては、内部の保持回路に少なくとも1つの信号が捕捉され、そのあとにきた別の信号との相互作用で機能が発現する。SFQ回路は、100GHzを超える高速性を持つが、それが故にビット並列処理の大規模回路をいかに構成し、また実際に設計するかが課題となる。本研究では、8ビットマイクロプロセッサを例にとり、ビット並列化にかかわる課題の抽出とその解決法を、製造プロセスの高度化も含む実証を通して提示することを目的とする。(目的1)

信号の持つエネルギーは、SFQ回路においては、構成要素の0接合の臨界電流値 $I_c$ と $\Phi_0$ の積となる。このエネルギーは、そのほとんどが0接合のスイッチングの際に接合の抵抗成分によって消費される。したがって、SFQ回路のエネルギー消費を下げるには、 $I_c$ を下げることもっとも直接的な方法となるが、製造技術の制約から、 $I_c$ は50-100 $\mu\text{A}$ となり、一回の遷移当たり $10^{-19}\text{J}$ 程度に留まる。これに対しHFQ回路では、 $\pi$ 接合自身が内包するエネルギーを利用することで、より小さなエネルギーでの遷移を実現できる。信号のエネルギーと一回の遷移当たりで消費されるエネルギーが異なる状況を生み出すことが可能となる。ただし、その背景として横たわる物理は必ずしも明らかではなく、本研究において何が起きているのかを明らかにし、それをもとにHFQ回路の設計を可能とする。(目的2)

超伝導、半導体といった個々のデバイスに関わらず、ほぼすべてマトリクスメモリにおいて、そのアクセス時間は、特定の記憶セルを選ぶためのワード線、ビット線の充放電時間で律速される。すなわち、概ねメモリチップ内の記憶セルアレイ全体の物理的寸法でアクセス時間は制約される。この打破には、充放電を伴わないセル選択手法が求められる。本研究では、 $\pi$ 接合を利用して双安定素子を構成し、ワード線、ビット線を光速で伝搬するインパルスによって制御、セル単位での読出しや書込みの実証を目指す。当然のことながら、このインパルス駆動型メモリの実現には背景にある物理を理解する必要があり、HFQ回路とともに $\pi$ 接合を用いた回路の学理を構築していく。(目的3)

技術的な最終目標として、100GHzレベルで動作するSFQ集積回路とインパルス駆動型メモリを三次元実装し、計算システム構築の基盤技術を確立する。(目的4)

## 3. 研究の方法

学術的視点からのアプローチは、数値解析ならびに実験を通じたインパルス駆動型メモリを含むHFQ回路( $\pi$ 接合回路)の動作解析を中心に行った。研究開始当初の知見では、SFQ回路の情報担体である磁束量子が、HFQ回路においては半磁束量子に置き換わるだけという認識であったが、実際には、論理演算過程における各種エネルギーについての考察が求められた。回路

パラメータの最適化をシミュレータによって行い、そのパラメータセットの物理的な意味を解釈するという手法で、研究を進めた。最終的には、実験によって妥当性を評価している。

工学的な各課題、すなわちマイクロプロセッサに代表されるパルス論理大規模回路の高速化、その設計手法の高度化、超伝導はんだバンプを介したパルス伝送と三次元実装、0接合の高電流密度化によるSFQ回路高速化と言った課題については、明らかとなっている対応指針に基づき研究を進め、得られた結果の検証を通してさらに次のステップに進むといった方策を取った。これらを統合して、超低電力100GHz級超伝導デジタルシステムの基盤構築を目指した。

#### 4. 研究成果

##### 100GHz級SFQマイクロプロセッサの実証

SFQ回路では、全ての論理ゲートにクロックを供給する必要があるため、半導体回路と比べ、タイミングの制約が格段に厳しい。パルス信号を伝える配線には、0接合を用いた能動素子による配線(JTL)と伝送路を用いた電磁波配線(PTL)が用いられるが、製造プロセスのばらつきなどによる遅延時間の変動の性質が異なる。JTLとPTLの混在配線では、各経路において、JTLとPTLのそれぞれで遅延時間の総和を調節する必要がある。また、PTLにより遅延を調節するには、配線長を厳密に調節する必要がある。複雑なビット並列回路の設計を支援するため、信号の到来時刻の推定精度の向上を図るとともに、JTLとPTLの混在配線のためのクラスタ分割を利用した配置配線手法、及び、配線長マッチングを考慮し、概略配線と詳細配線の二段階によるPTL配線手法を提案して京大がツール化した。

開発したツールを利用して、演算器やマイクロプロセッサの要素回路を試作、評価した。図1はマイクロプロセッサのデータパスの顕微鏡写真と高周波テスト結果である。SFQ論理ゲートがクロック入力を持つことを利用し、ゲートレベルの深いパイプライン処理を導入して64GHzでの動作実証に成功した。この知見に基づき、ゲートレベルパイプライン処理8bitマイクロプロセッサの57GHz動作も実証した。本成果も含め、固体素子による10GHzを大きく超える大規模なビット並列回路の実証例はなく、ISSCC 2019やVLSI Symposium 2020、A-SSCC 2022といった半導体集積回路トップカンファレンス(採択率30%台)での採択に至っている。

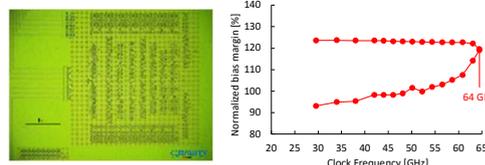


図1 64GHz動作を実証したマイクロプロセッサ・データパスのチップ写真(左)と動作マージン(右)

より高速な100GHz級の動作に向け、0接合集積回路作製プロセスと回路設計の両面から研究を進めた。まず、0接合の $J_c$ を $25 \text{ kA/cm}^2$ に高めた次世代プロセス(25KP)の検討を行った。超伝導デジタル回路の動作速度は $J_c$ の平方根に比例し、高 $J_c$ 化のためには接合のトンネル障壁である $\text{AlO}_x$ 膜厚を薄くする必要がある。ただ、既に1nmの領域で、単純に薄くしただけではピンホール等の発生によりリーク電流が増加し、均一性や歩留りが低下する。そこで、 $\text{AlO}_x$ の上に7.5nmのAlを成膜したNb/Al/ $\text{AlO}_x$ /Al/Nb構造を採用して解決を図った。高 $J_c$ 化に伴うシャント抵抗増加に対応するため、抵抗材料も見直し、Pdを用いてシート抵抗を $2.4\Omega$ から $3.8\Omega$ に増加させた。これまでに、25KPプロセスによるSFQシフトレジスタ回路において、170GHzのクロック速度を実証した(図2)。



図2 25KPで試作した170GHzシフトレジスタ

設計においては、より精緻なタイミング設計を用い、クロック信号とデータ信号の入力時間の間に挿入するタイミング余裕を極限まで減らすことでクロック間隔を短縮し、さらに高速動作が可能であることを見出した。これには、各パイプラインステージにはタイミング特性の近い論理ゲートのみを使用するなど、レイアウト設計段階の影響を最小化する設計技術と、製造ばらつきやタイミング揺らぎの正確な把握が必要となる。複数の4bitビット並列加算器の実験的な評価結果から、パルスの到着タイミングの揺らぎが2.1psであることを割り出し、現プロセス( $25 \text{ kA/cm}^2$ )においても最高101GHzでの動作が可能であることを示した。

##### HFQ回路の動作解析と実験的実証

HFQ回路は、0接合と $\pi$ 接合で超伝導ループを構成する $0-\pi$  SQUIDを基本スイッチング素子として用いる。 $\pi$ 接合の位相シフト効果と、接合を含む超伝導ループ一周の位相変化の和が $2\pi$ の整数倍となる量子化条件の要請により、外部から電流や磁場を加えない状況で、反時計回りもしくは時計回りの周回電流が自発的に発生する。言い換えると2つの量子状態が安定に存在する。その状態が切り替わるスイッチング動作において、 $0-\pi$  SQUIDの端子間の位相変化は $\pi$ 単位となることから、半磁束量子が情報担体として機能する。この動作原理を実験的に確かめるため、本研究では2つの $0-\pi$  SQUIDを超伝導ループに組み込み、量子干渉をさせて直接観

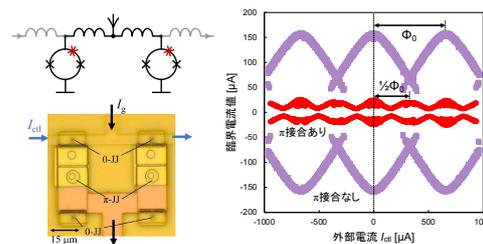


図3  $0-\pi$  SQUIDの半磁束量子の動作実証

るため、本研究では2つの $0-\pi$  SQUIDを超伝導ループに組み込み、量子干渉をさせて直接観

察した。比較のため、**0-0 SQUID** を用いて同じ構造を形成し、外部磁場に対して変調周期の観測を試みた。図3がその等価回路、写真、ならびに実験結果である。**0-0 SQUID** を用いた変調に比べ、**0- $\pi$  SQUID** を用いた変調は周期が半分になっている。これは、スイッチングが $\pi$ 単位で起こる直接的な証拠で、世界で初めての検証となった。また、見かけの臨界電流値が大きく下がっている。これは、**0- $\pi$  SQUID** 内の自発電流の影響であり、HFQ回路はSFQ回路よりも小さなエネルギーで駆動できることを意味する。数値計算によると、消費電力はSFQ回路に比べ、1/10以下となる。なお、**0**接合と $\pi$ 接合の特性を一致させるのは困難であった。そこで、臨界電流が**0**接合より十分大きいNb/PdNi/Nb構造の $\pi$ 接合を、 $\pi$ 位相シフタとして用い、スイッチング素子は通常の**0**接合とする**0-0- $\pi$  SQUID**を**0- $\pi$  SQUID**の代替に用いることで解決を図っている。

上述の**0-0- $\pi$  SQUID**は、産総研の実績のある**0**接合超伝導集積回路上に、 $\pi$ 接合や超伝導配線を名大にて形成することで実現した。しかしながら、2種類の接合を利用するため作製プロセスは複雑となる。そこで名大では、トンネル障壁層としての $\text{AlO}_x$ を挟み、Nb/PdNi/ $\text{AlO}_x$ /Nb構造の $\pi$ 接合のみの回路の実証にも取り組んだ。この場合は、 $\pi$ 接合を3つ用いた、 **$\pi$ - $\pi$ - $\pi$  SQUID**が基本スイッチング素子となる(1つのは位相シフタとして機能)。図4にその方式によるトグルフリップフロップの写真と動作実証結果を示す。4.2Kで6.7GHzまでの動作を確認した。また、HFQ回路は低消費電力のため希釈冷凍機内でも動作が可能である。14mKで評価した結果、44.5GHzまでの動作を確認した臨界電流密度を下げることなく、希釈冷凍機下で論理回路を動作させた初めての例となる。

より複雑な論理ゲート等の設計を進めるにあたり、HFQ回路の回路パラメータの最適化ツールを開発した。しかし、パラメータセットに関わらず、動作マージンが確保できない現象が発生した。詳細に調べた結果、回路内に意図しない電流が流れていることが分かった。原因は、**0- $\pi$  SQUID**は自発電流の影響で $\pi/2$ 程度の位相差を零バイアスでも発生しており、それが他のループの量子化条件に影響を与えていることが分かった。このことは、超伝導回路においては位相差の調整が動作マージン確保の上で鍵となり、解決策としてインダクタンスを調整した**0- $\pi$  SQUID**を調整用位相シフタとして用いることが有効であることを明らかにした。この考察を通して、HFQ回路は、単に臨界電流値の小さな**0**接合で構成したSFQ回路と同等ではなく、むしろHFQ回路の特殊な形態がSFQ回路であるという一般化した解釈に至った。

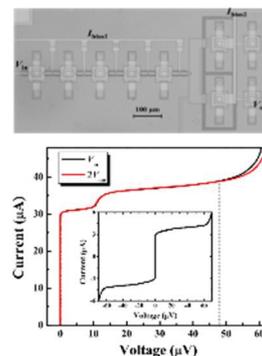


図4 HFQ T フリップフロップの高速動作実証@14mK

HFQ回路の動作解析を通して、論理演算に関わるエネルギーは、厳密には、信号自身が持つエネルギー $E_s$ 、スイッチングに必要なエネルギー $\Delta E$ 、消費エネルギー $E_c$ の3種類が存在することが分かり、それらと動作周波数の関係についての知見が得られた。熱雑音などの影響を無視できる領域では、高速化には $\Delta E$ に近いエネルギーを外部から印加すればよい。ただし、 $E_c$ は大きくなる。 $\Delta E$ を下げると $E_c$ の増大は抑制される一方、熱雑音や量子ゆらぎの影響を受け、誤動作確率が増加する。従って、 $\Delta E$ と誤り率の間にはトレードオフ関係が発生する。どの $\Delta E$ を最適値とするかは求められる計算精度に依存する。積極的に $\Delta E$ を可変とすれば、古典演算としての高速性と低消費エネルギー性の極限で動作させることが可能で、HFQ回路はその柔軟性を有している。 $E_s$ は $\Delta E$ よりも小さいことが求められる。なお、HFQ回路では、 $\Delta E$ が $10^{-21}$ J、パルス幅は10ps程度で、その積はプランク定数より100倍くらい大きい。このことは、回路設計において、量子化条件のゆらぎは考慮する必要がないことを意味している。加えて、量子化条件を整えるための位相シフタを適切に導入すれば、低電力高速デジタルシステムの構築が可能となる。

### インパルス駆動型マトリクスメモリ

本研究では、双安定性を持ち、2状態間の障壁高さ $\Delta E$ の制御が可能な**0- $\pi$  SQUID**を記憶セルに用いて、それをSFQ回路が発生するインパルスで駆動させることを試みた。このSFQパルスは、導波路を光速で伝搬することから、高速の読出し・書込みが可能となる。ただし、パルスのエネルギーは、 $10^{-18}$ J以下であり、そのエネルギーで32個程度の記憶セルの状態を反転させることを考えると、 $\Delta E$ は $10^{-20}$ Jオーダーで制御する必要がある。

図5(a)は記憶セルの等価回路で、全体として**0- $\pi$  SQUID**を構成している。ただし、 $\pi$ 接合は位相シフタとしてのみ機能する。(b)は記憶セルのポテンシャルエネルギーを示している。DC-SQUIDにパルスが到来すると臨界電流値 $I_c$ が下がり、 $\Delta E$ が低下する。その状態でビット線にパルスが到来すると、その符号に応じて、0(反時計回りの周回電流)あるいは1(時計回りの周回電流)の書込みが行われる。読出しは、周回

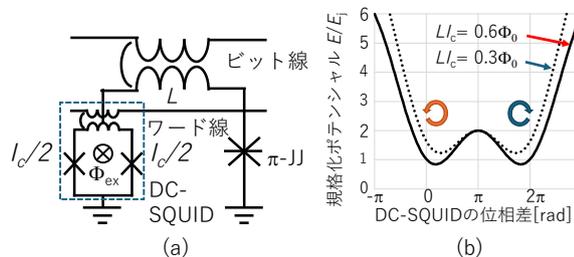


図5 (a)インパルス駆動型メモリの等価回路、(b)ポテンシャルエネルギー

電流を検知する SQUID を隣接させ、やはりパルスで行う。図 6 は一連の実験に用いたメモリの写真である。(a)はパルスのみで、読出し・書込みを実証した記憶セル、(b)は 8 ビットのメモリとなる。いずれも正常動作を得ることに成功、またセル選択のためのパルスは  $1.3 \times 10^8 \text{ m/s}$  と系の光速で伝搬しており、充放電に依らずバイアス電流も不要な揮発高速メモリの可能性を示した。(c)は 1kb メモリであるが、デコーダに設計ミスがあり現在まで動作には至っていない。

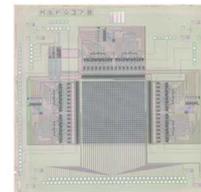
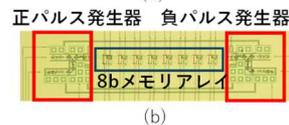
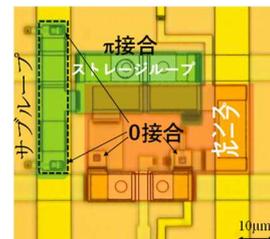


図 6 インパルス型メモリ (a) 1 ビット、(b) 8 ビット、(c) 1k ビット

### 伝送線路の細線化とフリップチップ実装

集積度の向上も従来の SFQ 回路の課題の一つとして残されていた。その中でも、タイミング調整に必要な PTL 配線領域が集積化のボトルネックとなっていた。また、将来的には三次元実装が切り札となる。そこで、チップ間高周波配線技術の確立に取り組んだ。

低損失な PTL 配線内では共振が起きやすい。特に、特性インピーダンス  $Z_0$  が高くなると、送受信部や異なる層の配線間を接続するビア部分でインピーダンス不整合が生じ易く、PTL 細線化の障害となっている。更に、ビア部分は、レイアウトにおいて他の構造と干渉するため、配置配線手法との協調研究も必要となる。名大において、共振周波数での動作余裕を確保しつつ、送受信部の設計を見直し、従来、 $5\mu\text{m}$  ( $Z_0=5.6\Omega$ ) であった線幅を  $3.7\mu\text{m}$  ( $Z_0=7.8\Omega$ ) まで低減した。これを受け、京大で配置配線手法を検討した。セルの下に 4 本の配線トラック (従来の 2 倍) を縦横に設けることが可能となった。内側の配線トラックはビア構造が不要な配線長マッチングに使うことで効果的に配線が行える。細線化することで損失の影響が大きくなることも考慮に入れ、配線距離に応じた配線幅の選択手法についても検討を行った。図 7 に示すベンチマーク回路 (4bit ビット並列加算器) において約 25%面積を削減できた。

高  $J_c$  プロセスを利用した PTL のさらなる細線化は横浜国大が検討した。Q 値の調整により送受信部での反射を低減し、最小線幅  $1\mu\text{m}$  でのパルス信号伝搬を示した。また、電磁波の伝送損失を算出するために、パルスの信号スペクトルと伝送損失の周波数特性を利用する方法を確立した。図 8 に PTL 配線長と信号減衰率の関係を、提案手法で算出した結果と実験結果を示す。超伝導配線の伝送損失を与えるモデルとして二流体モデルと超伝導エネルギーギャップを考慮した Mattis-Bardeen モデルを用いるものを比較し、後者が実験結果と一致すること、数 mm を超える配線長において伝送損失が顕著であることを明らかにした。

三次元実装に対し、フリップチップボンディングにおいてバンプ間も超伝導接続させるために  $4.2\text{K}$  以上の超伝導転移温度を示すこと、0 接合の特性を劣化させないために  $150^\circ\text{C}$  以下で軟化することを条件に、産総研でバンプ材料を探索した。本研究では、最終的に、滑らかな表面が得られた Ga-In-Sn バンプを採用した。

次にチップ間伝送の実証実験を行った。バンプ直径と高さをそれぞれ  $30\mu\text{m}$ 、 $2.5\mu\text{m}$  として設計し、バンプを介してもパルス信号の伝送にはほとんど影響しないことを、シミュレーションにより確認した。図 9 に示す試料では、上部は  $5\text{mm}$  角、下部は  $10\text{mm}$  角の超伝導チップで構成し、バンプを介した PTL で接続した。テスト回路は、 $100\text{GHz}$  オンチップクロック生成器、信号送信用ならびに検出用 4bit シフトレジスタで構成した。これらのテスト回路を用いて、三次元実装チップにおける、PTL とバンプを介したパルス信号の高速伝送特性を測定した結果が図 9 となる。最高  $110\text{GHz}$  のチップ間 SFQ パルス伝送に成功している。

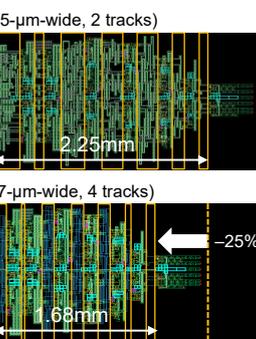
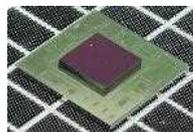


図 7 細線 PTL による配線領域削減

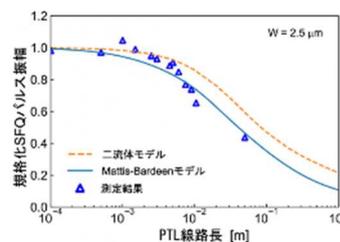


図 8 パルス信号減衰の PTL 長依存性

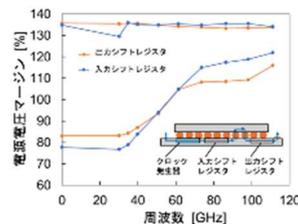


図 9 フリップチップ試料の写真 (左) とバンプを介したパルスの高速伝送特性の測定結果 (右)

以上のように、回路内での  $\pi$  接合の物理挙動を明らかにするとともに、 $100 \text{ GHz}$  に迫る SFQ 集積回路と充放電現象で律速されない高速マトリクスメモリの実証を通し、エネルギー効率の高い計算機システム構築の可能性を示した。なお紙面の関係で割愛したが、 $\pi$  接合が負性インダクタンスとして機能することを利用して、自己インダクタンス増加効果や古典的な限界を打破する磁束転送回路などを見出だし、超伝導量子技術の新たな道を開いた。

5. 主な発表論文等

〔雑誌論文〕 計26件（うち査読付論文 26件 / うち国際共著 3件 / うちオープンアクセス 1件）

1. 著者名 Takeshita Yuto, Li Feng, Hasegawa Daiki, Sano Kyosuke, Tanaka Masamitsu, Yamashita Taro, Fujimaki Akira	4. 巻 31
2. 論文標題 High-Speed Memory Driven by SFQ Pulses Based on 0- SQUID	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1~6
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3060351	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Hasegawa Daiki, Takeshita Yuto, Li Feng, Sano Kyosuke, Tanaka Masamitsu, Yamashita Taro, Fujimaki Akira	4. 巻 31
2. 論文標題 Demonstration of Interface Circuits Between Half- and Single- Flux- Quantum Circuits	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1~4
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3072846	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kashima Ryota, Nagaoka Ikki, Tanaka Masamitsu, Yamashita Taro, Fujimaki Akira	4. 巻 31
2. 論文標題 64-GHz Datapath Demonstration for Bit-Parallel SFQ Microprocessors Based on a Gate-Level- Pipeline Structure	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1~6
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3061353	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Nagaoka Ikki, Ishida Koki, Tanaka Masamitsu, Sano Kyosuke, Yamashita Taro, Ono Takatsugu, Inoue Koji, Fujimaki Akira	4. 巻 31
2. 論文標題 Demonstration of a 52-GHz Bit-Parallel Multiplier Using Low-Voltage Rapid Single-Flux-Quantum Logic	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1~5
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3071996	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kuniyoshi Manami, Murase Ken, Nagaoka Ikki, Sano Kyosuke, Tanaka Masamitsu, Yamashita Taro, Fujimaki Akira	4. 巻 31
2. 論文標題 Investigation of Timing Parameters in Single-Flux-Quantum Circuits Using Low Critical-Current Junctions and Low Bias Voltages	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1~5
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3067827	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Bozbey Ali, Aydogan Eren, Usenmez Kubra, Razmkhah Sasan, Tanaka Masamitsu, Fujimaki Akira	4. 巻 31
2. 論文標題 Synchronous SFQ Address Encoder for Superconductor Detector Arrays	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1~5
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3065000	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

1. 著者名 NAGASAWA Shuichi, TANAKA Masamitsu, TAKEUCHI Naoki, YAMANASHI Yuki, MIYAJIMA Shigeyuki, CHINA Fumihiro, YAMAE Taiki, YAMAZAKI Koki, SOMEI Yuta, SEGA Naonori, MIZUGAKI Yoshinao, MYOREN Hiroaki, TERAJ Hiroataka, HIDAKA Mutsuo, YOSHIKAWA Nobuyuki, FUJIMAKI Akira	4. 巻 E104.C
2. 論文標題 Planarized Nb 4-Layer Fabrication Process for Superconducting Integrated Circuits and Its Fabricated Device Evaluation	5. 発行年 2021年
3. 雑誌名 IEICE Transactions on Electronics	6. 最初と最後の頁 435~445
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transele.2020SUP0001	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 HIDAKA Mutsuo, NAGASAWA Shuichi	4. 巻 E104.C
2. 論文標題 Fabrication Process for Superconducting Digital Circuits	5. 発行年 2021年
3. 雑誌名 IEICE Transactions on Electronics	6. 最初と最後の頁 405~410
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transele.2020SUI0002	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kawaguchi Takahiro, Takagi Kazuyoshi, Takagi Naofumi	4. 巻 31
2. 論文標題 Rapid Single-Flux-Quantum Logic Circuits Using Clockless Gates	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1~7
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3068960	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Nakamura Shogo, Takagi Kazuyoshi, Kito Nobutaka, Takagi Naofumi	4. 巻 1975
2. 論文標題 A Timing Fault Model and an Efficient Timing Fault Simulation Method for Rapid Single-Flux-Quantum Logic Circuits	5. 発行年 2021年
3. 雑誌名 Journal of Physics: Conference Series	6. 最初と最後の頁 012026 ~ 012026
掲載論文のDOI (デジタルオブジェクト識別子) 10.1088/1742-6596/1975/1/012026	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

1. 著者名 Kito Nobutaka, Takagi Kazuyoshi, Takagi Naofumi	4. 巻 32
2. 論文標題 Logic-Depth-Aware Technology Mapping Method for RSFQ Logic Circuits With Special RSFQ Gates	5. 発行年 2022年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1~5
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3129719	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Feng Li, Yuto Takeshita, Daiki Hasegawa, Masamitsu Tanaka, Taro Yamashita, and Akira Fujimaki	4. 巻 34-2
2. 論文標題 Low-power high-speed half-flux-quantum circuits driven by low bias voltages	5. 発行年 2021年
3. 雑誌名 Superconductor Science and Technology	6. 最初と最後の頁 25013
掲載論文のDOI (デジタルオブジェクト識別子) 10.1088/1361-6668/abcaac	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kei Kitamura, Kazuyoshi Takagi, and Naofumi Takagi	4. 巻 1590
2. 論文標題 A Two-Step Routing Method with Wire Length Budgeting for PTL Routing of SFQ Logic Circuits	5. 発行年 2020年
3. 雑誌名 Journal of Physics	6. 最初と最後の頁 12043
掲載論文のDOI (デジタルオブジェクト識別子) 10.1088/1742-6596/1590/1/012043	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Nobutaka Kito, Kazuyoshi Takagi, and Naofumi Takagi	4. 巻 30-7
2. 論文標題 Conversion Method of Netlists Consisting of Conventional Logic Gates to RSFQ Logic Circuits Utilizing Special RSFQ Gates	5. 発行年 2020年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1302306
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2020.3012474	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takashi Dejima, Kazuyoshi Takagi, and Naofumi Takagi	4. 巻 30-7
2. 論文標題 Layout Design Flow for RSFQ Circuits Based on Cell Clustering and Mixed Wiring of JTLs and PTLs	5. 発行年 2020年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1302506
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2020.3014928	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Mutsuo Hidaka and Shuichi Nagasawa	4. 巻 E-104C
2. 論文標題 Fabrication process for superconducting digital circuits	5. 発行年 2021年
3. 雑誌名 IEICE Trans. Electron	6. 最初と最後の頁 1-7
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transele.2020SUI0002	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Fei Ke, Olivia Chen, Yanzhi Wang and Nobuyuki Yoshikawa	4. 巻 31-5
2. 論文標題 Demonstration of a 47.8 GHz High-Speed FFT Processor Using Single-Flux-Quantum Technology	5. 発行年 2021年
3. 雑誌名 IEEE Trans. Appl. Supercond	6. 最初と最後の頁 1-5
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3059984	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

1. 著者名 Yuto Takeshita, Feng Li, Daiki Hasegawa, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki	4. 巻 31-5
2. 論文標題 High-speed memory driven by SFQ pulses based on 0- SQUID	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1100906
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3060351	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ryota Kashima, Ikki Nagaoka, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki	4. 巻 31-5
2. 論文標題 64-GHz datapath demonstration for bit-parallel SFQ microprocessors based on a gate-level-pipeline structure	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1301006
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3061353	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Masumi Inoue, Kazuki Izaki, Yuki Goto, Kyosuke Sano, Taro Yamashita, Masamitsu Tanaka, Akira Fujimaki	4. 巻 29
2. 論文標題 Fundamental study on the nanocryotron properties by the numerical calculation	5. 発行年 2019年
3. 雑誌名 EEE Trans. Appl. Supercond.	6. 最初と最後の頁 Art no. 1800604
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2019.2904585	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Hiroyuki Akaike, Kentaro Munemoto, Yoshito Sakakibara, Akira Fujimaki	4. 巻 29
2. 論文標題 Fabrication of NbTiN Josephson Junctions with Thermally Oxidized Hf Tunnel Barriers	5. 発行年 2019年
3. 雑誌名 IEEE Trans. Appl. Supercond.	6. 最初と最後の頁 Art no. 1102605
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2019.2906278	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Naoki Takeuchi, Taro Yamashita, Shigeyuki Miyajima, Shigehito Miki, Nobuyuki Yoshikawa, Hirotaka Terai	4. 巻 29
2. 論文標題 Demonstration of a Superconducting Nanowire Single-Photon Detector using Adiabatic Quantum-Flux-Parametron Logic in a 0.1-W Gifford-McMahon Cryocooler	5. 発行年 2019年
3. 雑誌名 IEEE Trans. Appl. Supercond.	6. 最初と最後の頁 Art no. 2201004
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2019.2902771	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Davide Bacco, *Beatrice Da Lio, Daniele Cozzolino, Francesco Da Ros, Xueshi Guo, Yunhong Ding, Yusuke Sasaki, Kazuhiko Aikawa, Shigehito Miki, Hirotaka Terai, Taro Yamashita 外 6名	4. 巻 2
2. 論文標題 Boosting the secret key rate in a shared quantum and classical fibre communication system	5. 発行年 2019年
3. 雑誌名 Communications Physics	6. 最初と最後の頁 Art no. 140
掲載論文のDOI (デジタルオブジェクト識別子) 10.1038/s42005-019-0238-1	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 K. Sano, M. Suzuki, K. Maruyama, S. Taniguchi, M. Tanaka, A Fujimaki, M. Inoue, N. Yoshikawa	4. 巻 E101-C (5)
2. 論文標題 Thermally assisted superconductor transistors for Josephson-CMOS hybrid memories	5. 発行年 2018年
3. 雑誌名 IEICE Trans. Electron.	6. 最初と最後の頁 370-377
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transele.E101.C.370	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 T. Kamiya, M. Tanaka, K. Sano, A. Fujimaki	4. 巻 E101-C (5)
2. 論文標題 Energy/space-efficient rapid single-flux-quantum circuits by using $\pi$ -shifted Josephson junctions	5. 発行年 2018年
3. 雑誌名 IEICE Trans. Electron.	6. 最初と最後の頁 385-390
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transele.E101.C.385	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 田中雅光, 佐藤諒, 石田浩貴, 畑中湧貴, 松井裕一, 小野貴継, 井上弘士, 藤巻朗	4. 巻 101-C (10)
2. 論文標題 超伝導単一磁束量子回路による50 GHzビット並列演算マイクロプロセッサに向けた要素回路設計	5. 発行年 2018年
3. 雑誌名 電子情報通信学会論文誌C	6. 最初と最後の頁 389-399
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計136件 (うち招待講演 19件 / うち国際学会 82件)

1. 発表者名 Feng Li, Pham Duong, Yuto Takeshita, Kento Kato, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 - - SQUIDS: The Switching Element of HFQ Circuits Operating at mK
3. 学会等名 第69回応用物理学会春季学術講演会 (招待講演)
4. 発表年 2022年

1. 発表者名 Feng Li, Yuto Takeshita, Daiki Hasegawa, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Half-flux-quantum circuits using $\pi$ -shifted ferromagnetic junctions
3. 学会等名 34th International Symposium on Superconductivity (ISS2021) (招待講演) (国際学会)
4. 発表年 2021年

1. 発表者名 Ikki Nagaoka, Ryota Kashima, Tomoki Nakano, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Implementation of a High-Throughput Bit-Parallel Microprocessor Using Single-Flux-Quantum Logic
3. 学会等名 15th European Conference on Applied Superconductivity (EUCAS 2021) (招待講演) (国際学会)
4. 発表年 2021年

1. 発表者名 Feng Li, Yuto Takeshita, Kento Kato, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Demonstration of half-flux-quantum T-flip flops made up with only junctions
3. 学会等名 15th European Conference on Applied Superconductivity (EUCAS 2021) (国際学会)
4. 発表年 2021年

1. 発表者名 Pham Duong, Riku Sugimoto, Kenjiro Oba, Yuto Takeshita, Feng Li, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Demonstration of $\pi$ -phase shift in NbN-based Josephson junctions with Pd89 Ni11 ferromagnetic interlayers
3. 学会等名 15th European Conference on Applied Superconductivity (EUCAS 2021) (国際学会)
4. 発表年 2021年

1. 発表者名 Yuto Takeshita, Hinata Fujisawa, Kento Kato, Masayuki Higashi, Feng Li, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Demonstration of impulse-driven, high-speed memories based on 0- SQUIDs
3. 学会等名 15th European Conference on Applied Superconductivity (EUCAS 2021) (国際学会)
4. 発表年 2021年

1. 発表者名	Masayuki Higashi, Yuto Takeshita, Hinata Fujisawa, Kento Kato, Feng Li, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題	Study on magnetic properties of $\delta$ -junction-based artificial spin systems
3. 学会等名	15th European Conference on Applied Superconductivity (EUCAS 2021) (国際学会)
4. 発表年	2021年

1. 発表者名	Akira Fujimaki, Feng Li, Masamitsu Tanaka, Taro Yamashita
2. 発表標題	Pursuit of high-speed operation and low energy consumption in superconductor logic circuits
3. 学会等名	The 14th Superconducting SFQ VLSI Workshop (SSV 2021) / 3rd Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (QCCC 2021) (国際学会)
4. 発表年	2021年

1. 発表者名	Yuto Takeshita, Hinata Fujisawa, Kento Kato, Masayuki Higashi, Feng Li, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題	Study on pulse-driven, low energy consumption memory based on $0\pi$ -SQUIDs
3. 学会等名	The 14th Superconducting SFQ VLSI Workshop (SSV 2021) / 3rd Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (QCCC 2021) (国際学会)
4. 発表年	2021年

1. 発表者名	Yamashita Taro, Zuo Kim, Urade Yoshiro, Qiu Wei, Terai Hirotaka, and Fujimaki Akira
2. 発表標題	Phase-shift flux quantum bit with NbN/CuNi/NbN $\delta$ -junction
3. 学会等名	2nd Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (QCCC 2020)
4. 発表年	2020年

1. 発表者名 Masamitsu Tanaka, Manami Kuniyoshi, Ken Murase, Ikki Nagaoka, Taro Yamashita, and Akira Fujimaki
2. 発表標題 Extremely energy-efficient processing using superconductor circuits near physical limits
3. 学会等名 2nd Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (QCCC 2020)
4. 発表年 2020年

1. 発表者名 Taro Yamashita, Kum Zuo, Yoshiro Urada, Wei Qiu, Hiroataka Terai, Akira Fujimaki, and Yasunobu Nakamura
2. 発表標題 Demonstration of flux-bias-free flux qubit with a ferromagnetic junction
3. 学会等名 2020 Applied Superconductivity Conference (ASC 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 Ryota Kashima, Ikki Nagaoka, Masamitsu Tanaka, Kyosuke Sano, Taro Yamashita, and Akira Fujimaki
2. 発表標題 0-GHz datapath for parallel SFQ microprocessors based on gate-level-pipeline architecture
3. 学会等名 2020 Applied Superconductivity Conference (ASC 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 Feng Li, Yuto Takeshita, Daiki Hasegawa, Masamitsu Tanaka, Taro Yamashita, and Akira Fujimaki
2. 発表標題 Demonstration of junction-based SQUIDs with half-flux-quantum modulation periods for energy-efficient circuits
3. 学会等名 2020 Applied Superconductivity Conference (ASC 2020) (国際学会)
4. 発表年 2020年

1. 発表者名	Manami Kuniyoshi, Ken Murase, Ikki Nagaoka, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, and Akira Fujimaki
2. 発表標題	Investigation of timing parameters in single flux quantum circuits using low critical current junctions and low bias voltages
3. 学会等名	2020 Applied Superconductivity Conference (ASC 2020) (国際学会)
4. 発表年	2020年

1. 発表者名	Kei Kitamura Masamitsu Tanaka, Takahiro Kawaguchi, Ikki Nagaoka, Kazuyoshi Takagi, Akira Fujimaki, and Naofumi Takagi
2. 発表標題	High-density routing with wire length matching for single-flux-quantum circuits using thin passive transmission lines
3. 学会等名	2020 Applied Superconductivity Conference (ASC 2020) (国際学会)
4. 発表年	2020年

1. 発表者名	Daiki Hasegawa, Yuto Takeshita, Feng Li, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, and Akira Fujimaki
2. 発表標題	Analysis on half flux quantum circuits formed with $\pi$ and conventional Josephson junctions
3. 学会等名	2020 Applied Superconductivity Conference (ASC 2020) (国際学会)
4. 発表年	2020年

1. 発表者名	Ikki Nagaoka, Masamitsu Tanaka, Kyosuke Sano, Taro Yamashita, Takatsugi Ono, Koji Inoue, and Akira Fujimaki
2. 発表標題	Demonstration of a 52-GHz, energy-efficient, bit-parallel multiplier using low-voltage rapid single-flux-quantum logic
3. 学会等名	2020 Applied Superconductivity Conference (ASC 2020) (国際学会)
4. 発表年	2020年

1. 発表者名 Daiki Hasegawa, Yuto Takeshita, Feng Li, Masamitsu Tanaka, Taro Yamashita, and Akira Fujimaki
2. 発表標題 Proposal of SFQ annealer using $\pi$ -junction-based SQUIDs operating at 4 K, Masayuki Higashi
3. 学会等名 2020 Applied Superconductivity Conference (ASC 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 Yuto Takeshita, Feng Li, Daiki Hasegawa, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, and Akira Fujimaki
2. 発表標題 Study on pulse-driven, high-speed memory based on $0\pi$ -SQUIDs with passive transmission lines
3. 学会等名 2020 Applied Superconductivity Conference (ASC 2020)
4. 発表年 2020年

1. 発表者名 藤澤日向, 竹下雄登, 加藤健人, 東正志, 長谷川大輝, 李峰, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 パルス駆動型メモリの実現に向けた低電流で駆動可能なメモリセルの設計と評価
3. 学会等名 第68回応用物理学会春季学術講演会
4. 発表年 2021年

1. 発表者名 東正志, 長谷川大輝, 竹下雄登, 加藤健人, 藤澤日向, 李峰, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 SFQアニーラに向けた単一のスピンス子の特性評価
3. 学会等名 第68回応用物理学会春季学術講演会
4. 発表年 2021年

1. 発表者名 中村祐介, 長谷川大輝, 竹下雄登, 李峰, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 半磁束量子-単一磁束量子変換回路の実証
3. 学会等名 第68回応用物理学会春季学術講演会
4. 発表年 2021年

1. 発表者名 加藤健人, 竹下雄登, 東正志, 長谷川大輝, 藤澤日向, 李峰, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 パルス駆動型超伝導マトリクスメモリにおけるセル選択に関する研究
3. 学会等名 第68回応用物理学会春季学術講演会
4. 発表年 2021年

1. 発表者名 竹下雄登, 加藤健人, 長谷川大輝, 李峰, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 磁性ジョセフソン接合を含むSQUIDによる半磁束量子単位変調
3. 学会等名 第68回応用物理学会春季学術講演会
4. 発表年 2021年

1. 発表者名 長岡一起, 加島亮太, 中埜智貴, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 単一磁束量子回路に基づく 50GHzビット並列演算マイクロプロセッサの設計
3. 学会等名 2021年電子情報通信学会総合大会
4. 発表年 2021年

1. 発表者名 加島亮太, 長岡一起, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 単一磁束量子回路の高集積化へ向けた細線受動伝送線路の評価
3. 学会等名 2021年電子情報通信学会総合大会
4. 発表年 2021年

1. 発表者名 国吉真波, 村瀬健, 長岡一起, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 低消費電力単一磁束量子回路の動作周波数の調査
3. 学会等名 超伝導エレクトロニクス研究会
4. 発表年 2021年

1. 発表者名 国吉真波, 長岡一起, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 低消費電力単一磁束量子回路における論理ゲートのタイミングパラメータ解析
3. 学会等名 2020年電子情報通信学会ソサイエティ大会
4. 発表年 2020年

1. 発表者名 加島亮太, 長岡一起, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 単一磁束量子回路に基づく並列処理データパスの 64GHz動作実証
3. 学会等名 2020年電子情報通信学会ソサイエティ大会
4. 発表年 2020年

1. 発表者名 Takahiro Kawaguchi, Kazuyoshi Takagi, and Naofumi Takagi
2. 発表標題 Static Timing Analysis of an RSFQ Circuit Considering Timing Jitter
3. 学会等名 The 33rd International Symposium on Superconductivity (国際学会)
4. 発表年 2020年

1. 発表者名 Shogo Nakamura, Kazuyoshi Takagi, Nobutaka Kito, and Naofumi Takagi
2. 発表標題 Efficient Timing Fault Simulation of Rapid Single-Flux-Quantum Logic Circuits Considering the Pipelined Behavior
3. 学会等名 The 33rd International Symposium on Superconductivity (国際学会)
4. 発表年 2020年

1. 発表者名 Takahiro Kawaguchi, Kazuyoshi Takagi, and Naofumi Takagi
2. 発表標題 Logic Functions Realized Using Clockless Gates for Rapid Single-Flux-Quantum Circuits
3. 学会等名 The 23rd Workshop on Synthesis And System Integration of Mixed Information Technologies (国際学会)
4. 発表年 2021年

1. 発表者名 高木直史
2. 発表標題 SFQ回路を用いた超伝導コンピュータの開発
3. 学会等名 2021年電子情報通信学会総合大会 (招待講演)
4. 発表年 2021年

1. 発表者名 Shunsuke Ikedo, Yuki Yamanashi, and Nobuyuki Yoshikawa
2. 発表標題 Investigation and measurement of narrow passive transmission lines for single flux quantum circuits
3. 学会等名 The 33rd International Symposium on Superconductivity (ISS2020) (国際学会)
4. 発表年 2020年

1. 発表者名 池戸 駿介、山梨 裕希、吉川 信行
2. 発表標題 単一磁束量子回路における受動伝送線路微細化の検討
3. 学会等名 2020年度春季低温工学・超電導学会
4. 発表年 2020年

1. 発表者名 池戸駿介、山梨裕希、吉川信行
2. 発表標題 高臨界電流密度ジョセフソン集積回路プロセスにおける受動伝送線路特性の調査
3. 学会等名 2020年電子情報通信学会ソサイエティ大会
4. 発表年 2020年

1. 発表者名 池戸駿介、山梨裕希、吉川信行
2. 発表標題 単一磁束量子回路における受動伝送線路微細化の検討と評価
3. 学会等名 電気学会金属・セラミックス超電導機器合同研究会
4. 発表年 2020年

1. 発表者名 池戸駿介、山梨裕希、吉川信行
2. 発表標題 単一磁束量子回路における微細受動伝送線路の特性評価
3. 学会等名 2021年電子情報通信学会総合大会
4. 発表年 2021年

1. 発表者名 寺井弘高, 金鮮美, 布施智子, 丘偉, 山下太郎, 吉原文樹, 仙場浩一
2. 発表標題 窒化物超伝導量子ビット
3. 学会等名 第67回応用物理学会春季学術講演会 (招待講演)
4. 発表年 2020年

1. 発表者名 山下太郎
2. 発表標題 強磁性ジョセフソン接合の作製技術と量子デバイス応用
3. 学会等名 電子情報通信学会2020年総合大会 (招待講演)
4. 発表年 2020年

1. 発表者名 日高睦夫, 永沢秀一, 牧瀬圭正
2. 発表標題 超伝導集積回路プロセス
3. 学会等名 電子情報通信学会2020年総合大会 (招待講演)
4. 発表年 2020年

1. 発表者名 Masamitsu Tanaka, Ikki Nagaoka, Kyosuke Sano, Taro Yamashita, Koki Ishida, Takatsugu Ono, Koji Inoue, Akira Fujimaki
2. 発表標題 Development of 50-GHz, high-throughput rapid single-flux-quantum circuits toward ultra-fast, energy-efficient computing
3. 学会等名 10th Asian Conference on Applied Superconductivity and Cryogenics (ACASC), 2nd International Cryogenic Materials Conference in Asia (Asian-ICMC), and CSSJ Joint Conference (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 Akira Fujimaki, Masamitsu Tanaka, Nobuyuki Yoshikawa
2. 発表標題 Challenges to thermal limit, quantum limit, and high throughput based on SFQ circuits
3. 学会等名 2020 International Symposium on Superconductor Electronics (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 Masamitsu Tanaka, Ikki Nagaoka, Koki Ishida, Kyosuke Sano, Taro Yamashita, Takatsugu Ono, Koji Inoue, Akira Fujimaki
2. 発表標題 Development of gate-level-pipelined SFQ circuits toward ultra-high-speed cryogenic computing
3. 学会等名 13th Superconducting SFQ VLSI Workshop (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 Mutsuo Hidaka, Shuichi Nagasawa, and Kazumasa Makise
2. 発表標題 Developments of Nb-based Fabrication Process and Flip-chip Technology toward Superconductor Quantum Digital Systems
3. 学会等名 1st Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Akira Fujimaki, Yuto Takeshita, Daiki Hasegawa, Feng Li, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita
2. 発表標題 Numerical and experimental analysis on $\pi$ -shifted SQUIDs for logic circuits and memories
3. 学会等名 10th East Asia Symposium on Superconductor Electronics (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Akira Fujimaki
2. 発表標題 Design and demonstration of superconducting single flux quantum circuits operating around 50 GHz
3. 学会等名 22nd Workshop on Synthesis And System Integration of Mixed Information Technologies (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Akira Fujimaki, Yuto Takeshita, Tomohiro Kamiya, Daiki Hasegawa, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita
2. 発表標題 Impulse-driven high-speed matrix memory based on $\pi$ -shifted Josephson junctions
3. 学会等名 17th International Superconductive Electronics Conference (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Nobuyuki Yoshikawa
2. 発表標題 Asynchronous Superconducting Digital Circuits
3. 学会等名 25th IEEE International Symposium on Asynchronous Circuits and Systems (招待講演) (国際学会)
4. 発表年 2019年

1 . 発表者名 Taro Yamashita, Kun Zuo, Yoshiro Urade, Wei Qiu, Hirotaka Terai, Akira Fujimaki and Yasunobu Nakamura
2 . 発表標題 Phase-shift flux qubit with a ferromagnetic junction
3 . 学会等名 merican Physical Society (APS) March meeting 2020 (国際学会)
4 . 発表年 2020年

1 . 発表者名 Sunmi Kim, Tomoko Fuse, Fumiki Yoshihara, Wei Qiu, Taro Yamashita, Ziqiao Ao, Kouichi Semba, Hirotaka Terai
2 . 発表標題 NbN-based superconducting qubit on Si substrate
3 . 学会等名 merican Physical Society (APS) March meeting 2020 (国際学会)
4 . 発表年 2020年

1 . 発表者名 Ikki Nagaoka, Masamitsu Tanaka, Kyosuke Sano, Taro Yamashita, Koji Inoue, Akira Fujimaki
2 . 発表標題 High-throughput gate-level-pipelined SFQ multipliers
3 . 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4 . 発表年 2020年

1 . 発表者名 Ryota Kashima, Ikki Nagaoka, Masamitsu Tanaka, Kyosuke Sano, Taro Yamashita, Akira Fujimaki
2 . 発表標題 Design of datapath for 8 bit parallel SFQ microprocessors with gate level pipelines
3 . 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4 . 発表年 2020年

1. 発表者名 Feng Li, Yuto Takeshita, Daiki Hasegawa, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Simulation and comparison of the energy efficiency of half flux quantum circuits
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Yuto Takeshita, Feng Li, Daiki Hasegawa, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Demonstration of SQUIDs with a period of half flux quantum in modulation patterns for half flux quantum circuits
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Daiki Hasegawa, Yuto Takeshita, Feng Li, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Demonstration of SQUIDs with a period of half flux quantum in modulation patterns for half flux quantum circuits
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Fumihiro China, Shigehito Miki, Masahiro Yabuno, Taro Yamashita, Hirotaka Terai
2. 発表標題 Development and evaluation of superconducting nanowire single photon detectors with dielectric multilayers
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Manami Kuniyoshi, Ken Murase, Ikki Nagaoka, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Investigation of timing design by using low-power SFQ shift registers
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Kei Kitamura, Kazuyoshi Takagi, and Naofumi Takagi
2. 発表標題 A Routing Method with Wire Length Matching for RSFQ Logic Circuits Using Thin PTLs
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Takahiro Kawaguchi, Kazuyoshi Takagi, and Naofumi Takagi
2. 発表標題 A Comparison of Clocking Schemes for SFQ Circuits
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Mutsuo Hidaka, Shuichi Nagasawa, and Kazumasa Makise
2. 発表標題 Introduction of Planarized High-speed Standard Process (PHSTP) to CRAVITY Digital Process
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Z. Li, Yuki Yamanashi, Nobuyuki Yoshikawa
2. 発表標題 Design and Simulation of Single-Flux-Quantum Multiply-Accumulator
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Kazuma Akizuki, Yuki Yamanashi, Nobuyuki Yoshikawa
2. 発表標題 Demonstration of an SFQ 8-symbol Complex Event Detector Corresponding to Regular Expressions
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 F. Ke, A. Ren, Y. Wang, O. Chen, Yuki Yamanashi, Nobuyuki Yoshikawa
2. 発表標題 Design of SFQ Convolutional Computation Processor for Convolutional Neural Network
3. 学会等名 13th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2020年

1. 発表者名 Feng Li, Yuto Takeshita, Daiki Hasegawa, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Energy consumption of half flux quantum circuits using $\pi$ -shifted Josephson junctions
3. 学会等名 32nd International Symposium on Superconductivity (国際学会)
4. 発表年 2019年

1. 発表者名 Kei Kitamura, Kazuyoshi Takagi, and Naofumi Takagi
2. 発表標題 A Global Routing Method with Wire Length Budgeting for PTL Routing of SFQ Logic Circuits
3. 学会等名 32nd International Symposium on Superconductivity (国際学会)
4. 発表年 2019年

1. 発表者名 Takahiro Kawaguchi, Kazuyoshi Takagi, and Naofumi Takagi
2. 発表標題 Scan Design with Clockless Logic Gates for SFQ Circuits
3. 学会等名 32nd International Symposium on Superconductivity (国際学会)
4. 発表年 2019年

1. 発表者名 F. Ke, Yuki Yamanashi, Nobuyuki Yoshikawa
2. 発表標題 Design and High-speed Test of an SFQ-based Single-chip FFT processor
3. 学会等名 32nd International Symposium on Superconductivity (国際学会)
4. 発表年 2019年

1. 発表者名 Z. Li, Yuki Yamanashi, Nobuyuki Yoshikawa
2. 発表標題 Single-Flux-Quantum Parallel Multiplier Using Accumulator Unit
3. 学会等名 32nd International Symposium on Superconductivity (国際学会)
4. 発表年 2019年

1 . 発表者名 Sunmi Kim, Tomoko Fuse, Fumiki Yoshihara, Wei Qiu, Taro Yamashita, Ziqiao Ao, Kouichi Semba, Hirotaka Terai
2 . 発表標題 NbN-based Superconducting Qubit on Si Substrate
3 . 学会等名 ISNTT2019 Symposium
4 . 発表年 2019年

1 . 発表者名 Taro Yamashita, K. Zuo, Y. Urade, Q. Wei, Hirotaka Terai, Akira Fujimaki, Yasunobu Nakamura
2 . 発表標題 -phase-shift Flux Qubit with a Ferromagnetic Josephson Junction
3 . 学会等名 ISNTT2019 Symposium
4 . 発表年 2019年

1 . 発表者名 Sunmi Kim, Taro Yamashita, Tomoko Fuse, Fumiki Yoshihara, Wei Qiu, Ziqiao Ao, Kouichi Semba, Hirotaka Terai
2 . 発表標題 Development of NbN-based superconducting quantum circuit: 0-qubit and -qubit
3 . 学会等名 1st Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (国際学会)
4 . 発表年 2019年

1 . 発表者名 Masamitsu Tanaka, Yuto Takeshita, Daiki Hasegawa, Feng Li, Kyosuke Sano, Taro Yamashita, Akira Fujimaki
2 . 発表標題 -shifted SQUID based circuits and applications for classical computing and beyond
3 . 学会等名 1st Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (国際学会)
4 . 発表年 2019年

1. 発表者名 Kyosuke Sano, Naoki Kondo, Masamitsu Tanaka, Taro Yamashita, Masumi Inoue, Akira Fujimaki
2. 発表標題 Demonstration of nTrons triggered by SFQ signals in monolithic ICs of Josephson junctions and nTrons
3. 学会等名 1st Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (国際学会)
4. 発表年 2019年

1. 発表者名 Kazuyoshi Takagi, Mikihiro Ono, Nobutaka Kito, and Naofumi Takagi
2. 発表標題 Test Pattern Generation for Timing Faults in Rapid Single-Flux-Quantum Circuits
3. 学会等名 The 22nd Workshop on Synthesis And System Integration of Mixed Information technologies (国際学会)
4. 発表年 2019年

1. 発表者名 Kyosuke Sano, Naoki Kondo, Masamitsu Tanaka, Taro Yamashita, Masumi Inoue, Akira Fujimaki
2. 発表標題 Monolithic ICs of Josephson junctions and nTrons for large-capacity memories
3. 学会等名 14th European Conference on Applied Superconductivity (国際学会)
4. 発表年 2019年

1. 発表者名 Yuto Takeshita, Daiki Hasegawa, Tomohiro Kamiya, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Proposal of SQUIDs with a period of half flux quantum in modulation patterns
3. 学会等名 14th European Conference on Applied Superconductivity (国際学会)
4. 発表年 2019年

1 . 発表者名 Taro Yamashita, Kun Zuo, Yoshiro Urade, Wei Qiu, Hiroataka Terai, Akira Fujimaki and Yasunobu Nakamura
2 . 発表標題 Superconducting flux qubit with NbN-based ferromagnetic junction
3 . 学会等名 14th European Conference on Applied Superconductivity ( 国際学会 )
4 . 発表年 2019年

1 . 発表者名 F. Ke, Yuki Yamanashi, T. Ortlepp, Nobuyuki Yoshikawa
2 . 発表標題 High-Speed Operation of a 13-bit 50-sample/period SFQ-based Sine Code Generator
3 . 学会等名 14th European Conference on Applied Superconductivity ( 国際学会 )
4 . 発表年 2019年

1 . 発表者名 Masamitsu Tanaka, Tomohiro Kamiya, Yuto Takeshita, Yuta Yoshinomoto, Daiki Hasegawa, Kyosuke Sano, Taro Yamashita, Akira Fujimaki
2 . 発表標題 Numerical analysis of low-power logic family based on half flux quantum using $\pi$ -shifted Josephson junctions
3 . 学会等名 17th International Superconductive Electronics Conference ( 国際学会 )
4 . 発表年 2019年

1 . 発表者名 Ikki Nagaoka, Masamitsu Tanaka, Kyosuke Sano, Taro Yamashita, Koji Inoue, Akira Fujimaki
2 . 発表標題 Demonstration of an Energy-Efficient, Gate-Level-Pipelined 100 TOPS/W Arithmetic Logic Unit Based on Low-Voltage Rapid Single-Flux-Quantum Logic
3 . 学会等名 17th International Superconductive Electronics Conference ( 国際学会 )
4 . 発表年 2019年

1. 発表者名 Daiki Hasegawa, Yuto Takeshita, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 Magnetic Josephson junctions on Nb four-layer structure for half flux quantum circuits
3. 学会等名 17th International Superconductive Electronics Conference (国際学会)
4. 発表年 2019年

1. 発表者名 Takashi Dejima, *Kazuyoshi Takagi, and Naofumi Takagi
2. 発表標題 Placement and Routing Methods Based on Mixed Wiring of JTLs and PTLs for RSFQ Circuits
3. 学会等名 17th International Superconductive Electronics Conference (国際学会)
4. 発表年 2019年

1. 発表者名 Kazuma Akizuki, Yuki Yamanashi, Nobuyuki Yoshikawa
2. 発表標題 Measurement of an SFQ complex event detector for complex event processing
3. 学会等名 17th International Superconductive Electronics Conference (国際学会)
4. 発表年 2019年

1. 発表者名 Yuki Hironaka, T. Ortlepp, Yuki Yamanashi, Nobuyuki Yoshikawa
2. 発表標題 Demonstration of a single-flux-quantum microprocessor operating with a Josephson-CMOS hybrid memory
3. 学会等名 17th International Superconductive Electronics Conference (国際学会)
4. 発表年 2019年

1. 発表者名 Yuki Yamanashi, A. Sanada, Nobuyuki Yoshikawa
2. 発表標題 Measurement of Single-Flux-Quantum Floating-Point Divider Based on Goldschmidt's Algorithm
3. 学会等名 17th International Superconductive Electronics Conference (国際学会)
4. 発表年 2019年

1. 発表者名 Taro Yamashita, Kun Zuo, Yoshiro Urade, Wei Qiu, Hiroataka Terai, Akira Fujimaki and Yasunobu Nakamura
2. 発表標題 Phase-shift flux qubit with ferromagnetic junction
3. 学会等名 20th Anniversary of Superconducting Qubits
4. 発表年 2019年

1. 発表者名 Sunmi Kim, Taro Yamashita, Tomoko Fuse, Fumiki Yoshihara, Wei Qiu, Ziqiao Ao, Hiroataka Terai and Kouichi Semba
2. 発表標題 NbN-based superconducting quantum circuit on Si substrate
3. 学会等名 20th Anniversary of Superconducting Qubits
4. 発表年 2019年

1. 発表者名 国吉真波, 村瀬健, 長岡一起, 佐野京佑, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 低電圧駆動単一磁束量子回路における論理ゲートのタイミングパラメータの解析
3. 学会等名 電子情報通信学会2020年総合大会
4. 発表年 2020年

1. 発表者名 加島亮太, 長岡一起, 田中雅光, 佐野京佑, 山下太郎, 藤巻朗
2. 発表標題 単一磁束量子回路に基づく50 GHz並列処理データパスの設計
3. 学会等名 電子情報通信学会2020年総合大会
4. 発表年 2020年

1. 発表者名 長岡一起, 田中雅光, 佐野京佑, 山下太郎, 井上弘士, 藤巻朗
2. 発表標題 単一磁束量子回路に基づく低電圧駆動ゲートレベルパイプライン算術論理演算器の設計と評価
3. 学会等名 電子情報通信学会2020年総合大会
4. 発表年 2020年

1. 発表者名 赤池宏之, 藤巻朗
2. 発表標題 位相シフトとして 接合rf-SQUIDを用いた量子化磁束パラメトロン
3. 学会等名 第67回応用物理学会春季学術講演会
4. 発表年 2020年

1. 発表者名 山下太郎, Zuo Kun, 浦出芳郎, Qiu Wei, 寺井弘高, 藤巻朗, 中村泰信
2. 発表標題 強磁性 接合を用いた磁束バイアスフリーな磁束型量子ビット
3. 学会等名 第67回応用物理学会春季学術講演会
4. 発表年 2020年

1. 発表者名 竹下雄登, 長谷川大輝, 李峰, 佐野京佑, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 超伝導受動線路を用いたパルス駆動型超伝導メモリの開発
3. 学会等名 第67回応用物理学会春季学術講演会
4. 発表年 2020年

1. 発表者名 中村颯, 加藤悠輝, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 コバルト障壁層をもつ強磁性ジョセフソン接合の作製と評価
3. 学会等名 第67回応用物理学会春季学術講演会
4. 発表年 2020年

1. 発表者名 藤巻朗, Li Feng, 竹下雄登, 長谷川大輝, 佐野京佑, 田中雅光, 山下太郎
2. 発表標題 接合付加による半磁束量子回路の低消費エネルギー化
3. 学会等名 第67回応用物理学会春季学術講演会
4. 発表年 2020年

1. 発表者名 長谷川大輝, 竹下雄登, 李峰, 佐野京佑, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 半磁束量子回路の実証に向けた動作解析
3. 学会等名 第67回応用物理学会春季学術講演会
4. 発表年 2020年

1. 発表者名 東正志, 長谷川大輝, 竹下雄登, Li Feng, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 4.2Kで動作するSFQアニーラに向けた 接合を用いたSQUIDの解析
3. 学会等名 第67回応用物理学会春季学術講演会
4. 発表年 2020年

1. 発表者名 伊藤誠一朗, 矢野力三, 山下太郎, 柏谷聡
2. 発表標題 ポイントコンタクトによる非従来型超伝導の検証
3. 学会等名 日本物理学会 第75回年次大会
4. 発表年 2020年

1. 発表者名 長岡一起, 田中雅光, 佐野京佑, 山下太郎, 井上弘土, 藤巻朗
2. 発表標題 単一磁束量子回路に基づく低電圧駆動ゲートレベルパイプライン算術論理演算器の設計と評価
3. 学会等名 評価」, 電子情報通信学会2019年ソサイエティ大会
4. 発表年 2019年

1. 発表者名 金鮮美, 山下太郎, 布施智子, 吉原文樹, 丘偉, 敖子, 仙場浩一, 寺井弘高
2. 発表標題 Si基板上のNbNベース超伝導量子ビットのコヒーレンス特性評価
3. 学会等名 日本物理学会 2019年秋季大会
4. 発表年 2019年

1. 発表者名 伊藤誠一朗, 矢野力三, 山下太郎, 柏谷聡
2. 発表標題 非従来型超伝導の検証を目指したポイントコンタクト装置の開発
3. 学会等名 日本物理学会 2019年秋季大会
4. 発表年 2019年

1. 発表者名 近藤真生, 佐野京佑, 田中雅光, 山下太郎, 井上真澄, 藤巻朗
2. 発表標題 単一磁束量子回路と超伝導ナノデバイスの集積化プロセスの検討
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 長谷川大輝, 竹下雄登, 佐野京佑, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 Nb 4 層超伝導集積回路上での磁性ジョセフソン接合の作製
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 竹下雄登, 長谷川大輝, 神谷智大, 佐野京佑, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 磁場変調パターンが半磁束量子周期となるSQUIDの作製
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 寺井弘高, 金鮮美, 布施智子, 丘偉, 山下太郎, 吉原文樹, 仙場浩一
2. 発表標題 NbNフルエピタキシャル接合を用いた超伝導量子ビットの作製・評価
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 北村圭, 高木直史, 高木一義
2. 発表標題 超伝導高速単一磁束量子 (RSFQ) 回路のタイミング調節ための配線長予約を用いた概略配線手法
3. 学会等名 情報処理学会 D A シンポジウム2019
4. 発表年 2019年

1. 発表者名 田中雅光, 長岡一起, 石田浩貴, 佐野京佑, 山下太郎, 小野貴継, 井上弘士, 藤巻朗
2. 発表標題 単一磁束量子回路に基づくゲートレベル・パイプライン算術論理演算器の高エネルギー効率化と0.3mW, 30GHz動作実証
3. 学会等名 2019年並列 / 分散 / 協調処理に関する『北見』サマー・ワークショップ
4. 発表年 2019年

1. 発表者名 長岡一起, 田中雅光, 佐野京佑, 山下太郎, 井上弘士, 藤巻朗
2. 発表標題 100TOPS/W超伝導単一磁束量子演算器
3. 学会等名 LSIとシステムのワークショップ2019
4. 発表年 2019年

1 . 発表者名 A. Fujimaki, S. Taniguchi, H. Kato, H. Iwashita, T. Yamashita, M. Tanaka
2 . 発表標題 Power-Controllable Superconducting AC/DC Converters for DC-Driven Energy- Efficient Single-Flux-Quantum Circuits
3 . 学会等名 Applied Superconductivity Conference (ASC2018) (招待講演) (国際学会)
4 . 発表年 2018年

1 . 発表者名 M. Tanaka, Y. Hatanaka, Y. Matsui, I. Nagaoka, K. Ishida, K. Sano, T. Yamashita, O. Takatsugu, K. Inoue, A. Fujimaki
2 . 発表標題 30-GHz Operation of Datapath for Bit-Parallel, Gate-Level-Pipelined Rapid Single- Flux-Quantum Microprocessors
3 . 学会等名 Applied Superconductivity Conference (ASC2018) (招待講演) (国際学会)
4 . 発表年 2018年

1 . 発表者名 M. Tanaka, H. Ito, S. Taniguchi, H. Iwashita, K. Sano, T. Yamashita, A. Fujimaki
2 . 発表標題 DC-Offset-Free Quantum Flux Parametron using Ferromagnet Phase Shift Elements
3 . 学会等名 Applied Superconductivity Conference (ASC2018) (国際学会)
4 . 発表年 2018年

1 . 発表者名 K. Sano, M. Suzuki, K. Maruyama, N. Kondo, M. Tanaka, T. Yamashita, M. Inoue, A. Fujimaki
2 . 発表標題 Short turn-on-delay superconducting nanostructure transistors
3 . 学会等名 Applied Superconductivity Conference (ASC2018) (国際学会)
4 . 発表年 2018年

1 . 発表者名 T. Kamiya, Y. Takeshita, K. Sano, M. Tanaka, T. Yamashita, A. Fujimaki
2 . 発表標題 Low-power half single flux quantum circuits based on $\pi$ -shifted Josephson junctions
3 . 学会等名 Applied Superconductivity Conference (ASC2018) (国際学会)
4 . 発表年 2018年

1 . 発表者名 F. Ke, Y. Yamanashi, N. Yoshikawa
2 . 発表標題 Design and demonstration of an SFQ-based full-component singlechip FFT processor
3 . 学会等名 Applied Superconductivity Conference (ASC2018) (国際学会)
4 . 発表年 2018年

1 . 発表者名 Y. Hironaka, Y. Yamanashi, N. Yoshikawa
2 . 発表標題 Design and evaluation of a one-instruction-set single-flux-quantum microprocessor for the demonstration of Josephson-CMOS hybrid system
3 . 学会等名 The 31st International Symposium on Superconductivity (ISS2018) (国際学会)
4 . 発表年 2018年

1 . 発表者名 F. Ke, Y. Yamanashi, T. Ortlepp, N. Yoshikawa
2 . 発表標題 Design and demonstration of an 8-bit 18-sample/cycle sine code generator using single-flux-quantum circuits
3 . 学会等名 The 31st International Symposium on Superconductivity (ISS2018) (国際学会)
4 . 発表年 2018年

1 . 発表者名 M. Tanaka, Y. Yoshinomoto, T. Kamiya, K. Sano, T. Yamashita, A. Fujimaki
2 . 発表標題 Numerical Analysis of Low-Power Half Single Flux Quantum Circuits Based on 0- SQUIDs
3 . 学会等名 The 31st International Symposium on Superconductivity (ISS2018) (国際学会)
4 . 発表年 2018年

1 . 発表者名 Y. Hironaka, Y. Yamanashi, N. Yoshikawa
2 . 発表標題 Design of a One-Instruction-Set SFQ Microprocessor for High-Speed Demonstration of SFQ/CMOS Hybrid System
3 . 学会等名 12th Superconducting SFQ VLSI Workshop (SSV 2019) (国際学会)
4 . 発表年 2019年

1 . 発表者名 F. Ke, Y. Yamanashi, T. Ortlepp, N. Yoshikawa
2 . 発表標題 56-GHz demonstration of a 13-bit 50-sample/period SFQ-based sine code generator using 10 kA/cm <sup>2</sup> Nb process
3 . 学会等名 12th Superconducting SFQ VLSI Workshop (SSV 2019) (国際学会)
4 . 発表年 2019年

1 . 発表者名 Y. He, N. Takeuchi, N. Yoshikawa
2 . 発表標題 Compact High Selectivity In-Line Topology Filter Based on LTS Technology
3 . 学会等名 12th Superconducting SFQ VLSI Workshop (SSV 2019) (国際学会)
4 . 発表年 2019年

1 . 発表者名 A. Fujimaki, T. Kamiya, Y. Takeshita, H. Kato, I. Nagaoka, K. Sano, M. Tanaka, T. Yamashita
2 . 発表標題 Road to Superconductor-Based World-Fastest Computer
3 . 学会等名 12th Superconducting SFQ VLSI Workshop (SSV 2019) (国際学会)
4 . 発表年 2019年

1 . 発表者名 Y. Takeshita, T. Kamiya, K. Sano, M. Tanaka, A. Fujimaki, T. Yamashita
2 . 発表標題 0-p SQUID Based Matrix Memory Driven by SFQ Pulses
3 . 学会等名 12th Superconducting SFQ VLSI Workshop (SSV 2019) (国際学会)
4 . 発表年 2019年

1 . 発表者名 T. Dejima, K.Takagi, N. Takagi
2 . 発表標題 A Hierarchical Placement Method with Cell Clustering for Rapid-Single-Flux-Quantum Circuits
3 . 学会等名 12th Superconducting SFQ VLSI Workshop (SSV 2019) (国際学会)
4 . 発表年 2019年

1 . 発表者名 K. Kitamura, K.Takagi, N. Takagi
2 . 発表標題 A Global Routing Method with Wire Length Budgeting for SFQ Logic Circuits
3 . 学会等名 12th Superconducting SFQ VLSI Workshop (SSV 2019) (国際学会)
4 . 発表年 2019年

1. 発表者名 T. Kawaguchi, K. Takagi, N. Takagi
2. 発表標題 Encoder/Decoder for the Compound Signal of Data and Clock
3. 学会等名 12th Superconducting SFQ VLSI Workshop (SSV 2019) (国際学会)
4. 発表年 2019年

1. 発表者名 A. Fujimaki, K. Sano, T. Yamashita, M. Tanaka
2. 発表標題 Progress in DC-powered single-flux-quantum integrated circuits
3. 学会等名 4th International Workshop on Superconducting Sensors and Detectors (IWSSD 2018) (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 A. Fujimaki, T. Kamiya, K. Sano, T. Yamachita, M. Tanaka
2. 発表標題 New Circuits for Highly Sensitive Sensors and for Energy-Efficient Logics
3. 学会等名 Workshop on the Future of Silicon Detector Technologies (FuTuRe II) (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 出島貴史、高木一義、高木直史
2. 発表標題 超伝導単一磁束量子(SFQ)回路設計のためのタイミング制約を考慮した自動配置アルゴリズム
3. 学会等名 情報処理学会 DAシンポジウム2018
4. 発表年 2018年

1. 発表者名 北村圭、高木一義、高木直史
2. 発表標題 大規模SFQ論理回路のパルス到着タイミングを最適化する配置手法
3. 学会等名 電子情報通信学会エレクトロニクスソサイエティ大会
4. 発表年 2018年

1. 発表者名 丸山晃平, 佐野京佑, 田中雅光, 山下太郎, 井上真澄, 藤巻朗
2. 発表標題 単一磁束量子回路とナノクライオトロンモノリシック化の検討
3. 学会等名 第79回応用物理学会秋季学術講演会
4. 発表年 2018年

1. 発表者名 神谷智大, 竹下雄登, 佐野京佑, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 強磁性 ジョセフソン接合を用いたトグルフリップフロップの作製
3. 学会等名 第79回応用物理学会秋季学術講演会
4. 発表年 2018年

1. 発表者名 竹下雄登, 神谷智大, 田中雅光, 佐野京佑, 藤巻朗
2. 発表標題 SFQパルス駆動マトリクスメモリの開発
3. 学会等名 第79回応用物理学会秋季学術講演会
4. 発表年 2018年

1. 発表者名 佐野京佑, 丸山晃平, 田中雅光, 山下太郎, 井上真澄, 藤巻朗
2. 発表標題 1-Gb Josephson-CMOSハイブリッドメモリに向けた超伝導ナノ構造ラインドライバの検討
3. 学会等名 第65回応用物理学会春季学術講演会
4. 発表年 2019年

1. 発表者名 竹下雄登, 神谷智大, 佐野京佑, 田中雅光, 山下太郎, 藤巻朗
2. 発表標題 SFQパルス駆動マトリクスメモリの実現に向けた動作解析
3. 学会等名 第65回応用物理学会春季学術講演会
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	高木 直史  (TAKAGI Naofumi)  (10171422)	京都大学・情報学研究科・教授   (14301)	
研究分担者	牧瀬 圭正  (MAKISE Kazumasa)  (60363321)	国立研究開発法人産業技術総合研究所・エレクトロニクス・製造領域・特定フェロー   (82626)	
研究分担者	山下 太郎  (YAMASHITA Taro)  (60567254)	東北大学・工学研究科・教授   (11301)	

6. 研究組織（つづき）

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究 分 担 者	吉川 信行  (YOSHIKAWA Nobuyuki)  (70202398)	横浜国立大学・大学院工学研究院・教授    (12701)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計4件

国際研究集会 The Joint Workshop of 14th Superconducting SFQ VLSI Workshop (SSV 2021) and 3rd Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (QCCC 2021)	開催年 2021年～2021年
国際研究集会 13th Superconducting SFQ VLSI Workshop	開催年 2020年～2020年
国際研究集会 1st Workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems	開催年 2019年～2019年
国際研究集会 12th Superconducting SFQ VLSI Workshop (SSV 2019)	開催年 2019年～2019年

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関