

令和 2 年 6 月 4 日現在

機関番号：12701

研究種目：若手研究

研究期間：2018～2019

課題番号：18K13739

研究課題名（和文）フライングキャパシタ線形増幅回路の超多直列化によるノイズレスインバータの実現

研究課題名（英文）Realization of Noise-less Inverter by Flying Capacitor Linear Amplifier with Multiple Series Connection

研究代表者

小原 秀嶺 (Obara, Hidemine)

横浜国立大学・大学院工学研究院・非常勤教員

研究者番号：50772787

交付決定額（研究期間全体）：（直接経費） 3,200,000円

研究成果の概要（和文）：本研究は、フライングキャパシタリニアアンプ（FCLA）の直列素子数を増やすことにより、パワー半導体デバイスのスイッチング動作を用いずに高い電力変換効率を達成し、広義のノイズを原理的に発生しないインバータを実現することを目的とした。まず、FCLAを単一の入力電源で動作させるためのキャパシタ電圧バランス制御手法を提案した。さらに、直列素子数に対する制御実装のスケーラビリティを向上させて多直列のFCLAを実現し、シミュレーションおよび実験により、高効率化可能であることを実証した。以上から、FCLAによりPWMインバータに迫る効率とノイズフリーを同時に満たす電力変換器が実現可能であることを示した。

研究成果の学術的意義や社会的意義

本研究は、これまで効率の低さから電力変換の用途には適用出来なかった線形増幅回路を新しい回路方式とその多直列化によって、PWMインバータに迫る水準まで高効率化することにより、広義のノイズを原理的に発生しない電力変換器の実現可能性を示したことに学術的意義がある。パワー半導体デバイス的高速化や情報通信の高度化に伴い、電力変換装置に関わるノイズの問題がより一層深刻になっており、本研究成果は、パワーエレクトロニクス機器が抱えるノイズの問題を解決する手段の一つになることが期待される。

研究成果の概要（英文）：The aim of this study is to realize a noise-less inverter by improving the conversion efficiency of a flying capacitor linear amplifier (FCLA) without the switching operation and noise generation. The FCLA can improve its efficiency by increasing the number of series connected devices in principle.

At the beginning, a balancing control method of capacitor voltages was proposed to operate the FCLA with a single input DC power supply. In addition, the scalability of the control implementation with respect to the number of series devices was enhanced for the multiple connection. After that, prototypes of the multiple series FCLA were realized and demonstrated by simulations and experiments. It was verified that the FCLA is possible to improve the efficiency by increasing the number of the devices. From the results, it has been clarified that the FCLA can realize a power converter with high efficiency close to that of the widely used PWM inverters and noise-free simultaneously.

研究分野：パワーエレクトロニクス

キーワード：パワーエレクトロニクス マルチレベルリニアアンプ フライングキャパシタリニアアンプ ノイズフリー 効率 電圧バランス制御 マルチレベルコンバータ

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

直流-交流間の電力変換を行うインバータは、現代の高度電力化社会に必要な不可欠なものとして重要な役割を担っており、様々な用途で広く利用されている。インバータがこのような普及した最も大きな原因の一つは、高い変換効率の達成によるものである。パワー半導体デバイスのスイッチング動作を用いることで低損失化を実現しており、近年のパワー半導体デバイスの高性能化も相まって、今やインバータの変換効率は95%以上が当たり前である。しかしながら、インバータ内部でスイッチング動作と回路内の寄生成分に起因して発生してしまう電磁ノイズに関しては本質的な解決が図られておらず、対症療法的にノイズフィルタを接続して抑圧しているのが現状である。

2. 研究の目的

本研究は、今後のインバータのますますの普及と応用範囲の拡大を見据え、これまであまり取り組まれて来なかった電磁ノイズや高調波といったインバータが発生する広義のノイズの問題を対症療法的ではなく、本質的なアプローチで解決することを目指すものである。具体的には、パワー半導体デバイスのスイッチング動作を用いずに高い変換効率を達成し、広義のノイズ(電磁ノイズ、高調波、漏れ電流、騒音など)を原理的に一切発生しないインバータを実現することを目指す。

現在広く普及しているインバータは、半導体パワーデバイスのスイッチングを用いて動作するため、原理的に2値の電圧しか出力することが出来ず、交流出力を得る際にはパルス幅変調(PWM)を行い、平均値として正弦波を得るように動作する。したがって、出力波形に多くの高調波が含まれてしまい、電磁ノイズも多く発生してしまう。一方、線形増幅回路は、n形MOSFETとp形MOSFETを組み合わせるハーフブリッジを構成し、ゲート入力を共通として任意のアナログ電圧を入力することで、各MOSFETをスイッチング動作ではなく線形領域で動作させ、連続的な出力波形を得ることができる。しかし、線形動作では、MOSFETで発生する損失が大きくなってしまい、B級線形増幅回路では、変換効率は最大でも78.5%である。すなわち、一般的な線形増幅回路は、その効率の低さから大電力を扱う電力変換の用途には用いることが出来ない。

本研究では、スイッチング動作を用いずに高効率を実現する新しいインバータ回路方式として、図1の「フライングキャパシタ線形増幅回路(FCLA: Flying Capacitor Linear Amplifier)」を提案する。本方式は、回路内のキャパシタに複数の異なる電圧を保持し、それらの電圧を利用して多直列に接続した半導体デバイスの一部のみを線形動作させる。これにより、線形動作する半導体デバイスに印加される電圧を従来の線形増幅回路よりも低くし、損失を低減する方式である。出力電圧に合わせて、回路内で用いるキャパシタ(電圧)を切り替えることで高効率化を実現する。線形増幅回路の変換効率を現在のインバータと同水準の95%以上にまで高めることが出来れば、電力変換の用途に用いることが出来る。すなわち、スイッチング動作を行わないノイズレスのインバータを実現することが出来る。

3. 研究の方法

FCLAにおける素子の超多直列化を実現するためには、主に、キャパシタ電圧の充放電バランス制御の確立、回路の単位モジュール化とその超多直列接続機構の開発を行う必要があり、これらが主たる研究開発要素である。特に、キャパシタ電圧の充放電バランス制御が実現できなければ、各モジュールに付加回路もしくは絶縁電源を接続する必要が生じ、超多直列化ひいては高効率化が現実的にほぼ不可能となる。フライングキャパシタマルチレベルインバータの回路動作をヒントに、FCLAでのキャパシタ電圧バランス制御を提案し、シミュレーションおよび実験により実証することを目指す。さらに、現在のインバータと同等の効率を実現するための素子直列数を明らかにし、ノイズレスインバータの実現可能性を示す。

4. 研究成果

ゲート回路を全てのパワー半導体デバイスで共通にした図1の回路構成では、出力電圧ごとの動作モードが一つしか存在しないため、フライングキャパシタの電圧バランスを実現するためには、何らかの外部回路を接続する必要があった。その解決策として、本研究では個別ゲート制御法を提案した。個別ゲート制御法では、それぞれのパワー半導体デバイスに異なるアナログ信号を与えることで、線形動作を実現した上で、マルチレベルインバータの位相シフト制御のようにFCLA内の電流経路を適切に変更させて各フライングキャパシタの電圧をアクティブに制御する。これにより、外部回路を接続せずに電圧バランスを実現することが可能となった。図2は、提案した個別ゲート制御法によりキャパシタ電圧バランス制御を実現する際の電流経路の一

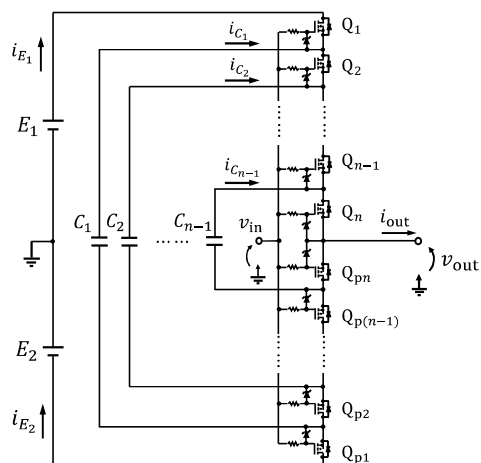


図1. n直列FCLAの一相分の回路構成

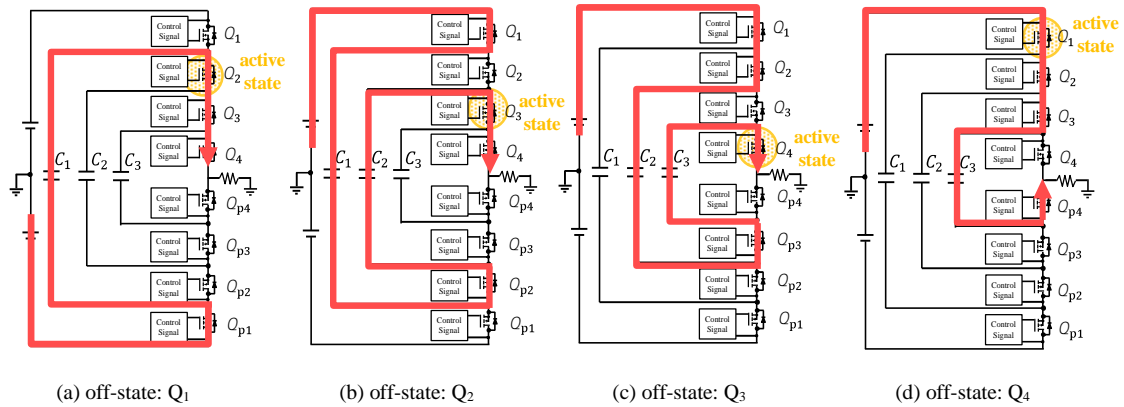


図 2. 4 直列 FCLA におけるキャパシタ電圧バランス制御時の電流経路 ($0 < v_{out} < E/4$)

部である。回路解析により、図 2 に示した $0 < v_{out} < E/4$ 以外の電圧を出力する際にも、全てのフライングキャパシタの充放電を行う動作モードが存在することが分かっている。

さらに、ゲート回路の構成について検討を進めた結果、PWM インバータに用いられているような一般的なゲート回路の構成とは異なり、各パワー半導体デバイスのドレイン-ゲート間の電圧を適切に制御することで、各パワー半導体デバイスの線形動作を制御できることが分かり、このような動作を実現する新しいゲート回路を設計、開発した。図 3 は、開発したゲート回路を用いた 4 直列 FCLA の試作回路の外観である。本試作回路では、各フライングキャパシタ電圧のフィードバック値をもとに FPGA を用いて制御演算を行い、電流経路を決定している。各個別ゲートドライブ回路では、FPGA からのデジタル信号入力をデジタルアイソレータで絶縁し、D/A 変換と電圧・電力増幅をした後、対応する MOSFET のドレイン-ゲート間へアナログ電圧を出力する。なお、制御アルゴリズムの実装手法を工夫することにより、直列素子数に対するスケラビリティを向上し、多直列の FCLA にも適用可能とした。

図 4 は、試作回路の動作波形である。任意の電圧を出力している状態で、各フライングキャパシタの電圧フィードバック値に応じて、各 MOSFET を適切に線形動作することで、電圧バランスを達成していることが確認できる。さらに、出力電圧および出力電流、各 MOSFET のドレイン-ソース電圧には急峻な変化（サージ）は一切生じておらず、原理的なノイズレスが達成されていることも確認できる。

図 5 は、FCLA の直列素子数と効率の関係であり、直列素子数を増やすほど、効率を向上することが可能である。実験では、電圧バランス制御を適用した場合、4 直列回路で効率 80.6%、電圧バランス制御を適用しない場合には 12 直列回路で効率 88.9% が得られている。共通ゲートの回路構成における理論式から求めた効率に対して、提案したキャパシタ電圧バランス制御を導入すると効率が 0.5 ~ 1.8% 程度低下することが分かったが、直列素子数を 30 程度まで増やすことで、95% を超える現在の PWM インバータに迫る効率を達成できることが明らかになった。以上より、FCLA の多直列化により、高効率とノイズフリーを両立する電力変換器を実現可能であることを示した。

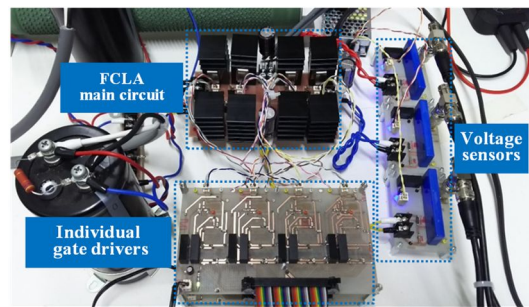


図 3. 線形動作する個別ゲートドライブ回路を備えた 4 直列 FCLA の試作回路

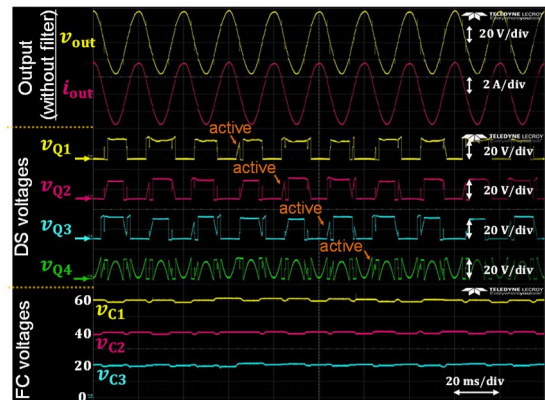


図 4. キャパシタ電圧バランス制御時の実験波形

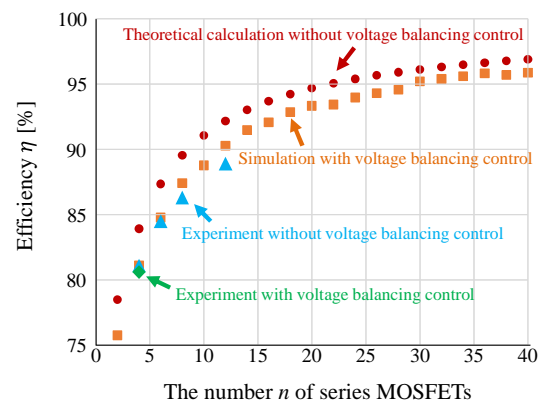


図 5. FCLA の直列素子数と効率の関係

5. 主な発表論文等

〔雑誌論文〕 計1件（うち査読付論文 1件/うち国際共著 0件/うちオープンアクセス 0件）

1. 著者名 Masaya Katayama, Tatsuki Ohno, Hidemine Obara, and Atsuo Kawamura	4. 巻 Vol. 55, No. 3
2. 論文標題 Application of Multi-Level Converter for Fast Current Control in Small-Scale DC Power Network	5. 発行年 2019年
3. 雑誌名 IEEE Transactions on Industry Applications	6. 最初と最後の頁 2902 - 2909
掲載論文のDOI（デジタルオブジェクト識別子） 10.1109/TIA.2019.2896839	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計6件（うち招待講演 2件/うち国際学会 3件）

1. 発表者名 Hidemine Obara, Masaya Katayama, Atsuo Kawamura, Jin Xu, Noboru Shimosato, and Satoshi Inoue
2. 発表標題 Study on Modular Multi-Level DC-DC Converter with Cell Voltage Balancing and Fast Output Response Using Sub Commutation Circuits
3. 学会等名 International Conference on Power Electronics (ICPE) 2019 -ECCE Asia (国際学会)
4. 発表年 2019年

1. 発表者名 小原秀嶺
2. 発表標題 ノイズを発生しないパワーエレクトロニクス技術
3. 学会等名 キョウデン 5G時代を支えるための技術紹介セミナー（第一回）（招待講演）
4. 発表年 2019年

1. 発表者名 小原秀嶺
2. 発表標題 ノイズを発生しないパワーエレクトロニクス技術
3. 学会等名 キョウデン 5G時代を支えるための技術紹介セミナー（第三回）（招待講演）
4. 発表年 2020年

1. 発表者名 Hidemine Obara, Tatsuki Ohno, and Atsuo Kawamura
2. 発表標題 Multi-Level Topology Based Linear Amplifier Family for Realization of Noise-Less Inverters
3. 学会等名 2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia) (国際学会)
4. 発表年 2018年

1. 発表者名 大野 達樹, 片山 正也, 小原 秀嶺, 河村 篤男
2. 発表標題 フライングキャパシタ形線形増幅回路におけるキャパシタ電圧バランス制御の基礎検討
3. 学会等名 平成30年電気学会産業応用部門大会
4. 発表年 2018年

1. 発表者名 Tatsuki Ohno, Masaya Katayama, Hidemine Obara, and Atsuo Kawamura
2. 発表標題 Flying-Capacitor Linear Amplifier with Capacitor Voltage Balancing Control for Efficient and Low Harmonic Power Conversion
3. 学会等名 IEEE Applied Power Electronics Conference (APEC) 2019 (国際学会)
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
---------------------------	-----------------------	----