

研究種目：若手研究（B）

研究期間：2007～2008

課題番号：19700041

研究課題名（和文） 再利用の投機的適用による既存バイナリ互換高速プロセッサの研究

研究課題名（英文） A Study of an Auto-Memoization Processor  
with Speculative Multi-Threading

研究代表者

津邑 公暁（TSUMURA Tomoaki）

名古屋工業大学・工学研究科・准教授

研究者番号：00335233

## 研究成果の概要：

ハードウェアにより自動的に関数にメモ化を適用し実行時間を削減する自動メモ化プロセッサの改良を行った。まず、自動メモ化プロセッサの消費エネルギー評価を実現し、その結果を踏まえ消費エネルギーを削減する機構を実現した。次に、投機的マルチスレッドを自動メモ化プロセッサに組み合わせることで、メモ化の際に必要な入力的一致比較および出力の書き戻しオーバーヘッドを隠蔽するモデルを提案し、この効果を確認した。更に、自動メモ化と並列処理との融合の評価、およびメモ化の際のアドレス一致比較を削減することによる効果の評価も併せて行った。

## 交付額

（金額単位：円）

	直接経費	間接経費	合計
2007年度	1,800,000	0	1,800,000
2008年度	1,400,000	420,000	1,820,000
年度			
年度			
年度			
総計	3,200,000	420,000	3,620,000

研究分野：総合領域

科研費の分科・細目：情報学・計算機システム・ネットワーク

キーワード：計算機システム、システムオンチップ、ハイパフォーマンスコンピューティング

## 1. 研究開始当初の背景

半導体の微細化に伴い、プロセッサの高速化技術は新たな岐点を迎えている。従来はゲート遅延が支配的であったため微細化により高クロックを実現できたが、徐々に配線遅延が支配的となり、主記憶等の相対的な速度低下により高速化も頭うちとなりつつある。

一方でスーパースケラや SIMD 命令などの ILP に基づく高速化技術が期待を集めたが、多くのプログラムに明示的な命令並列性が少なかったことやメモリスループットなどの資源的制約により、大きな効果は得られていない。

そこで当研究代表者は、再利用技術に基づく高速プロセッサを提案し、この研究を行っ

ている。再利用は命令区間を多入力多出力の複合命令として捉え、複合命令の過去の実行結果を記録しておくことで、同一入力による当該複合命令の実行自体を省略する高速化技術である。

さて、再利用において最も実行コストを要するのは、再利用表における過去の入出力記録の管理と入力の検索である。CAM を用いて構成し、またこれまでさまざまな手法を提案してこのオーバーヘッドを軽減してきたが、まだ十分とは言えない。

本研究では再利用において必要となる入力一致比較を、投機によって後続する命令列の実行とオーバーラップさせる。これにより再利用テストのオーバーヘッドを隠蔽し、より高速なバイナリ互換プロセッサを実現する。

従来の再利用技術研究は、主にソフトウェア支援を必要とするもの、およびハードウェアのみで実現するものに大別される。まず前者はコンパイラによる再利用専用命令の埋め込みや、バイナリアノテーションによる再利用ヒントの埋め込みにより再利用を行うものである。これらは命令セットの拡張などを必要とするため汎用性に欠ける上、既存の膨大なソフトウェア資源に対して適用不可能であるという大きな欠点がある。

一方、本研究は後者の立場から出発しているが、従来の研究では、再利用技術の核とも言える再利用表の実装方法の仮定が曖昧であり、再利用表に対する登録・検索オーバーヘッドの評価が厳密に行われていなかった。この点、当研究代表者は現在まで、ハードウェアのみによる再利用技術において、構成 CAM の仕様まで含めてシステムを提案した上で厳密な評価を行ってきており、このような研究は他に存在していない。

近年計算再利用の分野では、Memoization に代表されるように入出力記録をソフトウェアのみで行う研究も盛んであるが、やはりソフトウェアに頼る場合、再利用オーバーヘッドが看過できない大きさとなる。一方当研究代表者は、上述した手法によりハードウェアのみを用いた再利用においても更なるオーバーヘッドの削減が可能であると確信しており、本研究はこの実現を目的とするものである。

## 2. 研究の目的

本研究は、再利用表操作、特に過去の入力セットとの比較に要するオーバーヘッドを更に削減することによって超高速な既存バイナリ互換プロセッサを提案することを目的とする。具体的には、入力セットの完全な一致が確認される前に、入力が部分的に一致した時点で投機的に再利用を適用することで、これを実現する。プロセッサはマルチスレ

ド構成とし、検証用スレッドを並行動作させることで投機の失敗に対応する。このとき一切のソフトウェア支援を必要とせず、命令区間の検出や投機タイミングの決定など、全て自動的に行う。

本研究では、まず一般的なプログラムに対し定性的な評価を行うことで、これまで行われてこなかった、プログラムを構成する命令区間に潜在的な再利用可能性がどのくらい存在するかを解明する。その上で、投機タイミングを自動的に決定するアルゴリズムおよび投機ミス復帰のためのシステムを提案し、評価を行う。

これまで商用プロセッサにおいては、スーパースカラ等に代表される ILP に基づく高速化、および周波数向上が追求されてきた。しかし微細化に伴い主記憶が相対的に速度低下し、実効的な命令並列度は理想値よりも低く抑えられ、これらの手法は限界を迎えている。そこで新たにスループットおよび電力消費量を改善する CMP が注目を浴びているが、高速実行のためにこれを有効利用するにはコンパイラによる緻密な並列化が不可欠である。

これに対し本研究は、既存バイナリを自動的に高速化するシステムを目指している点で、既存手法とは完全に異なる。再利用技術により、並列性を持たないプログラムに対しても単一スレッド自体を高速化できる。再利用は実行命令数自体を削減するため、省電力およびキャッシュミスの削減にも寄与する。

また、近年多くのマイクロプロセッサメーカーはマルチコアへの転換を打ち出している。一説では、10 年以内に数百のコアを持つ、所謂メニーコアプロセッサも出現すると言われている。しかし、これらの多くのコアを何如に有効活用するかは、目下の課題である。投機的マルチスレッドはこれに対する一つの解ではあり、本研究でも投機的に再利用を行うスレッドにより、再コンパイル等を必要とせずバイナリ互換性を保ったまま、複数コアを有効に利用可能である。

## 3. 研究の方法

まずは現状の自動メモ化プロセッサ（再利用プロセッサ）の効果や実現可能性を正しく評価する必要がある。それにはまず、自動メモ化プロセッサが、プログラムが潜在的に持つ再利用性をどの程度引出せているかや、消費電力が現実的な範囲かどうかを評価する必要がある。

この結果を踏まえ、最終的な目標である「再利用の投機的適用」に向けた改良を行う。特に現在複数スレッドを並列事前実行のために割当てているが、投機的適用にもマルチスレッドを割当てるとあたり、並列事前実行

機構に投入しているハードウェア量とその効果の関係についても調査し、最適な割当てを探る必要がある。

よって、まず自動メモ化プロセッサの実現可能性評価の一環として、消費電力・消費エネルギーの評価を行った。また、その結果から、自動メモ化プロセッサの消費エネルギーを現実的な範囲まで低減させる方法を模索した。この結果は、研究成果4. (1) および4. (2) として後述の通りである。

次に、再利用の投機的適用に先立ち、並列事前実行コアの評価、特にそのコア数や、並列事前実行以外（具体的には並列処理）にコアを割いた場合の評価を行った。この結果は研究成果4. (3) として後述の通りである。

これらの結果を踏まえ、再利用の投機的適用のモデル構築、およびシミュレーションによる評価を行った。申請時のモデルでは、再利用スレッドおよび再利用を投機的に適用するスレッドの2種スレッドによる並列処理を想定していたが、さらに再利用テストを行わず通常実行するスレッドを追加することにより、再利用テストミス時のオーバーヘッドも削減するモデルを提案し、これを評価した。この結果は研究成果4. (4) として後述の通りである。

また、この研究を通じて、これまでの再利用機構の改良すべき点を発見し、これを改善する手法を提案した。具体的には、これまでの入力一致比較では再利用を適用できなかった「入力アドレスのみが異なる場合」に対し、入力アドレスが異なっている場合でも入力値が一致していれば再利用を適用可能とするモデルを提案し、これを評価した。この結果は研究成果4. (5) として後述の通りである。

#### 4. 研究成果

(1) 自動メモ化プロセッサに電力評価モジュールを実装しシミュレータレベルでの消費エネルギー評価を行った。メモ化により高速化を図ることが可能だが、プログラムによってはメモ化の効果が現れず、メモ化機構追加分のエネルギーを余分に消費する場合がある。そこで計算再利用率に応じてメモ化機構への電力供給を遮断する機能を実装した。メモ化を中断しない場合、SPEC CPU95 では平均14%、GA プログラムでは平均で1.8%のエネルギー増加となったが、メモ化を中断したことで、SPEC CPU95 で平均1.5%の増加、GA プログラムでは平均4.7%の減少となり消費エネルギーを削減することができた。メモ化中断の動作を取り入れても削減サイクル数の低下は微少に抑えることができた。この結果から、メモ化の中断によりサイクル数削減率を維持しつつ消費エネルギーの増加を

抑えることができることが分かった。

(2) 上記(1)の結果を踏まえ、新たに、計算再利用率に応じてメモ化の中断や再開を行わせることで、本来メモ化の効果が得られる時間区間のみメモ化機構を動作させる機能を実装した。この機能による削減サイクル数の低下はほとんど見られず、プログラム中すべての関数をメモ化対象とする従来手法の場合、SPEC CPU95 では平均15.4%、GA プログラムでは平均1.9%のエネルギー増加が起きていたが、本手法によりSPEC CPU95 で平均5.9%の増加、GA プログラムでは平均3.7%の減少となり消費エネルギーを削減することができた。この結果から、メモ化の中断および再開により、高速性をほとんど損なうことなく低消費エネルギー化を実現できることが分かった。

(3) 再利用と値予測を組み合わせた並列事前実行を提案済であるが、この並列事前実行では投機に多数のコアを割り当てても更なる高速化は見込めず、逆に速度の低下を招くこともある。また、GA のように並列事前実行の効果が得られないプログラムも存在することから、全てのコアを投機に割り当てる方法は有効とは言えない。このような場合に、並列事前実行に割り当てていたコアをメインコアとしても用いることで並列処理を行い、この並列事前実行コアとメインコアの数を動的に変えて実行を行う手法が考えられる。この効果を検証するため、2つのメインコアが再利用表を共有する機構を実装し、GA において評価、検討を行った。汎用GA ソフトウェアGENEsYs の、24種の適合度関数に対しコア数2つで再利用を行った場合、コア数1つで再利用を行わない場合に比べ最大14.2倍、平均3.1倍の高速化を実現した。このようにGA のような並列化が容易なプログラムについては、再利用と並列処理を組み合わせることで更なる効果を得られることが分かった。

(4) 既存の自動メモ化プロセッサの再利用オーバーヘッドを削減するため、従来の再利用コアに加え、合計3つのコアを持つように拡張する手法を提案した。各コアは再利用スレッド、投機スレッド、通常実行スレッドをプログラム実行中に動的に切り替えて動作する。一般的にメモ化の対象となる関数の実行では、関数の入力値は複数存在する。そのため、関数の入力値が格納されたレジスタやメモリの内容と再利用表上のエントリとを複数回比較する必要がある。そこで当該関数に対する計算再利用が成功したものとして、当該関数に対応する出力を再利用表から書き戻し、後続の命令区間を投機的に実行する投

機スレッドを再利用スレッドと並行動作させ、再利用オーバーヘッドの隠蔽を図る。一方、入力値検索の結果、対応する入力セットが再利用表上に存在しなかった場合、再利用スレッドは対象区間を通常通り実行しなければならず、このときの検索オーバーヘッドは無駄となる。そこで計算再利用を行わずに対象命令区間を実行する通常実行コアを用い、入力値検索失敗時のコストを隠蔽する。SPEC95 CPU を用いて評価した結果、提案手法では従来のメモ化に比べ平均で5%、最大で12%のサイクル数を削減できることを確認した。

(5) これまでの自動メモ化プロセッサは、入力値一致比較対象に無用なアドレス情報を含めているために、本質的に再利用可能な場合でも再利用ができないという問題がある。そこで、本稿では無用なアドレス情報を動的に検出、削減する機構を追加し、自動メモ化プロセッサの更なる高速化を達成した。汎用 GA ソフトウェア GENEsYs で評価を行い、従来手法に比べて、平均約 2.7%、最大約 34% の実行時間の削減ができたことを確認した。

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 2 件)

【査読有】島崎裕介、津邑公暁、中島浩、松尾啓志、中島康彦：「自動メモ化プロセッサにおける消費エネルギー制御」情報処理学会論文誌：コンピューティングシステム、Vol.1, No.2(ACS 23), pp.1-11 (2008)

【査読有】島崎裕介、池内康樹、津邑公暁、中島浩、松尾啓志、中島康彦：「自動メモ化プロセッサの消費エネルギー評価」情報科学技術レターズ(FIT2007), pp.51-54 (2007)  
FIT2007 船井ベストペーパー賞受賞(投稿数約 700 件、採択率 38%中 3 件が対象)

[学会発表] (計 6 件)

【査読有】神谷優志、島崎裕介、新美明仁、津邑公暁、松尾啓志：「自動メモ化プロセッサにおける再利用オーバーヘッド削減」情報科学技術フォーラム(FIT2008), 第 1 分冊, pp.47-50 (2008)

【査読有】高木伴彰、島崎裕介、新美明仁、津邑公暁、松尾啓志：「自動メモ化プロセッサにおけるアドレス比較削減手法」情報科学技術フォーラム(FIT2008), 第 1 分冊,

pp.51-54 (2008)

【査読有】島崎裕介、津邑公暁、中島浩、松尾啓志、中島康彦：「エネルギー制御を備える自動メモ化プロセッサ」先進的計算基盤システムシンポジウム SACSIS2008 論文集, 情報処理学会, pp.57-64, (2008)

【査読無】神谷 優志、島崎 裕介、新美 明仁、津邑 公暁、松尾 啓志、中島 康彦：「複数スレッドを用いた自動メモ化プロセッサのオーバーヘッド削減手法」, 情処研報 2008-ARC-179 (SWoPP2008), pp.109-114 (Aug. 2008)

【査読無】新美 明仁、池内 康樹、鈴木 郁真、津邑 公暁、松尾 啓志、中島 康彦：「並列化および再利用による GA の高速化」, 情処研報 2007-ARC-174 (SWoPP2007), pp.73-78 (Aug. 2007)

【査読無】島崎 裕介、池内 康樹、鈴木 郁真、津邑 公暁、松尾 啓志、中島 康彦：「自動メモ化プロセッサの低消費エネルギー化」, 情処研報 2007-ARC-174 (SWoPP2007), pp.121-126 (Aug. 2007)

[その他]

FIT2007 船井ベストペーパー賞受賞(投稿数約 700 件、採択率 38%中 3 件が対象):島崎裕介、池内康樹、津邑公暁、中島浩、松尾啓志、中島康彦：「自動メモ化プロセッサの消費エネルギー評価」情報科学技術レターズ(FIT2007), pp.51-54 (2007)

## 6. 研究組織

### (1) 研究代表者

津邑公暁 (TSUMURA Tomoaki)  
名古屋工業大学・工学研究科・准教授  
研究者番号：56767631

### (2) 研究分担者

なし

### (3) 連携研究者

なし