科学研究費補助金研究成果報告書

平成 21 年 5月 23 日現在

研究種目:若手研究(B) 研究期間:2007~2008 課題番号:19760023 研究課題名(和文) 電極面が原子オーダーで平坦なナノギャップの作成および原子分解能観 察 研究課題名(英文) A novel technique to make nanogap with atomically flat electrodes 研究代表者 黒川 修(KUROKAWA Shu) 京都大学・大学院工学研究科・准教授 研究者番号:90303859

研究成果の概要:

Silicon on insulator 基板を使用することで,比較的簡便な方法でSPM(走査プローブ顕微鏡) 観察に適したナノギャップを作成した.実際にギャップ部で電圧降下が起っていること,電極 表面が1nm以下の平坦差に保たれていることを確かめた.

交付額

(金額単位:円)

			(亚領千位・「」)
	直接経費	間接経費	合 計
2007 年度	2,600,000	0	2,600,000
2008 年度	700,000	210,000	910,000
年度			
年度			
年度			
総計	3,300,000	210,000	3,510,000

研究分野:表面科学.プローブ顕微鏡

科研費の分科・細目:応用物理学・工学基礎 ・ 薄膜・表面界面物性 キーワード:走査プローブ顕微鏡,表面・界面,ナノギャップ

1.研究開始当初の背景

トランジスタやメモリの機能を分子に担わ せる「分子デバイス」は,これまでの Si 微 細加工の限界を打ち破り,さらに高速,高密 度デバイスとなる可能性があるため,非常に 多くの実験的・理論的研究が行われている. このような分子デバイスは微小な間隙を持 った電極間にスイッチングやメモリの機能 を持った分子が架橋した構造が基本になる と考えられる.最近の研究によればこのよう な分子架橋構造の電子伝導特性は分子 -電極 部の結合の詳細に非常に敏感に依存してい ると考えられており,分子架橋構造の電子状 態,原子構造の直接観察は非常に重要である と考えられる. 我々は MCBJ (Mechanically Controllable Break Junction)を用いた微小な間隙を持っ たギャップを作成し,単原子接合や単分子架 橋構造の電子伝導特性の研究を行っている. MCBJ 装置はマクロなサイズのワイヤーが切 断する際に,微小な間隙を持ったギャップが 形成されることを利用した手法で,ギャップ の間隙を非常に高精度で制御することが可 能である.研究の結果,例えば単分子(ベン ゼンジチオール)を架橋させた構造では,ひ とつの分子が架橋したと考えられる接合に おいて,いくつかの異なる電気抵抗値が測定 されることが明らかになった.これは分子 電極部の結合の違いが原因であると解釈さ れている.しかしながら,MCBJ単独では分子 架橋部分を直接観察することが不可能であ るので,接合部の具体的な構造,電子状態な どは明らかではない.今後のこの種の研究の 発展には接合部を直接観察・評価することが 不可欠であると考えられる.しかしながら, このような接合の構造・電子状態を直接観察 できる手法はこれまでのところ存在しない.

2.研究の目的

SPM(走査プローブ顕微鏡)を用いれば,分 子架橋構造の原子分解能での観察が可能で あり,さらに電子状態・電気抵抗などの直接 測定も可能であると期待される.しかしなが ら,これまでのところ分子架橋構造に対して SPM 観察を行った研究は電極間隔が比較的 大きいカーボンナノチューブを架橋した接 合を対象にしたものに限られている.これは, ナノメートルスケールのギャップの作成が 比較的困難であることがひとつの原因であ るが,電極部の形状が凹凸の多いものである からであると考えられる . SPM で十分な空 間分解能および解釈可能な像を得るために は,試料表面が原子オーダーで平坦である必 要があり,かつよく定義されたものであるこ とが望ましい.そこで本研究ではゲルマニ - רי ムの SiO2 表面での横方向エピタキシャル成 長 (ELO: Epitaxial lateral growth)を利用 して, 電極表面が原子オーダーで平坦で, か つナノメートルスケールの間隙を持ったギ ャップを作成,これを利用して STM (走査 トンネル顕微鏡) で量子点接触の電子状態・ 原子構造,さらには点接触近傍の電子散乱の 様子を直接観察することを目的とする

3.研究の方法



研究の手法の概要は上図の通り.Silicon on insulator(SOI)基板を出発材料とする.この 端面を研磨すると SOI 基板の酸化膜を挟ん で二つのシリコン層が対峙した構造となり, ギャップ構造ができる.通常酸化膜の厚さは 数十 nm 以上あるから,このままでは"ナノ ギャップ"とは言えない.そこで Ge 蒸着を 行なうことで,シリコン層から酸化膜上に Ge islandを成長させ,ギャップ間隔を狭め ることを試みる.これまでに報告されている 研究により酸化膜上の Ge island の上面は原 子オーダーで平坦であることが期待される.

4.研究成果

研究結果を次の図に示す.図(a)は SOI を研 磨・洗浄後の原子間力顕微鏡(AFM)像であ る.測定は室温・大気中で行われている.特 に配慮をしないと、シリコンとシリコン酸化 膜が存在する試料では酸化膜の周囲数µm の領域がおよそ10nm程度ほど凹んで研磨さ れてしまうことが、明らかになった.図(a) はことを避けるために、研磨スラリー、研磨 手順の最適化を行なった結果得られた AFM 像である.その結果を見ると酸化膜部分(図 左上から右中央へのライン)とシリコン部分 との高さの差は 2nm 程度以下に抑えられて いることが分かる.使用した SOI 基板の酸化 膜厚さは 100nm である.

STM によって原子分解能観察を行うために は事実上(原理的には大気中でも可能である が)超高真空(UHV)中での観察が必須である. このことから,試料を超高真空中に導入する とともに、表面の清浄化を行なった、通常シ リコン表面の清浄化は 1200 程度の高温で の加熱によって行なわれるが,このように高 い温度で加熱を行なうと SOI 基板の酸化膜 がダメージを受けてしまうことが知られて いる.SOI 基板の酸化膜が耐えうる最大温度 は 800 ~ 900 であると報告されている. このことから今回の実験では Ge 蒸着を行な うことで,シリコン表面上の酸化膜の分解を 促進させ,酸化膜の耐熱温度以下で表面に形 成された自然酸化膜のみを除去することを 試みた . 図(b)はその結果である . SOI 基板を 研磨・洗浄後, UHV 中に導入後, 600 で-晩アウトガスを行い, さらに 700 に温度保 った状態で Ge を非常に低い蒸着レートで蒸 着した.この場合,Geは表面のシリコン酸 化膜と反応し生成した GeO が昇華し,結果 酸化膜が除去される.図に示した試料ではこ の試料を 900 で数分アニールした.図では Si(001)清浄表面の再構成構造である 2x1 構 造や単原子ステップを確認することができ, 報告されている SOI 基板の耐熱温度以下で シリコン表面の清浄化を行なうことができ た.

続いて,一連の熱処理による熱酸化膜の抵抗 値の変化の測定を行った.これまで報告され ている研究結果を考えると,今回行なった一 連の熱処理によって抵抗値はほとんど変化 しないものと予想されるが,実際には700 以上の熱処理で顕著な抵抗値の低下が確認 された.この原因は現在のところ不明である が,我々は,試料の加熱方法に問題があると 考えている.現在の実験では試料ホルダーの 形状からくる制約により加熱時に両電極(酸 化膜を挟んだ二つのシリコン層)の間に数 V の電圧が加わることになり,酸化膜部分には 非常に大きな電界が加わる.シリコン酸化膜 の耐電界の値は酸化膜の製造方法によって かなりの違いがあるが,今回の試料における 酸化膜は比較的品質の高い熱酸化膜である ため,厚さ100nmの酸化膜に数Vの電圧が 加わることは問題ないと考えられる.しかし ながら,加熱状態でこのように高い電圧が加 えられた場合には酸化膜の劣化が促進され る可能性があると考えている.現在試料加熱 時に電極間に電圧が加わらないような構造 の試料ホルダーの作成を行なっている.

このような事情によって,実際の測定を行う ための試料では最終のアニール温度を800 に抑えた.この影響で残念ながら現在のとこ ろ清浄表面(Si(001)2x1構造)が形成された 状態でのギャップ部分の観察には成功して いない.しかしながら,これまでの研究によ れば800 でのアニールによっても,清浄表 面が得られたとの報告がなされており,試料 の真空中導入前の洗浄過程の見直し等によ り現在の試料ホルダー(加熱方法)でも目的 が達成される可能性があり.また前述によう に加熱方法の改良を行なえば,近いうちに目 標を達成できるものと考えている.

図(c)は UHV 中で行なわれたギャップ部 分の STM 観察の結果である(図(c)上図).こ の試料では試料清浄化(最終アニール温度 800)の後,酸化膜上に Ge island を形成 するため,300 程度の温度に保った状態で Ge 蒸着を行なった.

図を見ると研磨直後の AFM 像で観察された ような明瞭な酸化膜層は観察されないこと がわかる.これは Ge 蒸着によって酸化膜が 覆われていることが原因であると考えられ るが,熱処理の結果酸化膜がダメージを受け その形状が変化している可能性も否定でき ず,この解明は今後の課題である.また酸化 膜上では上面が平坦な island が形成される と予想されるが,この図にはそのような island は観察されていない.(後述のように 類似の構造が観察される場合もある)

このように STM 像からは必ずしもギャップ (酸化膜)部分が明瞭でないこと,また実際 のギャップ部分での電圧降下を測定する目 的から,両電極に STM 観察のための直流電 圧に加えて逆位相の小さな振幅(~数 10meV)の交流電圧を加えてその位相を測定 した.図(c)下はそのような結果である.図か らわかるように左右の電極の界面を明瞭に 知ることができ,この部分で電圧降下が起っ ているものと考えられる.

ギャップ部の STM 観察では場所によりテー ブル型の island が形成されている例も見受 けられた.このような island は電極端(交流





(b)



電圧の位相が反転する境界)になっている場 合が多く,またその上面は非常に平坦である. しかしながら,その island は典型的には数 100nmの大きさであり,今回行なった実験と 同様の条件で報告されている island の大き さ(数10nm)と比べて,かなり大きい.ギ ャップを狭まるという目的からはあまり大 きな island は不都合であり,今後 Ge 蒸着条 件の見直しを行なっていく予定である.

今回の研究結果で強調したいことは,電圧の 変化が起っている位置の周辺の領域の高さ の変化が1nm以下であり,非常に平坦であ ることである.今後加熱方法の改良を行ない, 電極表面に清浄表面を作成できれば,ほぼ原 子オーダーで平坦な表面となることが期待 される.このことはSTM で高空間分解能を 得る際には必須であり,研究を続けることで. 近い将来,ギャップ近傍の原子分解能観察を 実現できると確信している.

5. 主な発表論文等 (研究代表者、研究分担者及び連携研究者に は下線)

〔 雑誌論文〕(計 1件)

High bias breakdown of Au/1,4 benzenedithiol/Au junctions Y. Teramae, K. Horiguchi, S. Hashimoto, M. Tsutsui, <u>S. Kurokawa</u> and A. Sakai APPLIED PHYSICS LETTERS 第 93 巻, art. 083121 -083123 (2008 年)

〔図書〕(計 1件)

走査プローブ顕微鏡 (実験物理科学シリーズ6) (共立出版) <u>黒川 修</u>(一部分担) 425 (208-218) 2009

6.研究組織

(1)研究代表者
黒川 修 (KUROKAWA Shu)
京都大学・大学院工学研究科・准教授
研究者番号:90303859

(2)研究分担者

(3)連携研究者