

令和 5 年 6 月 6 日現在

機関番号：82626
研究種目：基盤研究(A)（一般）
研究期間：2019～2022
課題番号：19H01108
研究課題名（和文）ビット化けを許容することで飛躍的な省エネ化を実現する計算機メモリシステムの研究

研究課題名（英文）A study on computer memory systems achieving drastic energy efficiency by controllably accepting bit-flip errors

研究代表者
広淵 崇宏（Hirofuchi, Takahiro）

国立研究開発法人産業技術総合研究所・情報・人間工学領域・研究チーム長

研究者番号：20462864
交付決定額（研究期間全体）：（直接経費） 34,700,000円

研究成果の概要（和文）：非常に低消費電力ながら信頼性が低いメモリデバイスを計算機に適用するため、電圧駆動磁気メモリ（MRAM）素子の理論モデルから計算機アーキテクチャおよびシステムソフトウェアまで階層横断的に研究を行った。メモリ素子エラーの理論モデルを統合した階層横断的な計算機メモリシミュレータを開発して、計算機におけるエラーの振る舞いをメモリ素子レベルからハードウェアレベルおよびソフトウェアレベルに至るまで横断的に分析し、ビット化けを許容する計算機システムの構成手法を明らかにした。

研究成果の学術的意義や社会的意義
非常に低消費電力ながら信頼性が低いメモリデバイスを計算機に適用する手法を明らかにすることで、信頼性が高いメモリデバイスを前提としてきた既存の計算機技術では達成し得ない抜本的な計算機の省エネ化を実現することが可能になる。本研究において電圧駆動磁気メモリ（MRAM）を題材として計算機の構成手法を議論することで、将来の低消費電力計算機の実現に向けて端緒を開くことができた。

研究成果の概要（英文）：In order to apply highly energy-efficient but less reliable memory devices to computer systems, we conducted cross-layer studies from theoretical error models of voltage-controlled magneto-resistive memory (MRAM) cells to computer architecture and system software. We developed a cross-layer memory simulator integrating a theoretical model of memory cell errors, conducted thorough analysis on error behaviors across the memory cell, hardware and software levels, and showed the design of computer systems controllably accepting bit-flip errors.

研究分野：計算機システム

キーワード：Error Permissive 不揮発性メモリ 磁気メモリ MRAM 計算機アーキテクチャ システムソフトウェア Approximate Computing シミュレーション

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

今日の計算機において、CPU キャッシュとして用いられる SRAM およびメインメモリとして用いられる DRAM は技術的な限界を抱えている。フリップフロップを動作原理とする SRAM は、その実装に要する回路規模が大きい。既に CPU ダイにおける実装面積の多くを占めているため大容量化が困難である。その動作原理上消費電力も大きく、今後半導体実装の主流となる三次元積層を妨げる要因となる。また、キャパシタを記憶素子とする DRAM は、その値を維持するために常にリフレッシュ電力を必要とする。その消費電力は計算機全体の数割を占めており、さらなる大容量化は難しい。また、製造プロセスが微細化するにつれてリーク電力の問題が深刻化しつつあり、高密度化は徐々に困難になりつつある。

次世代の不揮発性メモリ技術、その中でも高速かつ低消費電力という特徴を備えた MRAM (磁気メモリ) は、将来の計算機の CPU キャッシュおよびメインメモリを担うデバイスとして大きな期待が集まっている。我々が着目する電圧駆動型 MRAM はメモリ素子への書き込み電力が極めて小さく製造プロセスの微細化も可能である。電圧駆動型 MRAM を計算機に適用できれば、CPU キャッシュとメインメモリの消費電力を現在よりも 2 桁以上削減できるとして期待されている。しかし、電圧駆動型 MRAM の実用化に際しては、書き込みエラーの高い発生率が課題となる。従来のビット化けを許容しない計算機において、記録素子を CPU キャッシュやメインメモリに適用するためには、書き込みエラーの発生率を用途に応じて 10 の 9 乗に 1 回 ~ 10 の 15 乗に 1 回程度に抑制する必要がある。しかしながら、電圧駆動型 MRAM においては、世界最高水準のエラー低減技術においても現状 10 の 5 乗に 1 回程度に抑えるのが限界であり、既存技術では計算機に用いることが難しい。

2. 研究の目的

本研究課題において、我々は、非常に低消費電力ながら信頼性が低いメモリデバイスを計算機に適用する手法を研究することで、既存の計算機技術では達成し得ない抜本的な省エネ化を実現することを目指す。メモリのビット化けを許容する計算機アーキテクチャ、それを取り扱うシステムソフトウェアを研究し、その有効性を実際のアプリケーションを通して明らかにする。

3. 研究の方法

本研究では、ビット化けを許容する計算機のハードウェアからソフトウェアまで横断的に研究を行う。最初に、電圧駆動型 MRAM 素子におけるビット化け特性を理論的に分析して、ビット化けと読み書きレイテンシや消費電力との間のトレードオフ関係を明らかにする。次に、その性能特性モデルに基づいて、ビット化けを許容する計算機において CPU キャッシュやメインメモリおよびその上で動作するシステムソフトウェアをどのように設計すれば性能低下を避けつつ省エネ化を実現できるのか、シミュレーションおよびエミュレーションを用いた評価実験を通して明らかにする。さらに、研究を進める上で不可欠となる、ビット化けを許容する計算機のシミュレーションおよびエミュレーション手法についても明らかにする。

4. 研究成果

磁気メモリ (MRAM) において、1 ビットの情報を記憶するメモリセルは磁気抵抗素子 (MTJ) である。MRAM は多数の MTJ 素子からなり、各 MTJ 素子の物性値は製造時のばらつきとしてある程度の分布を持つと考えられる。電圧駆動 MRAM においてはその動作原理上、磁気異方性定数 (K_u) が最も重要な物性パラメータである。そこで、製造時ばらつきとして K_u のみに着目し、 K_u が分布を持つ場合の書き込みエラー率 (WER) について数値的および解析的に調べた。磁化ダイナミクスシミュレーションにより得られた 1MTJ 素子における WER と K_u の関係をもとに、 K_u が正規分布に従うと仮定した場合の MRAM における WER の確率密度関数を解析的に導出した。このモデルに基づき、さまざまな形状の WER 分布を作成し、メインメモリシミュレーションを実施した。また、スピントルク MRAM においても、抵抗や K_u が分布を持つ場合の WER について確率密度関数を解析的に導出した。さらに、電圧駆動 MRAM において、書き込みエラーと保持エラーについて解析的に調べ、WER と同程度のエラー率を保持できる特徴的な時間について議論した。また、関連する研究として、高速な書き込みを行う際に重要となる非マルコフ的な散逸機構について解析を行い、非マルコフ過程の特徴的な時間スケールである相関時間を決定する実験手法を提案した。加

えて、電圧駆動 MRAM の新たな書き込みへの応用に向けて、交流電圧印加による磁化のパラメトリック励振に関する理論解析を行ない、パラメトリック励振に必要な交流電圧の最小値を理論的に決定した。これらの結果について学会発表、論文出版を行った。

電圧駆動 MRAM 素子の理論モデルを統合した階層横断的な計算機メモリシミュレータを開発し、ノイマン型計算機のメモリサブシステムにおけるビット化けの発生メカニズムをメモリ素子レベルからハードウェアレベルおよびソフトウェアレベルに至るまで横断的に分析を行った。上記の電圧駆動 MRAM 素子の性能特性モデルをシミュレータ内部に組み込んでいる。電圧駆動 MRAM の計算機メインメモリへの適用可能性を評価した結果、メモリデバイスの書き込みエラー率が高くとも CPU キャッシュやローバッファの寄与によりデータ破損を大幅に軽減できることを定量的に確認した。研究成果を取りまとめて国際会議で発表し最優秀論文賞を獲得した。深層学習フレームワークを拡張し、非ノイマン型計算機の一つである深層学習向けのアナログ演算チップを題材としてビット化けが深層学習の推論精度に及ぼす影響の分析も行った。

ハイブリッド型メインメモリを高速にエミュレーションする手法について研究を行った。CPU 一体型の FPGA ボードを用いてプロトタイプを開発した。遅延の挿入に加えて帯域の制限や読み書きエラーの投入などが可能である。メモリデバイス特性の再現精度を定量的に評価し、読み書き遅延および帯域幅さらにビット化け確率のいずれについても十分な再現精度を持つことを確認した。また高性能計算ワークロードに対して適用可能にするため、サーバ計算機の拡張スロットに接続する FPGA ボード向けにもエミュレータを開発した。外部機関と連携し高性能計算分野に対する適用可能性を評価した。研究成果を取りまとめて論文発表を行った。また、CPU のパフォーマンスカウンタを用いたメインメモリエミュレーション技術について、詳細な性能評価を行い論文誌にて発表した。

性能特性モデルが異なるメモリデバイスを組み込み合わせてメインメモリを構成する手法についてシステムソフトウェアの研究を進めた。エッジコンピューティングにおけるキャッシュサーバやグラフ処理に対する適用可能性を検討した。キャッシュサーバを拡張して、データに対するアクセス頻度に応じて、特性が異なる 2 種類のメモリデバイスを使い分けてデータを保存する機能を試作した。単純な使い分けアルゴリズム(LRU)の有効性を確認し論文誌にて発表した。また不揮発性メインメモリデバイスの詳細な性能評価を報告した。不揮発メモリデバイス向けのタスクスケジューリング手法を検討して発表を行い最優秀若手発表賞を獲得した。また、国際会議において招待講演を行いこれまでの研究活動の内容を報告した。

5. 主な発表論文等

〔雑誌論文〕 計15件（うち査読付論文 10件 / うち国際共著 0件 / うちオープンアクセス 8件）

1. 著者名 Arai Hiroko, Imamura Hiroshi	4. 巻 572
2. 論文標題 Characteristic time of transition from write error to retention error in voltage-controlled magnetoresistive random-access memory	5. 発行年 2023年
3. 雑誌名 Journal of Magnetism and Magnetic Materials	6. 最初と最後の頁 170624 ~ 170624
掲載論文のDOI (デジタルオブジェクト識別子) 10.1016/j.jmmm.2023.170624	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -
1. 著者名 Imamura Hiroshi, Arai Hiroko, Matsumoto Rie	4. 巻 563
2. 論文標題 Distribution of write error rate of spin-transfer-torque magnetoresistive random access memory caused by a distribution of junction parameters	5. 発行年 2022年
3. 雑誌名 Journal of Magnetism and Magnetic Materials	6. 最初と最後の頁 170012 ~ 170012
掲載論文のDOI (デジタルオブジェクト識別子) 10.1016/j.jmmm.2022.170012	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -
1. 著者名 Arai Hiroko, Hirofuchi Takahiro, Imamura Hiroshi	4. 巻 16
2. 論文標題 Probability Distribution of the Write-Error Rate of Voltage-Controlled Magnetoresistive Random-Access Memories	5. 発行年 2021年
3. 雑誌名 Physical Review Applied	6. 最初と最後の頁 1-13
掲載論文のDOI (デジタルオブジェクト識別子) 10.1103/PhysRevApplied.16.064068	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -
1. 著者名 Imamura Hiroshi, Arai Hiroko, Matsumoto Rie, Yamaji Toshiki, Tsukahara Hiroshi	4. 巻 553
2. 論文標題 Precession dynamics of a small magnet with non-Markovian damping: Theoretical proposal for an experiment to determine the correlation time	5. 発行年 2022年
3. 雑誌名 Journal of Magnetism and Magnetic Materials	6. 最初と最後の頁 169209 ~ 169209
掲載論文のDOI (デジタルオブジェクト識別子) 10.1016/j.jmmm.2022.169209	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 OZAWA Kouki, HIROFUCHI Takahiro, TAKANO Ryousei, SUGAYA Midori	4. 巻 E104.D
2. 論文標題 Fogcached: A DRAM/NVMM Hybrid KVS Server for Edge Computing	5. 発行年 2021年
3. 雑誌名 IEICE Transactions on Information and Systems	6. 最初と最後の頁 2089 ~ 2096
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transinf.2021PAP0003	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Saito Daiki, Hirofuchi Takahiro, Arai Hiroko, Sato Yukinori	4. 巻 1
2. 論文標題 A simulation of a memory subsystem using a highly energy-efficient but erroneous MRAM	5. 発行年 2021年
3. 雑誌名 Proceedings of the 2021 Ninth International Symposium on Computing and Networking Workshops (CANDARW)	6. 最初と最後の頁 120-126
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/CANDARW53999.2021.00027	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 貴田駿, 広淵崇宏, 高野了成, 河野健二	4. 巻 1
2. 論文標題 同時マルチスレッディング環境下における永続メモリ向けスケジューラの検討	5. 発行年 2021年
3. 雑誌名 第32回コンピュータシステム・シンポジウム (ComSys2021) 論文集	6. 最初と最後の頁 19-26
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 深井貴明, 広淵崇宏, 高野了成, BEN AHMED Akram, 佐藤賢斗	4. 巻 2021-HPC-180
2. 論文標題 FPGAによる次世代メモリのエミュレーション機構	5. 発行年 2021年
3. 雑誌名 情報処理学会研究報告	6. 最初と最後の頁 1-10
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Imamura Hiroshi、Matsumoto Rie	4. 巻 14
2. 論文標題 Large-Angle Precession of Magnetization Maintained by a Microwave Voltage	5. 発行年 2020年
3. 雑誌名 Physical Review Applied	6. 最初と最後の頁 1~7
掲載論文のDOI (デジタルオブジェクト識別子) 10.1103/PhysRevApplied.14.064062	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 HIROFUCHI Takahiro、TAKANO Ryousei	4. 巻 E103.D
2. 論文標題 A Prompt Report on the Performance of Intel Optane DC Persistent Memory Module	5. 発行年 2020年
3. 雑誌名 IEICE Transactions on Information and Systems	6. 最初と最後の頁 1168~1172
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transinf.2019EDL8141	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Ozawa Kouki、Hirofuchi Takahiro、Takano Ryousei、Sugaya Midori	4. 巻 12407 LNCS
2. 論文標題 fogcached: DRAM-NVM Hybrid Memory-Based KVS Server for Edge Computing	5. 発行年 2020年
3. 雑誌名 Lecture Notes in Computer Science	6. 最初と最後の頁 50~62
掲載論文のDOI (デジタルオブジェクト識別子) 10.1007/978-3-030-59824-2_4	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 KOSHIBA Atsushi、HIROFUCHI Takahiro、TAKANO Ryousei、NAMIKI Mitaro	4. 巻 E102.D
2. 論文標題 A Software-based NVM Emulator Supporting Read/Write Asymmetric Latencies	5. 発行年 2019年
3. 雑誌名 IEICE Transactions on Information and Systems	6. 最初と最後の頁 2377~2388
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transinf.2019PAP0018	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Takahiro Hirofuchi, Ryousei Takano	4. 巻 abs/1907.12014
2. 論文標題 The Preliminary Evaluation of a Hypervisor-based Virtualization Mechanism for Intel Optane DC Persistent Memory Module	5. 発行年 2019年
3. 雑誌名 Computing Research Repository (CoRR), arXiv	6. 最初と最後の頁 1-9
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 広淵崇宏	4. 巻 290
2. 論文標題 [招待講演] 計算機メモリシステムの研究最新動向	5. 発行年 2019年
3. 雑誌名 電子情報通信学会技術研究報告	6. 最初と最後の頁 29-35
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 広淵崇宏, 高野了成	4. 巻 2019-HPC-171
2. 論文標題 FPGAによる次世代メモリのエミュレーション機構の試作	5. 発行年 2019年
3. 雑誌名 情報処理学会研究報告	6. 最初と最後の頁 1-7
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計15件 (うち招待講演 5件 / うち国際学会 6件)

1. 発表者名 Saito Daiki, Hirofuchi Takahiro, Arai Hiroko, Sato Yukinori
2. 発表標題 A simulation of a memory subsystem using a highly energy-efficient but erroneous MRAM
3. 学会等名 The Ninth International Symposium on Computing and Networking Workshops (国際学会)
4. 発表年 2021年

1. 発表者名 荒井礼子, 広淵崇宏, 今村裕志,
2. 発表標題 電圧駆動 MRAM における書き込みエラー率の確率分布に関する理論的研究
3. 学会等名 第82回応用物理学会秋季学術講演会
4. 発表年 2021年

1. 発表者名 貴田駿, 広淵崇宏, 高野了成, 河野健二
2. 発表標題 同時マルチスレッディング環境下における永続メモリ向けスケジューラの検討
3. 学会等名 第32回コンピュータシステム・シンポジウム (ComSys2021)
4. 発表年 2021年

1. 発表者名 深井貴明, 広淵崇宏, 高野了成, BEN AHMED Akram, 佐藤賢斗
2. 発表標題 FPGAによる次世代メモリのエミュレーション機構
3. 学会等名 第130回ハイパフォーマンスコンピューティング研究発表会
4. 発表年 2021年

1. 発表者名 Takahiro Hirofuchi
2. 発表標題 Virtualization for Emerging Memory Devices
3. 学会等名 IEEE Symposium on Low-Power and High-Speed Chips and Systems (COOL Chips 23) (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 広淵 崇宏
2. 発表標題 ハイブリッド型メインメモリに対するハイパーパイザによる仮想化手法
3. 学会等名 第19回情報科学技術フォーラム (FIT2020) (招待講演)
4. 発表年 2020年

1. 発表者名 Ozawa Kouki, Hirofuchi Takahiro, Takano Ryousei, Sugaya Midori
2. 発表標題 fogcached: DRAM-NVM Hybrid Memory-Based KVS Server for Edge Computing
3. 学会等名 4th International Conference on Edge Computing (国際学会)
4. 発表年 2020年

1. 発表者名 荒井 礼子, 今村 裕志
2. 発表標題 Weightless neural network with high write error rate MRAM: pattern matching and recognition
3. 学会等名 The 8th RIEC International Symposium on Brain Functions and Brain Computer (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 荒井 礼子, 今村 裕志
2. 発表標題 書き込みエラーを許容した重みなしニューラルネットワークによる画像認識
3. 学会等名 応用物理学会
4. 発表年 2019年

1. 発表者名 荒井 礼子, 今村 裕志
2. 発表標題 The recognition accuracy and power consumption of weightless neural network adopting spin-torque MRAM with a high write error rate
3. 学会等名 Annual Conference on Magnetism and Magnetic Materials (MMM2019) (国際学会)
4. 発表年 2019年

1. 発表者名 Takahiro Hirofuchi
2. 発表標題 Hypervisor-based virtualization for emerging memory devices
3. 学会等名 France-Japan-Germany Trilateral Workshop (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 広淵 崇宏
2. 発表標題 [招待講演] 計算機メモリシステムの研究最新動向
3. 学会等名 電子情報通信学会技術研究報告フォトニックネットワーク研究会 (招待講演)
4. 発表年 2019年

1. 発表者名 広淵崇宏, 高野了成
2. 発表標題 FPGAによる次世代メモリのエミュレーション機構の紹介
3. 学会等名 第31回コンピュータシステム・シンポジウム (ComSys2019)
4. 発表年 2019年

1. 発表者名 小沢公基, 広淵崇宏, 高野了成, 菅谷みどり
2. 発表標題 ハイブリッド型メインメモリを対象とするKVSサーバの試作
3. 学会等名 第31回コンピュータシステム・シンポジウム (ComSys2019)
4. 発表年 2019年

1. 発表者名 小沢公基, 広淵崇宏, 高野了成, 菅谷みどり
2. 発表標題 ハイブリッド型メインメモリKVSサーバの提案及びエッジコンピューティングへの適用
3. 学会等名 第82回情報処理学会全国大会全国大会講演
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	高野 了成 (Takano Ryousei) (10509516)	国立研究開発法人産業技術総合研究所・情報・人間工学領域・主任研究員 (82626)	
研究分担者	今村 裕志 (Imamura Hiroshi) (30323091)	国立研究開発法人産業技術総合研究所・エレクトロニクス・製造領域・研究チーム長 (82626)	
研究分担者	荒井 礼子 (Arai Hiroko) (50431755)	国立研究開発法人産業技術総合研究所・エレクトロニクス・製造領域・主任研究員 (82626)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8 . 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------