

令和 3 年 6 月 1 日現在

機関番号：12601

研究種目：研究活動スタート支援

研究期間：2019～2020

課題番号：19K24363

研究課題名（和文）昆虫の視覚神経系の神経模倣情報処理システム

研究課題名（英文）Neuromimetic system of the insect visual nervous system

研究代表者

名波 拓哉（Nanami, Takuya）

東京大学・生産技術研究所・助教

研究者番号：90830787

交付決定額（研究期間全体）：（直接経費） 2,200,000円

研究成果の概要（和文）：昆虫の視覚神経系は、哺乳類の視覚神経系と比較してわずかな神経規模にもかかわらず、迅速な外敵の認識、複雑な図形認識、自身の動きの推定、といった高度な視覚情報処理を行うことが知られている。本研究では昆虫の視覚神経系を再現する電子回路システムの実現に向けた基礎的な技術開発を行った。特に、昆虫の神経細胞を忠実に再現するデジタルシリコンニューロン設計技術の開発やField Programmable Gate Arrayを用いた電子回路実装を行った。

研究成果の学術的意義や社会的意義

本研究では、昆虫の神経系をデジタル演算回路上で効率よく再現する為の技術開発を行った。本研究の成果は、昆虫の視覚神経系を模倣し、少ない消費エネルギーで効率よく視覚情報の処理を行う人工システムの実現へと発展することが期待できる。昆虫の視覚神経系は高度な視覚情報処理機能を持つため、小型ロボットやドローン等様々な産業応用が期待できる。また、神経系の情報処理機構解明のためのシミュレータとしての用途が期待できる。

研究成果の概要（英文）：The visual nervous system of insects is known to perform advanced visual information processing, such as rapid recognition of external enemies, complex figure recognition, and estimation of its own movement, despite its small scale compared to the mammalian visual nervous system. In this study, we developed the basic technology for realizing an electronic circuit system that can reproduce the visual nervous system of insects. We developed a digital silicon neuron technology that faithfully reproduces insect neurons, and implemented it on a field programmable gate array.

研究分野：シリコン神経ネットワーク

キーワード：シリコン神経ネットワーク 神経模倣情報処理

## 1. 研究開始当初の背景

脳神経系は、その高度な知性に加えて、複雑な状況を速やかに判断する高速動作、メンテナンス不要で稼働する耐久性、超低消費電力（ヒトの脳で約 20W）等、様々な面で情報処理システムとして優れた特性を持つ。シリコン神経ネットワークは、これらの優れた特性を、半導体技術を用いて神経系を模倣することで獲得しようと試みであり、シリコンニューロン、シリコンシナプス、及び発火情報伝達バスから成る電子回路システムである。神経細胞及びシナプスの挙動をプログラムではなく電子回路で直接再現し、脳神経系を模倣して超並列かつ分散なアーキテクチャーを持つため、ノイマン型コンピュータを用いた実装に比べて、超低消費電力・高速・省サイズで脳神経系の活動を実現できる。そのため、ポストムーア時代の新しい計算機アーキテクチャーとして、また次世代人工知能の基盤技術として期待されており、各国の大学・企業で盛んに研究が行われている。

本研究では、神経回路規模が小さく比較的その構造がよく理解されている昆虫の視覚神経系の再現に向けて、昆虫の神経系を忠実に再現するシリコン神経ネットワーク技術の開発を行った。

## 2. 研究の目的

本研究の目的は、神経回路規模が小さく比較的その構造がよく理解されている昆虫の視覚神経系の再現に向けた、昆虫の神経系を忠実に再現するシリコン神経ネットワーク技術の開発である。昆虫の視覚神経系は、物体認識やオプティックフローによる自己姿勢推定を非常に小さな消費エネルギーで行うため、昆虫の視覚神経系を模倣するシリコン神経ネットワークは、小型ロボットや IoT のエッジコンピューティングといった産業応用が将来的に期待できる。

## 3. 研究の方法

昆虫の視覚神経系を忠実に再現するシリコン神経ネットワークに向けて、1)シリコンニューロンユニット設計技術の拡張、2)シリコンニューロンユニットのパイプライン化、3)Homeostatic synaptic scaling に基づく適応的なシナプス重みの最適化、を行なった。

## 4. 研究成果

### 1) シリコンニューロンユニット設計技術の拡張

シリコンニューロンは神経細胞を模倣する電子回路ユニットであり、入力刺激に応じてスパイク信号の出力を行う。申請者がこれまで開発してきた、Digital Spiking Silicon Neuron (DSSN) ユニットの個々の神経細胞が持つ多種多様な発火特性を効率的に再現する事ができるという特徴を持つ。これまでの研究では、実際の神経細胞ではなく、神経細胞を忠実に再現する数理モデルであるイオンコンダクタンス型モデルを再現してきたが、本研究期間では、実際の昆虫の神経細胞の発火特性の再現を行った。イオンコンダクタンス型モデルを再現する際には、次元縮約や分岐解析といった解析技術によって、その発火特性の背後にある数理構造を理解した上でモデルパラメータ探索を行えたが、実際の神経細胞ではこれらの解析技術は適用できないため、パラメータ探索手法の改良に取り組んだ。具体的には、より効率的なパラメータに向けて、パラメータ数の削減やデータ同化手法である **Unscented Kalman Filter** の適用を検討した。

差分進化法によるパラメータ探索は、これまでの研究で開発したソフトウェア上で実行される。本ソフトウェアは、探索速度の向上のため **General-purpose computing on graphics processing units(GPGPU)**の使用を前提とし、**OpenCL** 環境で **C** 言語により記述されており、**DSSN** モデルのシミュレーションは単精度浮動小数点で行われている。一方で、デジタル回路上に実装された **DSSN** ユニットの固定小数点演算で実現されている為、ソフトウェア側と計算誤差が生じ、**DSSN** ユニットの挙動に誤差が生じるという課題があった。そこで、パラメータ探索ソフトウェアに向けて、**DSSN** ユニットの固定小数点演算エミュレータを作成し、ソフトウェア上での挙動と **DSSN** ユニットの挙動が一致することを確かめた。

さらに、パラメータ探索ソフトウェアを拡張する形で、最適なパラメータを出力するだけでなく、対応する **DSSN** ユニットを実装するためのハードウェア記述言語である **VHDL** コードを出力するシステムの開発を行い、神経細胞の応答データを入力することで、対応する **DSSN** ユニットの挙動まで一貫して半自動的に行うシステムを開発した。神経系にはそれぞれ発火特性が異なる無数の神経細胞が存在し、これらの設計の自動化は大規模な神経系の再現に向けて重要である。図 1 に構築したシステムを用いた **DSSN** ユニット実装の結

果例を示す。赤線はショウジョウバエの神経細胞の膜電位応答データ、青線は構築した DSSN ユニットの応答、各 a-d はそれぞれ異なる発火特性を持つ 4 種類の神経細胞を表す。

## 2) シリコンニューロンユニットのパイプライン化

Digital Spiking Silicon Neuron (DSSN) ユニットのパイプライン化を行った。パイプライン化は、回路ユニットの高速化や将来的な低電力化に重要であり、各計算手続きを最適化し、4 段パイプラインで演算が行われるよう設計した。Xilinx 社の Artix-7 35T Field Programmable Gate Array (FPGA) を用いて、構築した DSSN ユニットが 100MHz で正しく動作することを確認した。

## 3) Homeostatic synaptic scaling に基づく適応的なシナプス重みの最適化

昆虫の脳神経系においてコネクトームや個々の神経細胞の発火特性についてはショウジョウバエを対象に盛んに調べられているが、個々のシナプスの伝達効率についてはそのほとんどが明らかになっていない。そこで、Homeostatic synaptic scaling と呼ばれる、神経細胞の長期的な発火頻度に応じてシナプスの伝達効率を適切な値に調整する機構を、ネットワークモデルに導入することでネットワークを適切に動作させる手法を開発した。また、視覚神経系の前段階として、神経回路規模の小さい嗅覚神経系を用いて、Homeostatic synaptic scaling の適用とその電子回路実装を行い、ネットワークが正しく動作することを確認した。

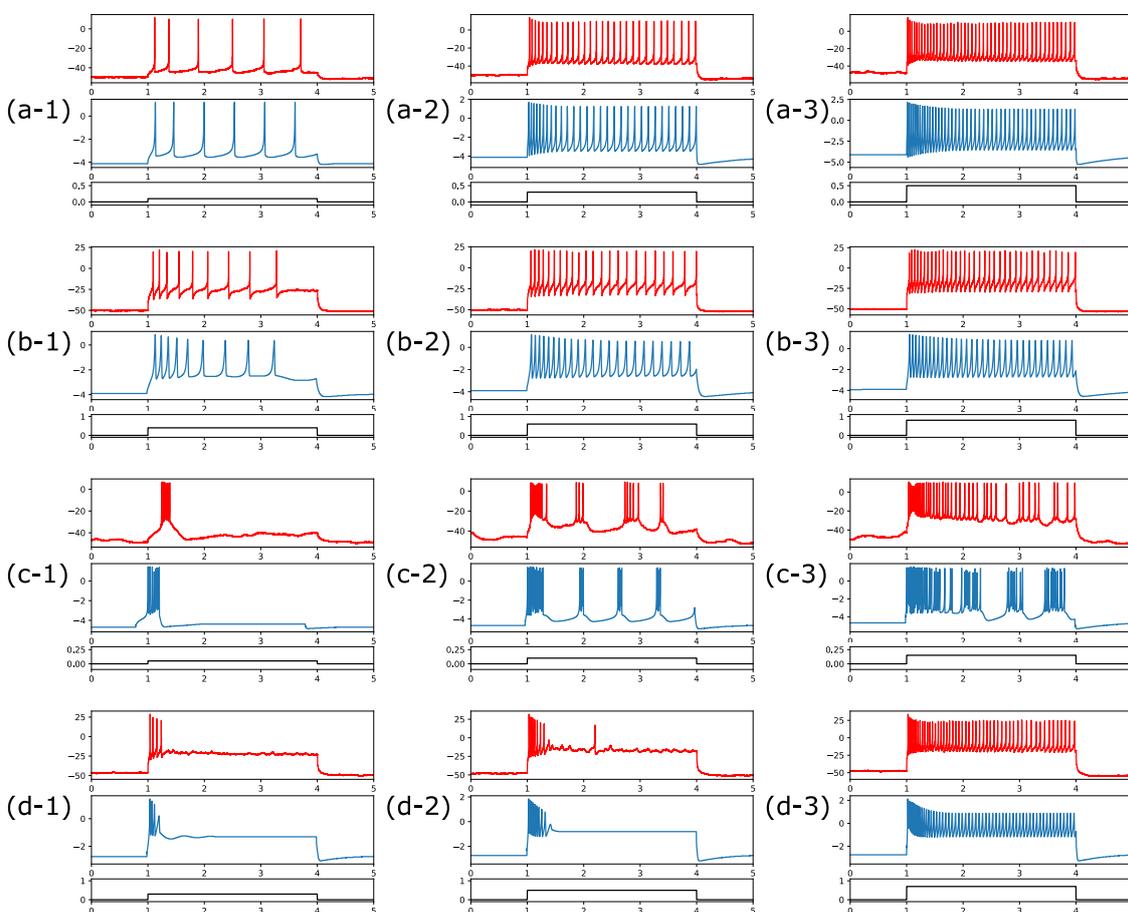


図 1

5. 主な発表論文等

〔雑誌論文〕 計1件（うち査読付論文 0件 / うち国際共著 0件 / うちオープンアクセス 1件）

1. 著者名 名波拓哉	4. 巻 72
2. 論文標題 デジタルシリコンニューロンモデルに向けたパラメータ探索手法	5. 発行年 2020年
3. 雑誌名 生産研究	6. 最初と最後の頁 103-109
掲載論文のDOI（デジタルオブジェクト識別子） 10.11188/seisankenkyu.72.103	査読の有無 無
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

〔学会発表〕 計0件

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

氏名 （ローマ字氏名） （研究者番号）	所属研究機関・部局・職 （機関番号）	備考
---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------