

機関番号：13801

研究種目：基盤研究（C）

研究期間：2008～2010

課題番号：20560322

研究課題名（和文）プログラマブル・光再構成型ゲートアレイとライターの研究開発

研究課題名（英文）Programmable optically reconfigurable gate array and its writer

研究代表者

渡邊 実 (Minoru Watanabe)

静岡大学・工学部・准教授

研究者番号：30325576

研究成果の概要（和文）：

近年、光によって高速に再構成が可能な光再構成型ゲートアレイが開発されている。この光再構成型ゲートアレイはレーザアレイ、ホログラムメモリ、ゲートアレイ VLSI から構成され、ホログラムメモリ内に記憶されたコンテキスト情報をレーザアレイによって選択的に読み出し、ゲートアレイを動的に書き換えていく新しいタイプの VLSI である。この光再構成型ゲートアレイは非常に高性能な次世代の VLSI であるが、これまでの光再構成型ゲートアレイにはホログラムメモリ内の情報を簡単に書き換えることができない欠点があった。そこで本研究では、パッケージの解体無く、外部からホログラムメモリの情報を容易に書き換え可能な新しいタイプの光再構成型ゲートアレイとライターを開発した。

研究成果の概要（英文）：

Recently, optically reconfigurable gate arrays (ORGAs), which consist of a gate array VLSI, a holographic memory, and a laser array, have been developed to achieve huge virtual gate counts that vastly surpass those of currently available VLSIs. By exploiting the large storage capacity of a holographic memory, a VLSI with more than 1 tera-gate count will be producible. However, compared with current field programmable gate arrays (FPGAs), conventional ORGAs have one important shortcoming: they cannot be reprogrammed after fabrication. To reprogram ORGAs, a holographic memory must be disassembled from its ORGA package, then reprogrammed outside of the ORGA package using a holographic memory writer. It must then be implemented onto the ORGA package with high precision techniques beyond that which can be provided by manual assembly. Therefore, to improve that shortcoming, this research has demonstrated the world's first programmable ORGA architecture with no disassembly and its writer system.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2008年度	1,300,000	390,000	1,690,000
2009年度	1,100,000	330,000	1,430,000
2010年度	1,100,000	330,000	1,430,000
総計	3,500,000	1,050,000	4,550,000

研究代表者の専門分野：光情報処理、集積回路工学、宇宙デバイス

科研費の分科・細目：電気電子工学・電子デバイス・電子機器

キーワード：(1) FPGA (2) 再構成可能 LSI (3) 光情報処理 (4) 光インタコネクション  
(5) 光再構成 (6) ホログラムメモリ

### 1. 研究開始当初の背景

近年、VLSI プロセスの微細化が難しくなり、ムーアの法則に従って急激に進歩してきた VLSI 技術の先行きが不透明になりつつある。そこで我々は、これまでのようなスケール則に頼る VLSI 技術の進歩ではなく、光技術により VLSI のゲート規模を飛躍的に高めることができる次世代の光電子融合デバイス、光再構成型ゲートアレイの研究開発を急いでいる。光再構成型ゲートアレイはホログラムメモリ、レーザアレイ、光書き込み型ゲートアレイ VLSI から構成され、高速動的再構成が可能であり、仮想的に数兆ゲート規模にも達する VLSI を実現することができる次世代のデバイスである。

ただ、これまでの光再構成型ゲートアレイでは、ホログラムメモリに新しい情報を書き込む際、光再構成型ゲートアレイのパッケージからホログラムメモリを取り出す必要がある、そして再度実装するときにはホログラムメモリとゲートアレイ VLSI 部との間に高精度な位置決めが必要になることから、ホログラムメモリの内容を簡単に書き換えることができなかった。

### 2. 研究の目的

そこで、パッケージの解体無くホログラムメモリにプログラム可能なプログラマブル光再構成型ゲートアレイと専用のライターを開発する。

### 3. 研究の方法

#### ①プログラマブル光再構成型ゲートアレイの開発

図 1 の様に、上部にプログラム用の窓を持ち、反射型ホログラムメモリ、レーザアレイ、ゲートアレイ VLSI より構成されるプログラマブル・光再構成型ゲートアレイを開発する。上部の窓を通して書き込みを行い、動的再構成はホログラムメモリの裏面からパッケージ内部のレーザアレイを用いて行う。

#### ②ライターの開発

空間光変調素子を用いて図 2 の結像方式、図 3 の非結像方式のライターをそれぞれ開発する。

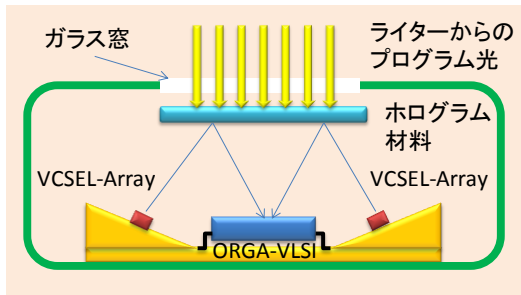


図 1: プログラマブル光再構成型ゲートアレイ

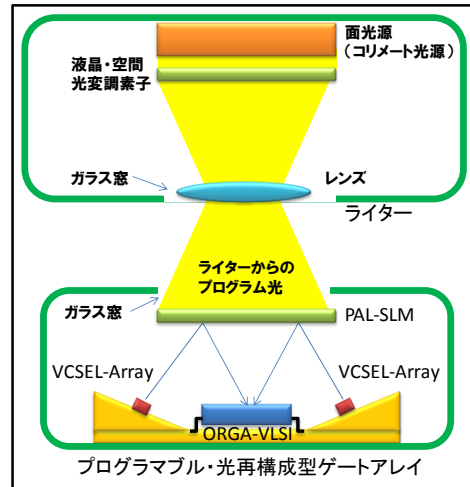


図 2: 結像方式のライター

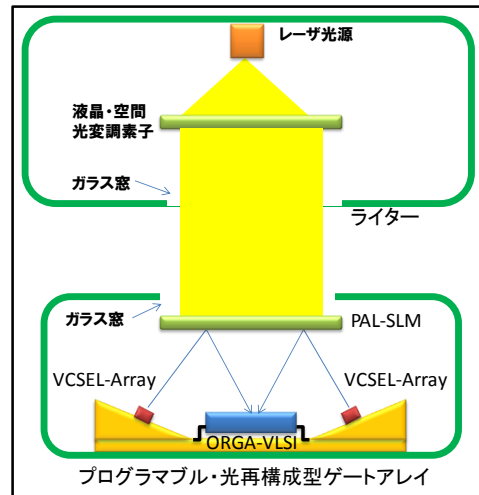


図 3: 非結像方式のライター

### 4. 研究成果

#### ①PAL-SLM を使用した 9 コンテキスト・プログラマブル光再構成型ゲートアレイと結像方式ライターの開発成果

開発した、光アドレス型空間光変調器 (PAL-SLM) を使用したプログラマブル光再構成型ゲートアレイと結像方式ライターのブロック図、光学系写真を図 4 に示す。PAL-SLM とゲートアレイ VLSI 間の距離が 250mm、ライター部の液晶空間光変調素子から PAL-SLM までの距離が 400mm である。ライターの光源には He-Ne レーザを、プログラマブル光再構成型ゲートアレイの光源には波長 635nm の可視半導体レーザーを用いた。まず、ライターの空間光変調素子にコンピュータで計算された図 5 に示すホログラムメモリパターンを表示させ、レーザを点灯させ、PAL-SLM に書き込みを行う。PAL-SLM に書き込み後、構成用レーザを点灯させ、ホログラムメモリの裏面

より情報を読み出し、9つのコンテキストの再構成を実施した。結果、図5(下)に示すようなコンテキストパターンの生成が確認でき、正しく再構成が可能であることを確認した。

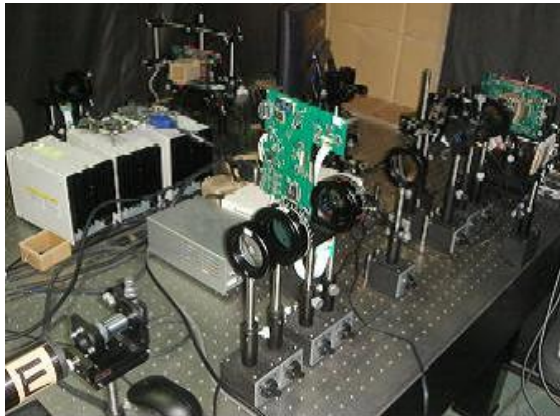
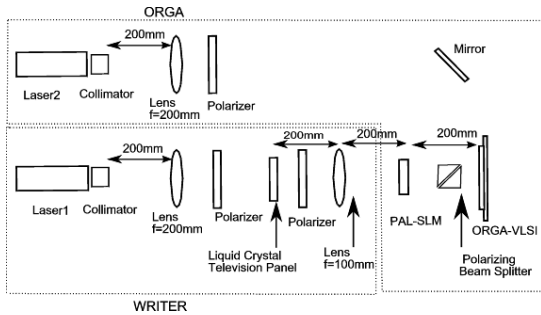


図4：PAL-SLM を用いたプログラマブル光再構成型ゲートアレイと結像方式ライターのブロック図と光学系写真

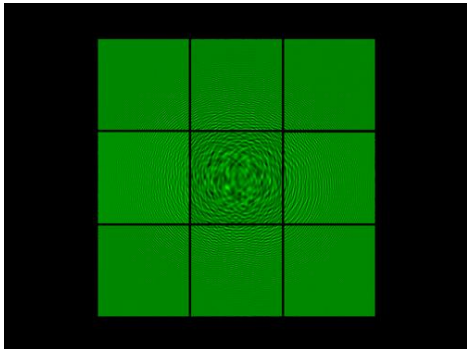


図5:9 コンテキスト・ホログラムメモリパターン (上) とコンテキストパターン(下)

## ②不揮発性ホログラムメモリを用いた4コンテキスト・プログラマブル光再構成型ゲートアレイと非結像方式ライターの開発成果

銀塩ホログラムメモリを用いたプログラマブル光再構成型ゲートアレイとそれに用いる非結像方式ライターを試作した。光学系のブロック図と写真を図6に示す。このプログラマブル光再構成型ゲートアレイは銀塩ホログラムメモリ、ゲートアレイVLSI、レーザアレイより構成される。非結像方式のライターにより4つの回路を銀塩ホログラムメモリにプログラムし、その後、スタンドアロン状態で動的再構成の性能について評価した。記録した銀塩ホログラムメモリの写真を図7に示す。再構成時間は $3.4\mu s \sim 11.4\mu s$ であり、FPGA と比べて非常に高速な再構成が可能であることを実証した。この度は4つのコンテキストのみを実装したが、本銀塩ホログラムメモリには3000ものコンテキストが実装

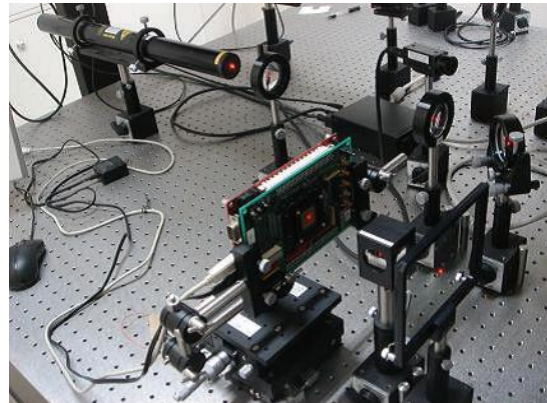
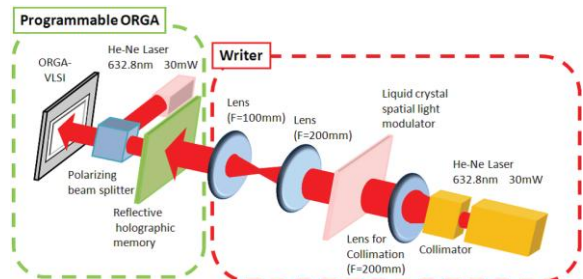


図6：光学系のブロック図と写真



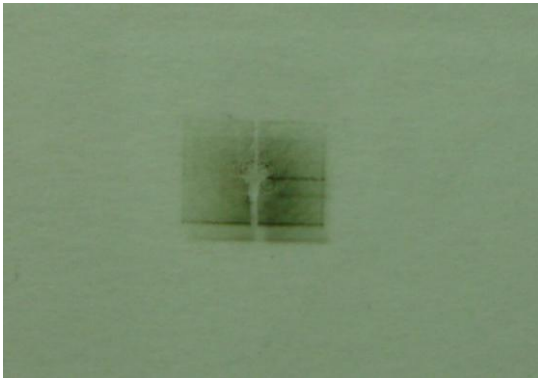


図 7:記録後の銀塩ホログラムメモリ

可能であり、既存のマルチコンテキストデバイスとは比較にならない非常に多くのコンテキストによる動的再構成が可能である。

## 5. 主な発表論文等

[学術雑誌] (計 1 件)

- [1] S. Kubota, **M. Watanabe**, "Programmable Optically Reconfigurable Gate Array Architecture and its writer," Applied Optics, Vol. 48, Issue 2, pp. 302-308, Jan., 2009.

[査読付き国際会議論文] (計 12 件)

- [1] **M. Watanabe**, "Novel dynamic module multiple redundancy for optically reconfigurable gate arrays," IEEE International Midwest Symposium on Circuits & Systems, Aug., 2011. 【招待講演】
- [2] S. Kubota, **M. Watanabe**, "A MEMS writer system embedded for a programmable optically reconfigurable gate array," International Workshop on Highly Efficient Accelerators and Reconfigurable Technologies, pp. 130-135, June, 2011.
- [3] S. Kubota, **M. Watanabe**, "Multi context programmable optically reconfigurable gate array using a silver-halide holographic memory," IEEE International Symposium on System Integration, pp. 431-435, Dec., 2010.
- [4] S. Kubota, **M. Watanabe**, "Programmable optically reconfigurable gate array using a silver-halide holographic memory including six configuration contexts," International Conference on Solid State Devices and Materials, pp. 67-68, Sep., 2010.

- [5] S. Kubota, **M. Watanabe**, "Influence Analysis of a Holographic Memory Window of a Programmable Optically Reconfigurable Gate Array," IEEE International Midwest Symposium on Circuits & Systems, pp. 913-916, Aug., 2010.
- [6] S. Kubota, **M. Watanabe**, "Programmable optically reconfigurable gate array using a silver-halide holographic memory," Optoelectronics and Communications Conference, pp. 370-371, July, 2010.
- [7] S. Kubota, **M. Watanabe**, "A lens-less imaging holographic memory writer system for a programmable optically reconfigurable gate array," International Conference on Emerging Trends in Electronic and Photonic Devices & Systems, pp. 115-118, Dec., 2009.
- [8] S. Kubota, **M. Watanabe**, "A multi context programmable optically reconfigurable gate array without a beam splitter," IEEE International Midwest Symposium on Circuits & Systems, pp. 971-974, Aug., 2009.
- [9] S. Kubota, **M. Watanabe**, "A multi context programmable optically reconfigurable gate array," International Conference on engineering of reconfigurable systems and algorithms, pp. 305-306, July, 2009.
- [10] S. Kubota, **M. Watanabe**, "A programmable dynamic optically reconfigurable gate array," IEEE Northeast Workshop on Circuits and Systems, pp. 323-326, June, 2009.
- [11] S. Kubota, **M. Watanabe**, "A nine context programmable optically reconfigurable gate array with semiconductor lasers," IEEE/ACM Great Lake Symposium on Very Large Scale Integrated circuits, pp. 269-273, May, 2009.
- [12] S. Kubota, **M. Watanabe**, "Programmable Optically Reconfigurable Gate Array Architecture using a PAL-SLM," IEEE International Symposium on System Integration, pp. 100-104, Dec., 2008.

【Best System Integration Award 受賞】

[学会発表] (計 14 件)

- [1] **M. Watanabe**, "Development of optically reconfigurable gate

- arrays,” International Symposium on Optical Memory, pp. 188-189, Oct., 2010. 【招待講演】
- [2] 渡邊, 「光再構成型ゲートアレイの応用」, リコンフィギャラブル研究会, 9月, 2010. 【招待講演】
- [3] 渡邊, 「高速動的再構成が可能な光再構成型ゲートアレイ」, レーザー学会学術講演会第 29 回年次大会, 1 月, 2009. 【招待講演】
- [4] 久保田, 渡邊, 「プログラマブル光再構成型ゲートアレイと DMD を用いたライター」, レーザー学会学術講演会第 31 回年次大会, 1 月, 2011.
- [5] 久保田, 渡邊, 「銀塩ホログラムを用いた 4 コンテキスト・プログラマブル光再構成型ゲートアレイ」, 平成 22 年度電気関係学会東海支部連合大会, CD-ROM, 8 月, 2010.
- [6] 久保田, 渡邊, 「銀塩ホログラムを用いたプログラマブル光再構成型ゲートアレイ」, 電子情報通信学会技術研究報告 (VLSI 設計技術研究会), vol. 109, no. 393, pp. 175-179, 1 月, 2010.
- [7] 久保田, 渡邊, 「プログラマブル光再構成型ゲートアレイのホログラム窓の影響解析」, 電子情報通信学会技術研究報告 (VLSI 設計技術研究会), Vol. 109, No. 315, pp. 101-105, 12 月, 2009.
- [8] 久保田, 渡邊, 「レンズ結像系を用いないプログラマブル光再構成型ゲートアレイ用ライター」, 第 53 回宇宙科学技術連合講演会, CDRom, 9 月, 2009.
- [9] 久保田, 渡邊, 「レンズ結像系を用いない 4 コンテキストプログラマブル光再構成型ゲートアレイ用ライター」, 電子情報通信学会技術研究報告 (リコンフィギャラブルシステム研究会), Vol. 109, no. 198, pp. 109-112, 9 月, 2009.
- [10] 久保田, 渡邊, 「斜め入射光源を用いたプログラマブル光再構成型ゲートアレイ」, LSI とシステムのワークショップ, pp. 289-291, 5 月, 2009.
- [11] 久保田, 渡邊, 「プログラマブル・ダイナミック光再構成型ゲートアレイ」, 第 56 回応用物理学関係連合講演会 講演予稿集, 筑波大学, 3 月, 2009.
- [12] 久保田, 渡邊, 「PAL-SLM を用いたプログラマブルな光再構成型ゲートアレイとライター」, 第 69 回応用物理学学会学術講演会 講演予稿集, p. 882, 9 月, 2008.
- [13] 久保田, 渡邊, 「PAL-SLM を用いたプログラマブルなマルチコンテキスト光再構成型ゲートアレイ」, 電子情報通信学会技術研究報告 (VLSI 設計技術研究会), vol. 108, no. 224, pp. 67-70, 9 月, 2008.

- [14] 久保田, 渡邊, 「9 コンテキスト・プログラマブル光再構成型ゲートアレイとライター」, 電子情報通信学会技術研究報告 (リコンフィギャラブルシステム研究会), vol. 108, no. 414, pp. 37-40, 1 月, 2008.

〔その他〕  
ホームページ等  
<http://www.ipc.shizuoka.ac.jp/~tmwatan/>

## 6. 研究組織

### (1) 研究代表者

渡邊 実 (Minoru Watanabe)  
静岡大学・工学部・准教授  
研究者番号 : 30325576

### (2) 研究分担者

無し

### (3) 連携研究者

無し