

機関番号：32678

研究種目：若手研究(B)

研究期間：2008 ～ 2010

課題番号：20760216

研究課題名(和文)

ナノ CMOS を用いた無線通信用アナログ・デジタル混載 LSI 設計技術の研究

研究課題名(英文)

Research on analog and digital mixed signal LSI for wireless communication

研究代表者

傘 昊 (SAN HAO)

東京都市大学・知識工学部・准教授

研究者番号：30400774

研究成果の概要(和文)：

無線通信機で用いられる複素信号処理できる AD(Analog-to-Digital)変換回路の開発を行った。より低消費電力で高精度の AD 変換が実現できる新たな回路構成手法を提案した。理論解析により提案手法の正当性を証明し、国際学会・学術論文誌の論文発表を行い、特許出願も行った。MATLAB と SPICE によりシミュレーションで提案手法の有効性を確認し、検証のために LSI チップの試作も行った。継続研究で研究成果を発展し、研究の完成度をあげたい。

研究成果の概要(英文)：

This research is about the development complex AD converter circuits for the applications to RF receivers in wireless communication systems. We proposed new architectures of AD converter, and the higher performance can be realized just by adding some passive capacitors and switches, the additional analog circuits composed of an operational amplifier is not necessary, and the performance of the AD converter can be effectively raised without additional power dissipation. MATLAB and SPICE simulation results show the effectiveness of the proposed architectures. LSI chips are also fabricated to confirm the validity of the proposed architectures.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2008 年度	1,100,000	330,000	1,430,000
2009 年度	1,400,000	420,000	1,820,000
2010 年度	800,000	240,000	1,040,000
年度			
年度			
総計	3,300,000	990,000	4,290,000

研究分野：電子回路・集積回路設計技術

科研費の分科・細目：電気電子工学・電子デバイス・電子機器

キーワード：回路設計, CAD, アナログ回路設計

## 1. 研究開始当初の背景

携帯電話・Bluetooth・無線 LAN 等の高機能化に伴い、高周波受信システムの複合化が要求される。無線通信機器には不可欠なアナログ・デジタル混載 LSI も大規模化・複合化を指向している。LSI 製造技術の微細化がナノ CMOS 世代に突入し、デジタル回路は低消費

電力化・高集積化・低コストの恩恵を受けるが、アナログ回路は微細化に伴う素子ばらつき増大と電源電圧低下のため、デジタル回路ほど恩恵を受けない。アナログ・デジタル混載する LSI の実現では、依然として沢山の学術課題が残されている。ナノメータ CMOS を用いた、無線通信用アナログ・デジタル混載

LSI が実現できれば、(1)通信処理 LSI の高集積化が実現でき、小型で高速・多機能な無線通信が可能；(2)低電源電圧・低消費電力での無線通信が可能；(3)無線通信機器の低コスト化が実現でき、ユキピタネットワーク実現が可能等、学術、社会への影響は計り知れない。ナノ CMOS を用いたアナログ・デジタル混載 LSI 実現においては、微細 CMOS の固有問題である素子性能劣化(性能バラツキ)と低電源電圧の制限により、搭載するアナログ回路の精度確保は限界になってきている。低電源電圧で動作可能、ナノ CMOS のアナログ・デジタル混載 LSI 設計は、無線通信システムへの応用だけでなく、半導体産業的にも大きな課題である。

## 2. 研究の目的

ナノ CMOS を用いたアナログ・デジタル混載 LSI 設計に関する基礎理論を解明し、無線通信システムへの応用を提案する。従来の無線受信回路で用いた信号処理手法ではなく、複素信号領域でアナログ・デジタル変換(以下を「複素 AD 変換」と呼ぶ)に関する複素信号処理の基礎理論を解明し、ナノ CMOS に適した混載 LSI 回路の実現手法を提案する。

## 3. 研究の方法

本研究ではシステムの観点から、低電源電圧で AD 変換回路の高精度の限界を追求し、複素 AD 変換器内部 ADC/DAC はマルチビット構成の前提で研究を進め、新しい複素アナログ・フィルタの構成、内部 ADC/DAC の実現手法、デジタル校正アルゴリズムとその実現手法を提案していく。新しい複素 AD 変換回路の開発を通して、ナノ CMOS を用いたアナログ・デジタル混載 LSI の設計手法と設計理論の確立を目指し、シミュレーション及び実際のハードウェア(カスタム LSI チップ)による実験でその正当性を検証していく。

## 4. 研究成果

無線通信システム受信回路の基本構成およびそのアプリケーションに適した信号処理手法、回路実現の可能性を総合的に考慮し、複素  $\Delta \Sigma$  ADC の開発を行った。特に高精度と低消費電力の AD 変換器を実現するため、図 1 に示すフィードフォワード  $\Delta \Sigma$  AD 型の変調器構成を採用し、さらなる構成改良を行った。

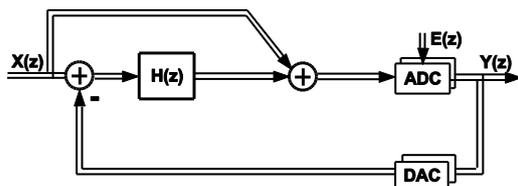


図 1 複素  $\Delta \Sigma$  AD 変換回路

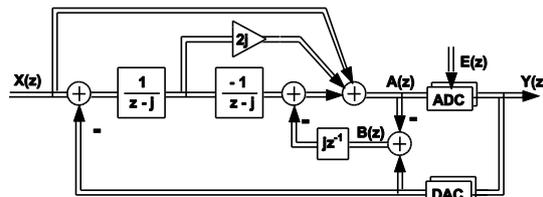


図 2 ノイズ結合構成含む複素  $\Delta \Sigma$  AD 変換回路

(1). 複素ノイズ結合構成による AD 変換精度向上手法の提案

より効率的に高精度の AD 変換を実現できる複素のノイズ結合構成を新たに提案した(図 2)。従来式の複素変調器の後段にエラー・フィードバック経路を追加し、二つ内部 ADC の量子化ノイズを複素的に結合させ、再び ADC 回路の入力端へ注入することで、消費電力の大きいオペアンプ回路を追加せず、変調器の次数の増加を実現できた。その改善効果は図 3 に示すように、同じ OSR(オーバーサンプリング・レシオ)条件で、従来式構成に比べ、提案構成のほうは、より高精度(高い SQNDR 値)を達成することができる。

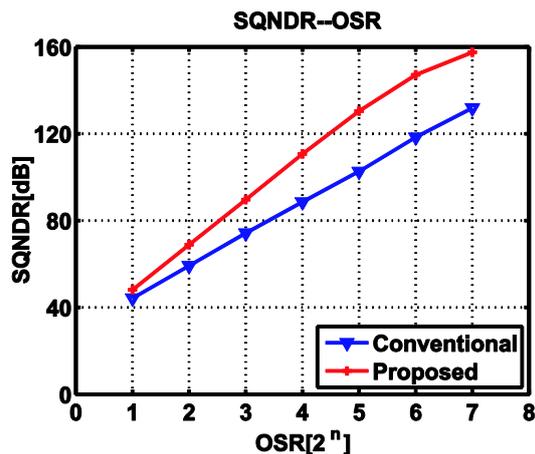


図 3 提案する構成の SQNDR 改善効果

(2). 世界初であるノイズ結合によるイメージ信号除去手法の提案

無線通信において、複素(I と Q)信号処理を行うため、I, Q 信号経路間のミスマッチにより、イメージ信号が生じてしまい、AD 変換回路の性能を大きく劣化させてしまう。従来式構成では、高次の変調器を用いて、イメージ信号の帯域にゼロ点を追加し、イメージ信号の影響を軽減する手法は採用されたが、高次変調器を実現するには、消費電力の大きいオペアンプを使用するので、消費電力が増加してしまう問題がある。この問題を解決するため、図 4 で示すノイズ結合によるイメージ信号除去手法を提案した。オペアンプを追加せず、受動回路素子だけでイメージ信号による性能劣化を低減でき、より低消費電力で

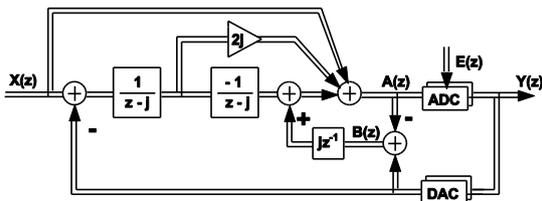


図4 ノイズ結合によるイメージ除去機能を含む  $\Delta \Sigma$  AD 変換回路

高精度の複素 AD 変換を実現できる可能性を提供した. その改善効果は図5で示すように, I, Q 経路間のミスマッチの影響により, AD 変換の性能が大きく劣化するが, 提案手法ではその性能劣化は大きく改善できたことが確認できる. 提案した回路構成とその実現手法の特許出願を行った.

(3) 提案手法の実現回路のLSIチップ試作を行い, 各要素回路の動作と性能確認を行った. 今後, 半導体デバイスの微細化に伴い, 提案手法を用いた回路のさらなる高速動作が可能となり, 消費電力削減の効果はもっと顕著になることが期待できる.

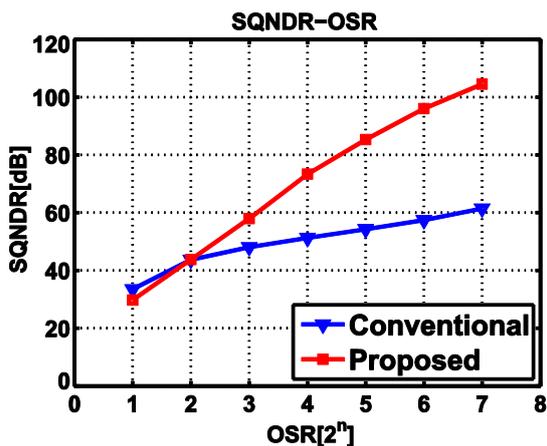


図5 提案するイメージ除去構成による SQNDR 改善効果

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 9 件)

- ① 小川智彦, 松浦達治, 小林春夫, 高井伸和, 堀田正生, 傘昊, 他 3 名, “逐次比較近似 ADC コンパレータ・オフセット影響の冗長アルゴリズムによるデジタル補正技術,” 電子情報通信学会論文誌 C Vol. J94-C, No. 3, pp. 68-78, 2011. 査読有.
- ② M. Hotta, M. Kawakami, H. Kobayashi, H. San, 他 5 名, “SAR ADC Architecture

with Digital Error Correction,” IEEJ Transactions on Electrical and Electronic Engineering, Vol. 5, no. 6, pp. 651-659, 2010. 査読有.

- ③ H. San and H. Kobayashi, “Noise-coupled Image Rejection Architecture of Complex Bandpass  $\Delta \Sigma$  AD Modulator,” IEICE Trans on Fundamentals of Electronics, Communications and Computer Sciences, vol. E93-A, no. 2, pp. 390-394, 2010. 査読有.
- ④ T. Ogawa, H. Kobayashi, Y. Takahashi, N. Takai, M. Hotta, H. San, 他 4 名, “SAR ADC Algorithm with Redundancy and Digital Error Correction,” IEICE Trans on Fundamentals of Electronics, Communications and Computer Sciences, vol. E93-A, no. 2, pp. 415-423, 2010. 査読有.
- ⑤ 林海軍, 田辺朋之, 元澤篤史, ロレバ・パスカル, 飯塚邦彦, 小林春夫, 傘昊, 高井伸和, “連続時間バンドパス  $\Delta \Sigma$  AD 変調器の Q 値とループ遅延の影響,” 電子情報通信学会論文誌 A, Vol. J93-A, No. 2, pp. 107-118, 2010 年. 査読有.
- ⑥ H. San, et, al., “Noise-Coupled  $\Delta \Sigma$  AD Modulator with Shared OP-Amp,” 電気学会論文誌 C (電子・情報・システム部門誌), vol. 129-C, No. 12, pp. 2167-2173, 2009 年. 査読有.
- ⑦ 林海軍, 田邊朋之, 傘昊, 小林春夫, “インバータタイプ Gm-C バンドパスフィルタの解析と設計,” 電気学会論文誌 C (電子・情報・システム部門誌), Vol. 129-C, No. 8, pp. 1483-1489, 2009 年. 査読有.
- ⑧ H. San, and H. Kobayashi, “Cross-Noise-Coupled Architecture of Complex Bandpass  $\Delta \Sigma$  AD Modulator,” IEICE Trans on Fundamentals of Electronics, Communications and Computer Sciences, vol. E92-A, no. 4, pp. 998-1003, 2009. 査読有.
- ⑨ H. San, et, al., “Novel Architecture of Feedforward Second-Order Multibit  $\Delta \Sigma$  AD Modulator,” IEICE Trans on Fundamentals of Electronics, Communications and Computer Sciences, vol. E91-A, no. 4, pp. 965-970, 2008. 査読有.

[学会発表] (計 23 件)

- ① 木村聡志, 堀田正生, 傘昊, “センサネット用データ・アキュジション・システムの検討,” 電子情報通信学会 2011 総会大会, 2010 年 3 月 16 日, 東京.

- ② T. Ogawa, H. Kobayashi, N. Takai, M. Hotta, H. San, 他 4 名, “Non-binary SAR ADC with Digital Error Correction for Low Power Applications,” 2010 IEEE Asia Pacific Conference on Circuits and Systems, 2010 年 12 月 2 日, Kuala Lumpur, Malaysia.
- ③ T. Shimizu, H. San, M. Hotta, “Large Input-Scale Delta-Sigma AD Modulator with Error Feedforward Architecture,” 電子情報通信学会 第 23 回回路とシステム軽井沢ワークショップ, 2010 年 4 月 20 日, 軽井沢.
- ④ T. Yamada, H. Konagaya, H. San, H. Kobayashi, “Sturdy-MASH-type  $\Delta \Sigma$  AD Modulator with Wide Dynamic Range,” 電子情報通信学会 集積回路研究会, 2009 年 12 月 15 日, 静岡大学 (浜松).
- ⑤ 小川智彦, 松浦達治, 小林春夫, 高井伸和, 堀田正生, 傘 昊, “冗長アルゴリズム逐次比較近似 ADC でのコンパレータ・オフセットのデジタル補正技術,” 電子情報通信学会 集積回路研究会, 2009 年 12 月 15 日, 静岡大学 (浜松).
- ⑥ H. Lin, A. Motozawa, P. LoRe, K. Iizuka, H. Kobayashi, H. San, N. Takai, “Design of SAR ADC with Digital Error Correction using Three Comparators,” 電子情報通信学会 集積回路研究会, 2009 年 12 月 15 日, 静岡大学 (浜松).
- ⑦ M. Kawakami, N. Kawasaki, M. Hotta, H. San, H. Kobayashi, “Design of SAR ADC with Digital Error Correction using Three Comparators,” 2009 IEEJ International Analog VLSI Workshop, 2009 年 11 月 9 日, ChiangMai, Thailand.
- ⑧ H. Lin, T. Tanabe, A. Motozawa, P. Lo Re, K. Iizuka, H. Kobayashi, H. San, N. Takai, “Q Factor and Loop Delay Effects Consideration for a Continuous-Time  $\Delta \Sigma$  AD Modulator,” 2009 IEEJ International Analog VLSI Workshop, 2009 年 11 月 9 日, ChiangMai, Thailand.
- ⑨ H. Konagaya, T. Yamada, H. San, H. Kobayashi, “Novel MASH Architecture of  $\Delta \Sigma$  AD Modulator,” 2009 IEEJ International Analog VLSI Workshop, 2009 年 11 月 9 日, ChiangMai, Thailand.
- ⑩ H. Lin, A. Motozawa, P. Lo Re, K. Iizuka, H. Kobayashi, H. San, “Study of Q Factor and Loop Delay Effects of a Continuous-Time  $\Delta \Sigma$  AD Modulator,” The IEEE 8th International Conference on ASIC, 2009 年 10 月 21 日, Changsha, China.
- ⑪ H. San and H. Kobayashi, “Complex Bandpass  $\Delta \Sigma$  AD Modulator with Noise-coupled Image Rejection,” 52nd IEEE International Midwest Symposium on Circuits and Systems, 2009 年 8 月 4 日, Cancun, Mexico.
- ⑫ 林海軍, 田辺朋之, 傘 昊, 小林春夫, “インバータタイプ Gm-C バンドパスフィルタの解析と設計,” 第 22 回回路とシステム軽井沢ワークショップ, 2009 年 4 月 21 日, 軽井沢.
- ⑬ 林海軍, 田辺朋之, 元澤篤史, ロレパスカル, 飯塚邦彦, 小林春夫, 傘 昊, 高井伸和, “連続時間 BP  $\Delta \Sigma$  AD 変調器の Q 値とループ遅延の影響,” 第 22 回回路とシステム軽井沢ワークショップ, 2009 年 4 月 20 日, 軽井沢.
- ⑭ 小川智彦, 小林春夫, 堀田正生, 高橋洋介, 傘 昊, 高井伸和, “SAR ADC Algorithm with Redundancy and Digital Error Correction,” 第 22 回回路とシステム軽井沢ワークショップ, 2009 年 4 月 20 日, 軽井沢.
- ⑮ H. Konagaya, H. Lin, H. San, 他 5 名, “Delta-Sigma AD Modulator for Low Power Application,” 2008 IEEE Asia Pacific Conference on Circuits and Systems, 2008 年 12 月 3 日, Macao, China.
- ⑯ T. Ogawa, H. Kobayashi, M. Hotta, Y. Takahashi, H. San, N. Takai, “SAR ADC Algorithm with Redundancy,” 2008 IEEE Asia Pacific Conference on Circuits and Systems, 2008 年 12 月 1 日, Macao, China.
- ⑰ H. San and H. Kobayashi, “Complex Bandpass  $\Delta \Sigma$  AD Modulator with Noise-coupled Architecture,” The 51th IEEE International Midwest Symposium on Circuits and Systems, 2008 年 8 月 12 日, Knoxville, USA.
- ⑱ H. Lin, T. Tanabe, A. Motozawa, H. Kobayashi, H. San, N. Takai, “Design and Analysis of Low Power Inverter-Type Gm-C Bandpass Filter,” 2008 IEEJ International Analog VLSI Workshop, 2008 年 8 月 2 日, Istanbul, Turkey.
- ⑲ 小長谷 肇, 傘 昊, 小林 春夫, 安藤和正, 吉田 博史, 村山 知支人, 西田 幸弘, “ノイズ結合型フィードフォワード  $\Delta \Sigma$  AD 変調器の提案,” 電子情報通信学会 第 21 回回路とシステム軽井沢ワークショップ, 2008 年 4 月 21 日, 軽井沢.
- ⑳ 傘 昊, 小林 春夫, “ノイズ結合型複素バンドパス  $\Delta \Sigma$  AD 変調器,” 電子情報通信学会 第 21 回回路とシステム軽井沢ワークショップ, 2008 年 4 月 21 日, 軽井沢.

〔図書〕（計 0 件）

〔産業財産権〕

○出願状況（計 2 件）

名称：複素バンドパス $\Delta\Sigma$ AD変調器及びデジタル無線受信機

発明者：傘昊，小林春夫

権利者：群馬大学

番号：特許出願 2009-50714.

出願年月日：2009年03月04日

国内外の別：国内

名称：複素バンドパス $\Delta\Sigma$ AD変調器及びデジタル無線受信機

発明者：傘昊，小林春夫

権利者：群馬大学

種類：PCT

番号：JP2010/052873

出願年月日：2010年2月24日

国内外の別：国外

○取得状況（計 0 件）

〔その他〕

ホームページ等

<http://www.risys.gl.tcu.ac.jp/Main.php?action=01&type=detail&tchCd=5001801>

## 6. 研究組織

### (1) 研究代表者

傘 昊 (HAO SAN)

東京都市大学・知識工学部・准教授

研究者番号：30400774