科学研究費助成事業研究成果報告書



令和 5 年 6 月 4 日現在

機関番号: 12701

研究種目: 基盤研究(B)(一般)

研究期間: 2020 ~ 2022

課題番号: 20H02126

研究課題名(和文)電磁ノイズを発生しないパワーエレクトロニクス基盤技術の創生

研究課題名(英文)Creation of Fundamental Technology for Noise-Free Power Electronics

研究代表者

小原 秀嶺 (Obara, Hidemine)

横浜国立大学・大学院工学研究院・准教授

研究者番号:50772787

交付決定額(研究期間全体):(直接経費) 13,700,000円

研究成果の概要(和文):本研究は,電磁ノイズや高調波といった電力変換器が発生する広義のノイズの問題を対症療法的ではなく本質的なアプローチで解決することを目指し,高効率かつノイズフリーを実現する新しい電力変換方式の基盤技術創生に取り組んだ。パワー半導体デバイスのスイッチング動作を行わずに高効率とノイズフリーを実現する電力変換回路方式としてマルチレベルリニアアンプの概念を提案し,基本となる3つの回路方式と応用回路方式について動作特性をまとめ,実験実証を行った。さらに,高効率化のための多数のパワーデバイスの実装方法として半導体1チップへの集積化を試み,8つのMOSFETを1チップに実装した5レベルインバータを実証した。

研究成果の学術的意義や社会的意義 高度な電力変換を行うインバータ等の電力変換装置は,現代の高度電力化社会に必要不可欠なものとして重要な 役割を担っている。パワー半導体デバイスや回路技術の発展により,今や電力変換回路の効率は95%以上が当た り前となっているが,このような高効率化のためにはパワー半導体デバイスを高速にスイッチング動作させる必 要があり,近年のSiCやGaNといった高速動作可能なデバイスの登場も相まって電磁ノイズの問題が顕在化してい る。本研究成果は,このような電磁ノイズの問題を根本的に解決し,周囲の機器への悪影響や大きなノイズフィ ルタに頼らない低コストの電力変換装置の実現に貢献することが期待される。

研究成果の概要(英文): This research aims to solve the problem of noise generated by power converters such as electromagnetic interference and harmonics with a fundamental approach rather than a symptomatic approach. The concept of a multi-level linear amplifier has been proposed as a new power conversion principle and circuits that achieve high efficiency and noise-free without switching operation of power semiconductor devices. Operation characteristics of three basic topologies and advanced topologies have been analyzed and summarized, and they were experimentally verified in laboratory prototypes. Furthermore, as an implementation method for a large number of power devices to achieve higher efficiency in the multilevel converters, a monolithic IC consisting of eight MOSFETs was designed and developed. A 5-level inverter using the prototype IC with eight MOSFETs has been experimentally verified.

研究分野: パワーエレクトロニクス

キーワード: パワーエレクトロニクス マルチレベルリニアアンプ マルチレベルコンバータ 電磁ノイズ 高効率 モジュラーカスケードリニアアンプ (MCLA) フライングキャパシタリニアアンプ (FCLA) ダイオードクランプリニアアンプ (DCLA)

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等に ついては、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

1.研究開始当初の背景

電気自動車や鉄道といった輸送機関,太陽光発電や風力発電などの系統連系,エアコンや LED 照明などの家電,大小様々な産業機械などにおいて,高度な電力変換を行うインバータ等の電力変換器は,現代の高度電力化社会に必要不可欠なものとして重要な役割を担っている。電力変換器がこのように普及した最も大きな原因の一つは,高い変換効率の達成によるものである。パワー半導体デバイスのオン,オフ動作(スイッチング動作)のみを用いることで,原理的には電圧と電流の積である素子損失が常にゼロとなる。実際の半導体デバイスはオン,オフの切り替わりに有限の時間がかかり,オン時の抵抗分も排除しきれないが,近年のパワー半導体デバイスの高性能化により,今やインバータの変換効率は95%以上が当たり前である。しかしながら,現在の電力変換器の特性が必要十分な水準に達しているかというと必ずしもそうとは言えない。特に,スイッチング動作と回路内の寄生成分に起因して発生してしまう電磁ノイズに関しては,本質的な解決が図られておらず,対症療法的にノイズフィルタを接続して,なんとか基準を満たすように抑圧しているのが現実である。本研究は,今後の電力変換器のますますの普及と応用範囲の拡大を見据え,これまであまり取り組まれて来なかった電磁ノイズや高調波といった電力変換器が発生する広義のノイズの問題を対症療法的ではなく,本質的なアプローチで解決することを目指すものである。

2. 研究の目的

本研究は、これまで研究代表者が取り組んできた「スイッチング動作を行わない高効率かつ電磁ノイズレスの電力変換技術」を基に、標準回路方式を提案、実証し、本質的に電磁ノイズを発生しない新しいパワーエレクトロニクス分野の基盤技術を創生しようとするものである。本質的に電磁ノイズを発生しないパワーエレクトロニクスを実現し得る電力変換回路方式として、以下の2通りが考えられる。

(1) マルチレベル電力変換器

原理的に高効率な電力変換器の内部を低電圧のスイッチング動作のみで実現することによって電磁ノイズを低減する回路方式

(2) マルチレベルリニアアンプ

原理的に電磁ノイズを発生しないリニアアンプの内部を低電圧の線形動作のみで実現する ことによって効率を高める回路方式

表 1 にこれらの比較を示す。(1)マルチレベル電力変換器 (以下,ML電力変換器)は,回路内に入力電圧よりも低い複数の直流電圧を保持し,それらの組み合わせによって複数の電圧値を出力することのできる電力変換器で,用いるパワー半導体デバイスの数(出力レベル数)を増や

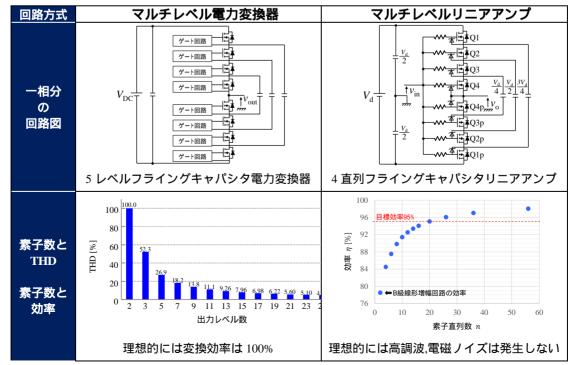


表 1 マルチレベル電力変換器とマルチレベルリニアアンプとの比較

すほど素子一つ当たりに印加される電圧を低くすることが出来る。その結果,ノイズや出力高調波を通常の電力変換器(2 レベルに相当)に比べて低減することが出来る。今日のパワーエレクトロニクスの常識に従ってスイッチング動作を用いているため,変換効率は理想的には 100%であり,原理的に,ノイズや高調波が発生してしまうが,出力レベル数を増やすほどこれらを低減することが出来る。出力電圧の全高調波ひずみ率 (THD)は,表 1 左下の図のように求めることができ,究極的には,出力レベル数を無限大にすると THD が 0 となり,高調波や電磁ノイズを発生しない電力変換器を実現することができる。

他方,(2)マルチレベルリニアアンプ(以下,MLLA)は,ML電力変換器と同様に,回路内に入力電圧よりも低い複数の直流電圧を保持し,オンとオフの中間の領域で線形動作するパワー半導体デバイスの印加電圧を低減することで,通常のリニアアンプの短所である効率を改善することのできる電力変換回路方式である。スイッチング動作を用いないため,理想的にはノイズや高調波は発生しない。一方,線形動作により損失は発生してしまうが,表1右下の図のように素子直列数を増やすほど効率を高めることができる。究極的には,素子直列数を無限大にすると効率を100%にすることができる。

以上のように,電力変換方式の原理を突き詰めると,デバイス数を増やすほど,ML電力変換器は,スイッチング動作の方面から「高効率で電磁ノイズを発生しない電力変換器」に近づき,MLLAは,線形動作の方面から「電磁ノイズを発生しない高効率な電力変換器」に近づく。このように,2方式は,電力変換の原理として対極的な特性を有しているが,デバイス数(出力レベル数もしくは直列素子数)を飛躍的に増やすことで,効率100%かつノイズフリーの同じ極限に帰着する。本研究では,このアナロジーを体系立て,電力変換器の効率とノイズの関係を任意に設計できるようにし,最終的にノイズフリーかつ高効率な電力変換を実現することを目指す。

3.研究の方法

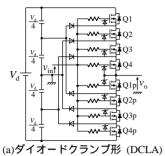
(1)ML 電力変換器については、申請者を含め、これまで多くの研究者が研究に取り組んでおり、一電力変換回路方式としてある程度成熟した技術となっている。しかしながら、本研究で目指す電磁ノイズを発生しない電力変換器を実現するためには、レベル数を飛躍的に増やす必要があり、膨大な数のパワー半導体デバイスを現実的に実装するためには集積回路技術の導入が必要不可欠である。本研究では、弱電の分野では常識となっている IC や LSI といった 1 つの半導体チップ上に多数の半導体デバイスを実装する技術を電力が 2 桁以上大きなパワー半導体デバイスの世界へ適用することに挑む。これにより、多レベルの電力変換回路を半導体 1 チップ上に実装する。一方、(2)MLLA については、申請者のこれまでの研究を除けば先行研究はほとんど無く、各回路方式の動作解析、実験実証を進め、設計論の確立を目指す。

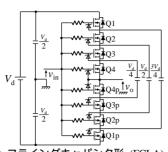
4. 研究成果

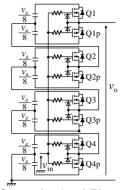
これまで広く研究され明らかになっている ML 電力変換器の基本 3 回路方式を基にし,図 1 のダイオードクランプリニアアンプ (DCLA), フライングキャパシタリニアアンプ (FCLA), モジュラーカスケードリニアアンプ (MCLA) の 3 回路方式が MLLA の動作の基本となることを明らかにした。DCLA は,2007 年に提案された方式であるが,申請者の提案した FCLA および MCLA が同様のメカニズムで線形動作時の損失を低減できることから,これらを基本 3 回路方式として定義した。これらの回路動作は,図 2 の試作回路において実証している。3 回路方式は同様の損失低減メカニズムで動作するが,図 3 のように各 MOSFET の動作が異なり回路全体としての動作特性も異なるため,動作解析を行い,それぞれの得失を明らかにした。

さらに,これらの基本3回路を基にして多数の応用回路が成立することが分かり,その中の一回路方式として,MCLAを基にした応用回路を提案,実証した。これは,従来のB級線形増幅回路を1モジュールとして複数カスケード接続した方式であり,動作特性の自由度が高いことから,現在のところ最も高い効率を実現できる回路方式である。さらに,各B級線形増幅回路の直流側電圧を不均等にすることで,素子数を増やすことなく高効率化が可能であることが分かり,効率の変調率依存性,負荷力率依存性を定量的に明らかにした。

他方,ML 電力変換器としては,多数のパワーデバイスで構成される主回路を 1 チップ IC 化するため,その仕様について検討を行い,5 レベルインバータを構成する 8 つの Si-MOSFET を半導体 1 チップ IC で実現した。図 4 (a) が開発した試作チップであり,最大直流入力 200V,チップサイズ 4×4 mm の仕様で設計試作した。この試作チップを図 4 (b) の専用開発した QFN パッケージに実装し,さらにそれを図 4 (c) のように回路基板に実装することで 5 レベルフライングキャパシタインバータを実現した。効率向上や放熱性能に課題があることが分かったが,直流入力電圧 180V,出力交流電流 1A で所期の動作を実証し,将来的に半導体の量産効果を利用して低コストで使用する素子数を増やせる見込みを得た。本チップは,ゲート回路の構成を変更することで MLLA としても動作可能であり,また複数チップを使用することでレベル数を増やすこともできるため,様々な仕様の ML 電力変換器や MLLA を実現できる見込みである。以上より,ノイズフリーと高効率を同時に実現する電力変換技術の基礎を構築した。







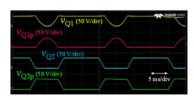
オードクランプ形 (DCLA) (b) フライングキャパシタ形 (FCLA) (c)モジュラーカスケード形(MCLA) 図 1 マルチレベルリニアアンプの基本回路方式

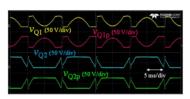


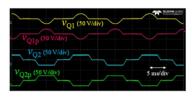




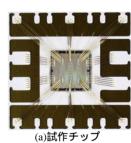
(a)ダイオードクランプ形 (DCLA) (b) フライングキャパシタ形 (FCLA) (c)モジュラーカスケード形(MCLA) 図 2 マルチレベルリニアアンプ基本3方式の試作回路

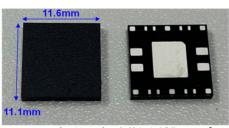






(a)ダイオードクランプ形 (DCLA) (b) フライングキャパシタ形 (FCLA) (c)モジュラーカスケード形(MCLA) 図 3 MLLA基本3方式の実験波形 (2組のMOSFETペアのD-S間電圧)







(a)試作チップ (b)QFNパッケージに実装した試作チップ (c)試作チップを用いたインバータ 図 4 8つのMOSFETで構成される集積化5レベルインバータの試作チップと回路実装

5 . 主な発表論文等

〔雑誌論文〕 計4件(うち査読付論文 4件/うち国際共著 0件/うちオープンアクセス 4件)

1. 著者名 Miguchi Yasuhiko、Setiadi Hadi、Nasu Yoshiki、Obara Hidemine、Kawamura Atsuo 2. 論文標題 Control Scheme for Leading Power Factor Operation of Single-Phase Grid-Connected Inverter Using an Unfolding Circuit 3. 雑誌名 IEEE Open Journal of Power Electronics	4 . 巻 3 5 . 発行年 2022年
2.論文標題 Control Scheme for Leading Power Factor Operation of Single-Phase Grid-Connected Inverter Using an Unfolding Circuit 3.雑誌名	5.発行年
Control Scheme for Leading Power Factor Operation of Single-Phase Grid-Connected Inverter Using an Unfolding Circuit 3.雑誌名	
Control Scheme for Leading Power Factor Operation of Single-Phase Grid-Connected Inverter Using an Unfolding Circuit 3.雑誌名	
3 . 雑誌名	
	6 見知に見後の事
TELE Open Journal of Fower Electronics	6.最初と最後の頁 468~480
掲載論文のDOI(デジタルオブジェクト識別子)	査読の有無
10.1109/0JPEL.2022.3190559	有
オープンアクセス	国際共著
オープンアクセスとしている(また、その予定である)	- -
4 *************************************	
1 . 著者名 Obara Hidemine、Ohno Tatsuki、Kawamura Atsuo	4 . 巻 9
2.論文標題	5 . 発行年
Systematization of a Multilevel-Topology-Based Linear Amplifier Family for Noiseless DC?AC Power Conversion	2021年
3.雑誌名	6.最初と最後の頁
IEEE Access	159627 ~ 159639
掲載論文のDOI(デジタルオブジェクト識別子)	
5年に開文のDOT (デンタルオフシェクト試別子) 10.1109/ACCESS.2021.3130681	自読の有無有
オープンアクセス	国際共著
オープンアクセスとしている(また、その予定である)	-
1 . 著者名	4 . 巻
Setiadi Hadi, Obara Hidemine	11
2 . 論文標題 Multilevel Cascaded H-Bridge Linear Amplifier with Unequal DC Capacitor Voltages Using a DC Voltage Source	5 . 発行年 2022年
	6 見知と見後の百
3 .雑誌名 IEEJ Journal of Industry Applications	6.最初と最後の頁 522~530
 掲載論文のDOI(デジタルオブジェクト識別子)	李詩の右無
6載論文のDOT(テンタルオプシェクト誠別子) 10.1541/ieejjia.21011915	査読の有無 有
オープンアクセス オープンアクセスとしている(また、その予定である)	国際共著
1 . 著者名 Obara Hidemine、Ohno Tatsuki、Katayama Masaya、Kawamura Atsuo	4.巻 ⁵⁷
2 *A-LIEUE	- 2V/
2 .論文標題 Flying-Capacitor Linear Amplifier With Capacitor Voltage Balancing for High-Efficiency and Low Distortion	5 . 発行年 2021年
	6.最初と最後の頁 614~627
3.雜誌台 IEEE Transactions on Industry Applications	017 021
IEEE Transactions on Industry Applications	
3.雑誌名 IEEE Transactions on Industry Applications 掲載論文のDOI(デジタルオブジェクト識別子) 10.1109/TIA.2020.3034560	査読の有無 有

〔学会発表〕 計5件(うち招待講演 0件/うち国際学会 3件)
1 . 発表者名 Hidemine Obara and Keiichi Matsushima
2 . 発表標題 Efficiency Improvement of Flying-Capacitor Linear Amplifier by Unequal Capacitor Voltage Ratio
3 . 学会等名 International Power Electronics Conference 2022 (IPEC-Himeji 2022 -ECCE Asia-)(国際学会)
4 . 発表年 2022年
1 . 発表者名 Hidemine Obara
2 . 発表標題 Development of a Monolithic Five-Level Flying Capacitor Converter with Extendability for the Number of Levels
3.学会等名 International Conference on Power Electronics - ECCE Asia (ICPE 2023-ECCE Asia)(国際学会)
4 . 発表年 2023年
1 . 発表者名 Hidemine Obara and Keiichi Matsushima
2 . 発表標題 A Study on Flying Capacitor Linear Amplifier Configured by Only N-channel MOSFETs
3.学会等名 IEEE International Future Energy Electronics Conference (IFEEC 2021)(国際学会)
4 . 発表年 2021年
1.発表者名 松島敬一,Hadi Setiadi,小原秀嶺
2.発表標題 フライングキャパシタ線形増幅回路における不均等なキャパシタ電圧比を用いた高効率化

3 . 学会等名

4.発表年 2021年

電気学会半導体電力変換/モータドライブ合同研究会

1.発表者名
Setiadi Hadi , 小原秀嶺 , 河村篤男
2.発表標題
2.光衣病應 Study on Advanced Modular Cascaded Linear Amplifier with Unequal Capacitor Voltages of H-bridge Cells
Study of Advanced woddian cascaded Effect Ampriller with onequal capacitor vortages of in-bridge certs
3.学会等名
電気学会,電力技術/電力系統技術/半導体電力変換合同研究会
4.発表年
2021年
〔図書〕 計0件
〔図書〕 計0件
〔産業財産権〕
()
〔その他〕
横浜国立大学・小原研究室
https://obalab.ynu.ac.jp/
1

6 . 研究組織

_6	. 研究組織		
	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
	藤本 康孝	横浜国立大学・大学院工学研究院・教授	
研究分担者	(Fujimoto Yasutaka)		
	(60313475)	(12701)	
	河村 篤男	横浜国立大学・大学院工学研究院・名誉教授	
研究分担者	(Kawamura Atsuo)		
	(80186139)	(12701)	
研究分担者	下野 誠通 (Shimono Tomoyuki)	横浜国立大学・大学院工学研究院・准教授	
	(90513292)	(12701)	

7.科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------