

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成24年5月22日現在

機関番号：12201
 研究種目：基盤研究（C）
 研究期間：2009～2011
 課題番号：21500050
 研究課題名（和文） ループパスの実行時挙動に基づいた並列化を行う動的最適化システムの研究
 研究課題名（英文） Dynamic Selection of Speculative Threads Based on Executed Loop Paths

研究代表者
 馬場 敬信 (BABA TAKANOBU)
 宇都宮大学・大学院工学研究科・教授
 研究者番号：70092616

研究成果の概要（和文）：本研究は、マルチコアプロセッサの並列性を活用して逐次コードの高速化を図るものである。このため、実行時間の多くを占めるループに着目し、ループ内の実行経路が1-2本のパスに偏る事実を確認して、2パスに限定した投機的マルチスレッド実行モデルを確立した。さらに、最頻2パスが実行時に変動することを明らかにし、この変動に追隨して投機スレッドを切替えることによりさらなる高性能化の可能性があることを明らかにし、実験的な見積りにより最大1.8倍の性能向上が達成可能であることを示した。

研究成果の概要（英文）： Speculative multithreading is one of the most hopeful methods for speeding up the execution of programs in multicore systems. Based on our observation that only one or two paths are executed frequently in hot loops, we have established the two-path limited speculation method that speculates only the most frequent two paths based on path profiling of the whole program execution. To further improve the performance of this method, we have proposed a dynamic optimization system that changes speculative threads based on the ‘phased behavior’ in program execution. Our preliminary estimation results show that the dynamic optimization method performs 1.8 times speedup at the maximum.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2009年度	1,400,000	420,000	1,820,000
2010年度	1,300,000	390,000	1,690,000
2011年度	800,000	240,000	1,040,000
総計	3,500,000	1,050,000	4,550,000

研究分野：総合領域

科研費の分科・細目：情報学、計算機システム・ネットワーク

キーワード：マルチコア、動的最適化、投機的スレッド

1. 研究開始当初の背景

マルチコアプロセッサが一般に普及するとともに、その並列性を有効活用して逐次コードの高性能化を図る研究が広く行われている。我々はプログラムの実行時の挙動に関する基礎研究を行なうとともに、実行パス情報を活用した逐次コ

ードの並列化による高性能化について研究を進め、ホットループ内の実行パスのうち8割以上がわずかに上位1~2本のパス(以降、ホットなループパス)によって占められることに着目し、2パス限定投機実行モデルを確立した。本研究により、テスト実行の結果をコード変換に活用するフィー

ドバック最適化により、対象ループ部分の 1.4～2.9 倍の高性能化が達成できることなどを明らかにした。

しかしながら、フィードバック最適化がテスト実行の結果を活用してコンパイル時に静的最適化を施すものであるため、以下のような限界があることを、我々はベンチマークプログラムを用いて実験的に検証した。

(1) 入力データによる変動

実行時に、テスト実行と異なるデータセットを入力とした場合にホットループの順位とホットループ内のパスの順位が変動すること

(2) プログラムの実行局面による変動

プログラムの実行が進むにつれて、ホットループが変わり、また同一ホットループ内のパスの順位が変動すること

これらの変動に追従して最適化を図るには、動的最適化が必須となる。

2. 研究の目的

1. に述べた背景のもとに、本研究は、フィードバック最適化による性能向上の知見と、上記実行モデルに基づき研究開発したプロセッサシミュレータ及びコードジェネレータを基盤として、フィードバック最適化から動的最適化への発展を図ることを研究目的とする。即ち、フィードバック最適化がテスト実行の結果を活用してコンパイル時に静的最適化を施すのみであるのに対して、本研究では、さらに実行中にホットパスの変動を把握し、直ちにコード生成・最適化、パス予測に反映して実行を継続する。これによって、実行時の変動に追従した極限までの高性能化の達成を目指す。

3. 研究の方法

研究目的を達成するために具体的には、次のことが必要となる。

(1) パスプロファイリングによる動的なパスの変動の実験的な検証

試作済のパスプロファイラを用いて、SPEC2000 ベンチマークプログラムを対象にループごとのパスの実行頻度を計測し、その動的な変動について実験的に検証を行った。

(2) パスの偏りの割合等の挙動に応じた動的な投機戦略アルゴリズムの確立

我々は、これまで受信メッセージ予測等の研究において種々の予測法について研究を行ってきた。本研究ではその知見に基づいて、最後に実行された最頻 2 パスが次に実行されると予測する、もっとも簡明な予測方式を使用して性能を評価することとした。

(3) パスの構造解析に基づく軽量のパスベース投機コードの生成・最適化技術の確立

パスベース投機コードの生成、最適化の

方法については、フィードバック最適化と基本的に同じである。実行時にコード生成、最適化を行うことは時間的なオーバーヘッドが大きいことから、本研究では、最頻 2 パスになる可能性のあるパスに対する投機コードをすべて用意し、実行履歴に基づいて選択して実行する方式を用いることとした。

(4) (1)～(3)を統合した動的最適化システムの有効性評価

有効性を評価するためにはシミュレータを試作するのがもっとも確かな方法であるが、時間的な制約から試作まで至らなかったため、SPEC2000 ベンチマークプログラムを用いて見積もり実験を行った。

4. 研究成果

SPEC CINT2000 ベンチマークプログラムを用いた実験結果から以下のことが分かった。

(1) 全体で 2786 個のループ中、80.1～90.9%(平均して 83.5%)のループでは、実行全体を通しての 1 ないし 2 本のホットパスのみが実行されており、フィードバック最適化が有効であること。

(2) 9.1%～19.9%(平均して 16.5%)のループにおいては、実行全体を通しての 1 ないし 2 本のホットパスとは異なるパスがホットパスとして実行されていること。

さらに、(2)に該当するループに対して動的最適化を施し、最頻 2 パスの変化に追従した投機的マルチスレッド実行を行った場合の性能向上比を見積もったところ、フィードバック最適化と比べて最大 1.8 倍の性能向上が図れることを明らかにした。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計13件)

- 1) H. Jutori, K. Ootsu, T. Yokota, T. Baba, Dynamic Selection of Speculative Paths in Two-Path Limited Speculation Method, Proc. 23rd IASTED International Conference on Parallel and Distributed Computing and Systems, (PDCS 2011), 査読有, 2011, p.p.173-180.【Best Paper Award受賞】
- 2) K. Ootsu, T. Yokota, T. Baba, Performance Estimation of Speculative Multithreading through Whole Program Path, Proc. 23rd IASTED International Conference on Parallel and Distributed Computing and Systems(PDCS 2011), 査読有, 2011, pp.181-189.
- 3) K. Ootsu, T. Yokota, T. Baba, Performance Improvement of Hot-Path Based Thread Partitioning Technique by Unifying Loop Parallelization, Proc. 23rd IASTED International Conference on Parallel and Distrib

- uted Computing and Systems(PDCS 2011), 査読有, 2011, pp. 252-261.
- 4) K. Ootsu, T. Shiroto, T. Yokota, T. Baba, Handling of Inter-Thread Memory Access Dependencies for Automatic Binary-Code Parallelization, Proc. 10th IASTED International Conference on Parallel and Distributed Computing and Networks (PDCN 2011), 査読有, 2011, pp.107-114.
 - 5) T. Yokota, K. Ootsu, T. Baba, Steady/Unsteady Communication Performance in Large-Scale Regular Networks, Proc. 25th IEEE International Conference on Advanced Information Networking and Applications Workshops (WAINA 2011), 査読有, 2011, pp.727-732.
 - 6) K. Ootsu, T. Abe, T. Yokota, T. Baba, Loop Performance Improvement for Min-Cut Program Decomposition Method, Proc. 1st International Conference on Networking and Computing (ICNC'10), 査読有, 2010, pp.78-87.
 - 7) Y. Zhang, G. Xiao, K. Ootsu, T. Yokota, T. Baba, Automatic Thread Decomposition for Pipelined Multithreading, Proc. 16th International Conference on Parallel and Distributed Systems (ICPADS), 査読有, 2010, pp.91-98.
 - 8) 大津 金光, 小川 大仁, 横田 隆史, 馬場 敬信, プログラム実行パスに基づいた投機スレッド分割, システム制御情報学会論文誌, 査読有, Vol.22, No.6, 2009, pp.209-219.
 - 9) T. Yokota, K. Ootsu, T. Baba, A Quantitative Evaluation Methodology of Interconnection Networks, IPSJ Transactions on Advanced Computing Systems, 査読有, Vol. 2, No.3, 2009, pp.58-70.
 - 10) Y. Zhang, K. Ootsu, T. Yokota, T. Baba, Clustered Pipelined Multithreading on Commodity Multi-Core Processors, システム制御情報学会論文誌, 査読有, Vol.22, No. 11, 2009, pp.371-384.
 - 11) Y. Zhang, K. Ootsu, T. Yokota, T. Baba, Clustered Software Queue for Efficient Pipelined Multithreading, Proc. 10th International Conference on Parallel and Distributed Computing, Applications and Technologies (PDCAT 2009), 査読有, 2009, pp.116-123.
 - 12) T. Yokota, K. Ootsu, T. Baba, An Effective Throttling Method based on Quasi-Global Congestion Information, Proc. 10th International Symposium on Pervasive Systems, Algorithms and Networks (I-SPAN 2009), 査読有, 2009, pp.104-109.
 - 13) Y. Zhang, K. Ootsu, T. Yokota, T. Baba, Clustered Communication for Efficient Pipelined Multithreading on Commodity MC Ps, IAENG International Journal of Computer Science, Volume, 査読有, Volume 36, Issue 4, 2009, pp.275-283.
- [学会発表](計45件)
- 1) 金海 和宏, 大川 猛, 大津 金光, 横田 隆史, 馬場 敬信, 分岐予測機構を応用したループパス予測器の初期検討, 情報処理学会 第74回全国大会, 2012.3.6, 名古屋工業大学 御器所キャンパス.【学生奨励賞受賞】
 - 2) 本間 勇貴, 十鳥 弘泰, 大津 金光, 横田 隆史, 馬場 敬信, 大川 猛, 2パス限定投機システムにおける最適化コードへのループ展開の適用効果の評価, 情報処理学会 第74回全国大会, 2012.3.6, 名古屋工業大学 御器所キャンパス.
 - 3) 関口 祐司, 十鳥 弘泰, 大川 猛, 大津 金光, 横田 隆史, 馬場 敬信, 投機的なメモリアクセスを支援するためのキャッシュコヒーレンスプロトコルの検証, 情報処理学会 第74回全国大会, 2012.3.6, 名古屋工業大学 御器所キャンパス.
 - 4) 五井 孝典, 横田 隆史, 大川 猛, 大津 金光, 馬場 敬信, 2パス限定投機システムのハードウェア設計 -スレッド実行機構-, 情報処理学会 第74回全国大会, 2012.3.6, 名古屋工業大学 御器所キャンパス.
 - 5) 川上 憂騎, 大川 猛, 大津 金光, 横田 隆史, 馬場 敬信, H.264デコード処理における2パス限定投機方式の最適化手法とその詳細評価, 情報処理学会 第74回全国大会, 2012.3.6, 名古屋工業大学 御器所キャンパス.
 - 6) 塚本 寛隆, 大津 金光, 大川 猛, 横田 隆史, 馬場 敬信, 命令を単位としたパスベーススレッド分割手法の検討, 情報処理学会 第74回全国大会, 2012.3.6, 名古屋工業大学 御器所キャンパス.
 - 7) 修 沢坤, 横田 隆史, 大津 金光, 大川 猛, 馬場 敬信, 基本ブロックを単位とする投機的マルチスレッドVLIWアーキテクチャ, 情報処理学会 第74回全国大会, 2012.3.6, 名古屋工業大学 御器所キャンパス.
 - 8) 表 雅之, 大津 金光, 大川 猛, 横田 隆史, 馬場 敬信, 暗号化ZIPファイルにおけるパスワード解析のGPUによる高速化, 情報処理学会 第74回全国大会, 2012.3.7, 名古屋工業大学 御器所キャンパス.
 - 9) 椎名 敦之, 大津 金光, 大川 猛, 横田 隆史, 馬場 敬信, Checkpoint/Restart機構によるシミュレーション時間の短縮, 情報処理学会 第74回全国大会, 2012.3.7, 名古屋工業大学 御器所キャンパス.

- 10) 須藤 稔宗, 横田 隆史, 大川 猛, 大津 金光, 馬場 敬信, fat-treeにおけるバケット分布の可視化, 情報処理学会 第74回全国大会, 2012.3.8, 名古屋工業大学 御器所キャンパス.
- 11) 5星 孝幸, 大津 金光, 大川 猛, 横田 隆史, 馬場 敬信, 動的計測ツールのバイナリ変換機能を利用した自動並列処理システムの開発, 情報処理学会 第74回全国大会, 2012.3.8, 名古屋工業大学 御器所キャンパス. 【学生奨励賞受賞】
- 12) 小室 貴弘, 十鳥 弘泰, 大川 猛, 大津 金光, 横田 隆史, 馬場 敬信, 投機的マルチスレッドシステムにおけるスレッド動作の可視化, 情報処理学会 第74回全国大会, 2012.3.8, 名古屋工業大学 御器所キャンパス.
- 13) 菅野 智之, 大津 金光, 横田 隆史, 馬場 敬信, 大川 猛, 2パス限定投機システムにおける消費電力の検討, 情報処理学会 第74回全国大会, 2012.3.8, 名古屋工業大学 御器所キャンパス.
- 1) 十鳥 弘泰, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機システムによる非数値処理系プログラムの高速化, 先進的計算基盤システムシンポジウム SACSIS 2011, 2011.5.26, 秋葉原コンベンションホール.
- 2) 十鳥 弘泰, 津田 翼, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機方式における最適投機対象パスの動的変更手法の検討, 情報処理学会SWoPP鹿兒島2011, 2011.7.29, かごしま県民交流センター
- 3) 修 沢坤, 横田 隆史, 大津 金光, 馬場 敬信, 投機的マルチスレッド実行を行うVLIWマシンによるILPとTLPの活用, 情報処理学会 第73回全国大会, 2011.3.2, 東京工業大学大岡山キャンパス.
- 4) 北 直樹, 横田 隆史, 大津 金光, 馬場 敬信, 投機メモリスシステムのハードウェア実装, 情報処理学会 第73回全国大会, 2011.3.2, 東京工業大学大岡山キャンパス.
- 5) 金海 和宏, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機システムにおけるパス予測器の検討, 情報処理学会 第73回全国大会, 2011.3.2, 東京工業大学大岡山キャンパス.
- 6) 関口 祐司, 十鳥 弘泰, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機システムにおける投機的メモリアクセスの解析, 情報処理学会 第73回全国大会, 2011.3.2, 東京工業大学大岡山キャンパス.
- 7) 津田 翼, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機方式における動的最適化の効果, 情報処理学会 第73回全国大会, 2011.3.2, 東京工業大学大岡山キャンパス.
- 8) 福田 明宏, 十鳥 弘泰, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機システムにおけるコードスケジューリング手法とその評価, 情報処理学会 第73回全国大会, 2011.3.2, 東京工業大学大岡山キャンパス.
- 9) 十鳥 弘泰, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機システムによる難並列化ループの高速化, 情報処理学会 第73回全国大会, 2011.3.3, 東京工業大学大岡山キャンパス.
- 10) 川上 憂騎, 大津 金光, 横田 隆史, 馬場 敬信, H.264のデコード処理における2パス限定投機方式の並列性能評価, 情報処理学会 第73回全国大会, 2011.3.3, 東京工業大学大岡山キャンパス. 【学生奨励賞受賞】
- 11) 高橋 辰平, 白戸 卓志, 大津 金光, 横田 隆史, 馬場 敬信, プログラムループおよび実行パスに基づいた自動並列化システムの検討, 情報処理学会 第73回全国大会, 2011.3.4, 東京工業大学大岡山キャンパス.
- 12) 塚本 寛隆, 大津 金光, 横田 隆史, 馬場 敬信, スレッド間データ依存を考慮したパスベーススレッド分割手法の検討, 情報処理学会 第73回全国大会, 2011.3.4, 東京工業大学大岡山キャンパス.
- 13) 白戸 卓志, 大津 金光, 横田 隆史, 馬場 敬信, バイナリレベル変数解析に基づいた自動並列化処理の初期評価, 電子情報通信学会コンピュータシステム研究会(CPSY), 2010.12.1, 九州大学医学部百年講堂.
- 14) 横田 隆史, 大津 金光, 馬場 敬信, 相互結合網の転送パターンと定常・非定常性能について, 情報処理学会(SWoPP金沢2010), 2010.8.4, 金沢市文化ホール(石川).
- 15) 十鳥 弘泰, 福田 明宏, 津田 翼, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機システムにおける投機的メモリアクセスの検討, 電子情報通信学会コンピュータシステム研究会(CPSY), 2010.8.5, 金沢市文化ホール(石川).
- 16) 横田 隆史, 大津 金光, 馬場 敬信, 相互結合網の非定常性能 一予備評価一, 先進的計算基盤システムシンポジウム SACSIS 2010, 2010.5.27, 奈良県新公会堂.
- 17) 山形 雄紀, 伊里 拓也, 大津 金光, 横田 隆史, 馬場 敬信, パスベーススレッド分割による並列実行性能の評価, 情報処理学会 第72回全国大会, 2010.3.9, 東京大学駒場キャンパス.
- 18) 森 裕貴, 横田 隆史, 大津 金光, 馬場 敬信, 広域情報によるTurn-Modelの高性能化, 情報処理学会 第72回全国大会, 2010.3.9, 東京大学駒場キャンパス.
- 19) 阿部 武志, 大津 金光, 横田 隆史, 馬場 敬信, グラフ理論に基づくスレッド分割におけるループ性能向上法, 情報処理学会 第72回全国大会, 2010.3.10, 東京大学駒場キャンパス.
- 20) 白戸 卓志, 大津 金光, 横田 隆史, 馬場 敬

- 信, バイナリレベル変数解析に基づいた自動並列化システムの実装, 情報処理学会 第72回全国大会, 2010.3.10, 東京大学駒場キャンパス.
- 21)伊里 拓也, 大津 金光, 横田 隆史, 馬場 敬信, パスベーススレッド分割手法に基づく自動並列化処理の実装, 情報処理学会 第72回全国大会, 2010.3.10, 東京大学駒場キャンパス.
- 22)津田 翼, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機方式における動的最適化適用可能性の検討, 情報処理学会 第72回全国大会, 2010.3.11, 東京大学駒場キャンパス.
- 23)北 直樹, 十鳥 弘泰, 横田 隆史, 大津 金光, 馬場 敬信, 2パス限定投機システムのハードウェア設計 - メモリアクセス機構 -, 情報処理学会 第72回全国大会, 2010.3.11, 東京大学駒場キャンパス.
- 24)金井 新一, 十鳥 弘泰, 横田 隆史, 大津 金光, 馬場 敬信, 2パス限定投機システムのハードウェア設計 - マルチスレッド制御機構 -, 情報処理学会 第72回全国大会, 2010.3.11, 東京大学駒場キャンパス.
- 25)十鳥 弘泰, 福田 明宏, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機システムPALSの評価環境 - システムシミュレータ -, 情報処理学会 第72回全国大会, 2010.3.11, 東京大学駒場キャンパス. **【学生奨励賞受賞】**
- 26)福田 明宏, 十鳥 弘泰, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機システムPALSの評価環境 - 言語処理系 -, 情報処理学会 第72回全国大会, 2010.3.11, 東京大学駒場キャンパス.
- 27)川上 憂騎, 大津 金光, 横田 隆史, 馬場 敬信, H.264デコーダにおける2パス限定投機方式の適用検討, 情報処理学会 第72回全国大会, 2010.3.11, 東京大学駒場キャンパス.
- 28)十鳥 弘泰, 大津 金光, 横田 隆史, 馬場 敬信, 2パス限定投機方式を実現するマルチコアプロセッサPALSの提案, 電子情報通信学会コンピュータシステム研究会(CPSY), 2009.12.3, 高知市文化プラザ.
- 29) Y. Zhang, K. Ootsu, T. Yokota, T. Baba, Pipelined Multithreading with Clustered Communication for Commodity Multi-core Processors, 電子情報通信学会コンピュータシステム研究会(CPSY), 2009.8.5, フォレスト仙台.
- 30)T. Yokota, K. Ootsu, T. Baba, A Quantitative Evaluation Methodology of Interconnection Networks, 先進的計算基盤システムシンポジウム SACSIS 2009, 2009.5.28, 広島国際会議場.
- 31)横田 隆史, 大津 金光, 馬場 敬信, 準広域情報を用いるルーティングアルゴリズムの改善

- 検討, 情報処理学会 (SWoPP仙台2009), 2009.8.6, フォレスト仙台.
- 32)馬場 敬信, 大津 金光, 横田 隆史, YAWARA: 自己最適化計算機システム・プロジェクト, 電子情報通信学会 リコンフィギャラブルシステム研究会(RECONF), 2009.9.17, 宇都宮大学.

[図書](計1件)

馬場 敬信、株式会社オーム社、コンピュータアーキテクチャ(改訂3版), 2011, p.416.

[その他]

ホームページ等

<http://aquila.is.utsunomiya-u.ac.jp/>

6. 研究組織

(1) 研究代表者

研究代表者

馬場 敬信(BABA TAKANOBU)

宇都宮大学・大学院工学研究科・教授

研究者番号:70092616

(2) 研究分担者

横田 隆史(YOKOTA TAKASHI)

宇都宮大学・大学院工学研究科・教授

研究者番号:90334078

大津 金光(OOTSU KANEMITSU)

宇都宮大学・大学院工学研究科・准教授

研究者番号:00292574